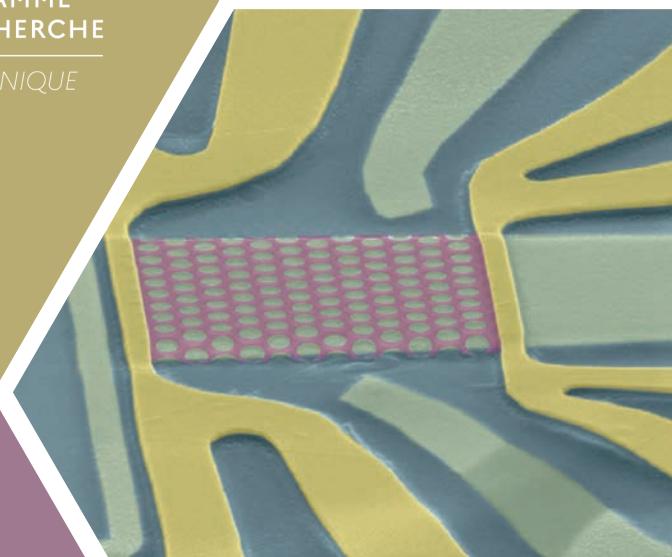




PROGRAMME
DE RECHERCHE
ÉLECTRONIQUE



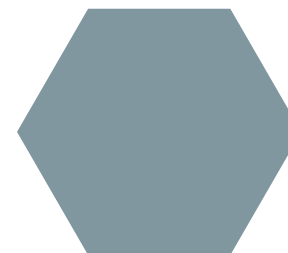
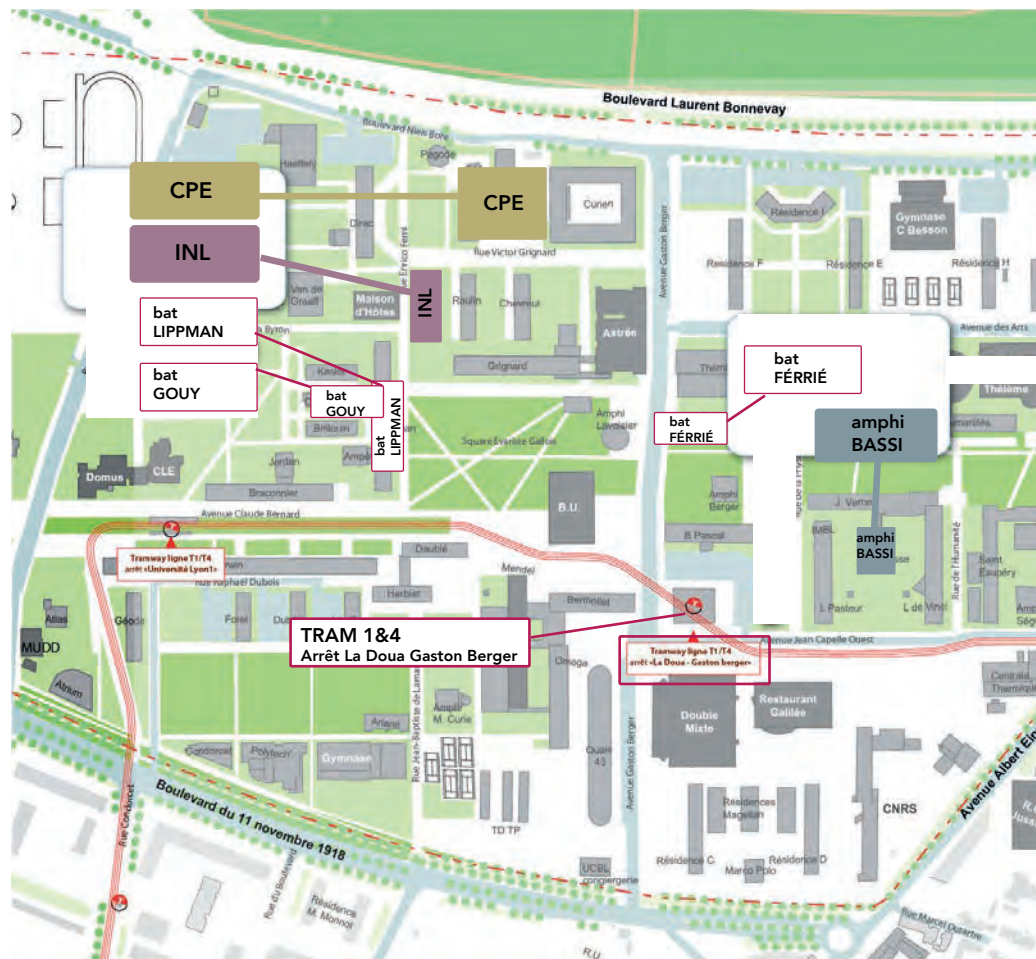
Journées scientifiques du PEPR Électronique

.....
18-20 mars 2026 - Lyon

© Meiradad BAHIMI / WP3 / Paris CITE / CNRS images



Plan des espaces



Sommaire

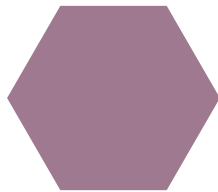
- Programme
- Les orateurs des keynotes
- Les stands
- Les directeurs de programme, l'équipe et les copilotes du PEPR
- Présentation du PEPR
- Le PEPR aujourd'hui
- Les abstracts par thématiques

La perception numérique
L'électronique pour la conversion de puissance
L'électronique pour la conversion de fréquences
Les composants pour les télécommunications
L'électronique pour le calcul
Les actions transverses
Les projets d'investissement



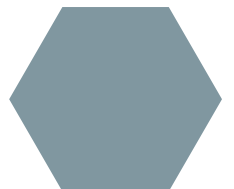
Mercredi 18 mars 2026

- 9h00 **CPE** *Accueil*
- 10h00 **CPE** **Les matériaux semiconducteurs grande surface pour l'électronique**
Par l'agence de programme ASIC & parrainé par **Jérôme Faist** (ETH Zurich)
- 13h30 **INL** *Accueil*
- 14h00 **CPE** **Photonique intégrée hétérogène**
Sous l'égide de la DGE, de l'AID et de la DGRI
- BASSI** **Électronique de puissance**
Sous l'égide de la DGE et de la DGRI
- INL** Workshop nanocaractérisations
Réunions de consortium des projets EMCOM, BEP & FERROFUTURES
- 18h00 **CPE** **Keynotes**
«De la vue d'ensemble au souci du détail, une schizophrénie nécessaire»
Yves Bréchet
- «Matériaux critiques, quelle stratégie pour la résilience dans les chaînes d'approvisionnement en électronique ?»
Guillaume Pitron et Laurence Rimbeuf
- 20h00 **INL** **Cocktail dînatoire**



Jeudi 19 mars 2026

- 8h00 *Émargement, distribution des badges*
Accueil café
- 8h30 **CPE** **Mots d'accueil**
CPE : Gérard Pignault
INL : Bruno Masenelli
INSA Lyon : Marie-Christine Baietto
ECL : Christophe Corre
Lyon 1 Université : Bruno Montcel
- 8h45 **Présentation du PEPR Électronique par les directeurs de programme**
CNRS : Isabelle Sagnes
CEA-Leti : Thomas Ernst
- 9h05 **Présentations flash des travaux des doctorants et ingénieurs. Partie 1**
Projets : RESISTE, COMPTERA, VERTIGO, GOTEN, FRENCHDIAM, OFCOC, NANOFILN, FUN-TERA
- 10h05 **Interventions**
DGE : Jean-Noël Buis
DGRI : Laurent Béchou
CEA : Jean-Philippe Bourgoïn
CNRS Ingénierie : Lionel Buchaillet
Agence de programme ASIC : Olivier Ducloux
Fédération de l'électronique française : Sandrine Beaufile
- 10h25 *Pause*
- 10h45 **Présentations flash des travaux des doctorants et ingénieurs. Partie 2**
Projets : T-REX-6G, OROR, EMCOM, BEP, FERROFUTURES, CHOOSE, ADICT, PAC, PFNC, RENATECH
- 11h45 **INL** **Déjeuner autour des posters**
- 14h00 **CPE** **Tables rondes. Partie 1**
Les composants pour les télécommunications & la montée en fréquence
OROR, OFCOC, NANOFILN, FUNTERA, T-REX-6G
L'électronique pour le calcul
EMCOM, BEP, CHOOSE, FERROFUTURES
- 16h00 *Pause*
- 16h20 **Prix des meilleurs posters**
- 16h40 **Tables rondes. Partie 2**
L'électronique pour la conversion d'énergie
GOTEN, FRENCHDIAM, VERTIGO, PAC
La perception numérique, capteurs et matériaux 2D
RESISTE, COMPTERA, ADICT
- 18h40 **Discours de clôture**



Les réunions de consortium

Mercredi 18 mars
14H00

- * EMCOM
- * BEP
- * FERROFUTURES

Vendredi 20 mars
8h00

- * PAC / PEPR Initiative Packaging
- * COMPTERA
- * RESISTE
- * GOTEN
- * CHOOSE
- * ADICT
- * FRENCHDIAM & VERTIGO
- * NANOFILN
- * OROR
- * T-REX-6G
- * FUN-TERA

		mercredi 18/03 14h/17h30	vendredi 20/03 à partir de 8h
INL	Salle de thèse - sous-sol		PAC PEPR Initiative Packaging
	Salle de délibération - sous-sol	WS Nanocaractérisations GT2	COMPTERA
	Salle de réunion H Kiesler - 2ème étage	EMCOM	RESISTE
	Salle de réunion S Germain - 2ème étage	BEP	GOTEN
	Salle de réunion R Franklin - 3ème étage	FERROFUTURES	CHOOSE
	Salle de réunion NR Lepautre- 4ème étage	WS Nanocaractérisations GT3	ADICT
	Salle de réunion 20 - rez-de-chaussée	WS Nanocaractérisations GT4	
Bâtiment Ferrié	Amphis de génie électrique AE1		FRENCHDIAM VERTIGO
Bâtiment Lippman	Salle 207		NANOFILN
	ILM salle de réunion physique		OROR
	ILM salle de séminaire	GOTEN industriels	
	Amphi Gouy		OFCOC
Bâtiment Grignard	Grignard 22		T-REX-6G
	Grignard 25		FUN-TERA

Les orateurs des keynotes

Mercredi 18 mars - 18h - CPE

Jérôme Faist

Jérôme Faist est professeur à l'institut d'électronique quantique de l'ETH Zurich et est également directeur du FIRST Center for Micro- and Nanoscience à l'ETH. Ses recherches actuelles portent sur le développement de lasers à cascade quantique haute performance dans l'infrarouge moyen et lointain et sur la physique de la cohérence dans les transitions intersubbandes en présence de champs magnétiques puissants. Ses travaux pionniers sur l'ingénierie des fluctuations du vide dans les métamatériaux térahertz et la démonstration d'un couplage fort entre les niveaux de Landau et les métamatériaux constituent une contribution durable au domaine de la science des matériaux, favorisant le développement d'outils et de concepts uniques pour un usage scientifique, industriel et médical.

Il est l'auteur de « Quantum Cascade Lasers ».

Yves Bréchet

Yves Bréchet est professeur en science des matériaux à Grenoble-INP. Auparavant consultant dans le monde industriel et membre de la Commission nationale pour les déchets nucléaires, il est nommé, en 2012, haut-commissaire à l'énergie atomique. Il est également membre de l'Académie des sciences et professeur à l'université de Monash (Australie). Il a été Directeur scientifique de Saint-Gobain de 2018 à 2025.

L'activité scientifique de Yves Bréchet, aussi bien sur les plans de la recherche que de la formation, est centrée sur la science des matériaux, et en particulier des métaux et alliages. Tous les travaux de recherche qu'Yves Bréchet a menés ont ce point commun : extraire des questions industrielles les verrous scientifiques essentiels qui nécessitent une recherche fondamentale pour progresser dans le développement de matériaux de plus en plus performants.

Guillaume Pitron

Guillaume Pitron est associé fondateur de Psyché 16. Il est reconnu pour son expertise sur les métaux critiques dont il est devenu l'un des experts en France et en Europe. Son expérience des principaux terrains miniers mondiaux (Chine, Indonésie, Argentine, Afrique du Sud, Etats-Unis...) et sa maîtrise des questions géopolitiques, des enjeux environnementaux et réglementaires le conduisent à conseiller les acteurs industriels en matière d'intelligence minérale, d'évaluation de leur degré d'exposition aux risques et d'éthique des affaires. Il est par ailleurs auteur de l'ouvrage d'enquête « La guerre des métaux rares », Ed. LLL, prix du livre d'économie 2018, et chercheur associé à l'IRIS.

Laurence Rimbeuf

Laurence Rimbeuf est associée fondatrice de Psyché 16. Elle accompagne les acteurs institutionnels et industriels notamment dans les secteurs aéronautique, énergie, construction, *utilities* et renouvelables. Parmi ses principaux domaines d'intervention figurent les stratégies de sécurisation et de diversification des approvisionnements matières, l'élaboration de plans de crise et de dispositifs de prévention des risques. Laurence encadre également les stratégies d'économie circulaire, de sobriété industrielle et d'économie de la ressource. Elle participe en outre au déploiement de l'intelligence artificielle au service de la prospective des marchés mondiaux des métaux et matières premières.

Les stands



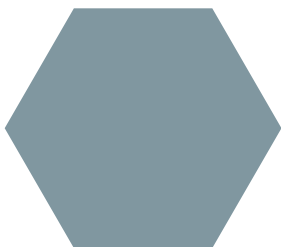
SET

Basée en France, SET -Smart Equipment Technology- est un leader mondial en Flip-Chip Bonders haute précision et en solutions polyvalentes pour la Nanolimpression par Lithographie (NIL).

Depuis 1975, nous concevons et fabriquons des équipements pour le monde des semi-conducteurs, dédiés à des applications ultra-précises. Nous accompagnons les laboratoires et industries recherchant une grande précision et une fiabilité élevée dans l'assemblage de leurs composants.

Avec des Flip-Chip Bonders installés dans le monde entier, SET est renommée pour sa précision submicronique inégalée et la flexibilité de ses équipements.

Allant du chargement manuel jusqu'à la version tout automatique, nos Flip-Chip Bonders couvrent une grande variété d'applications. Ils offrent la possibilité unique de manipuler et d'assembler des composants petits et fragiles sur des substrats et wafers allant jusqu'à 300 mm.



L'Année de l'ingénierie

L'Année de l'ingénierie est une opération nationale de médiation scientifique, pilotée par le CNRS, l'Académie des technologies, le Ministère de l'Éducation nationale et le Ministère de l'Enseignement supérieur, de la Recherche et de l'Espace, qui se déroule sur toute l'année scolaire 2025-2026. Elle adresse deux défis : montrer comment l'ingénierie peut contribuer à construire un avenir soutenable et responsable, et montrer comment elle peut contribuer à renforcer l'autonomie stratégique de la France et de l'Europe. Le public visé est principalement constitué des élèves du secondaire (collèges et lycées), ainsi que de leurs parents et leurs professeurs. Parmi les objectifs principaux, il s'agit de déconstruire les stéréotypes de genre, sociaux, territoriaux, et de formulation. Il s'agit également de montrer la grande diversité des métiers de l'ingénierie, de l'ouvrier au chercheur en passant par le technicien ou l'ingénieur, femmes et hommes. Retrouvez sur ce stand toutes les actions pilotées par l'Année de l'ingénierie.

Vous y retrouverez également des informations sur le **GDR Defie – Dispositifs électroniques à faible impact environnemental**. Ce groupement de recherche a pour objectif de fédérer au niveau national les personnels de la recherche publique et privée impliqués dans le secteur de l'électronique soutenable (<https://defie-cnrs.fr/>). Cet objectif résonne particulièrement avec le défi « construire un avenir soutenable » adressé par l'Année de l'ingénierie.

Vous pourrez aussi découvrir « **La fabrique du Nano** », un jeu de société scientifique original créé par Nathalie Lidgi-Guigui, porté par le PEPR Électronique et labellisé Année de l'ingénierie. Ce jeu propose une immersion ludique et accessible dans le monde des salles blanches. Il a une vocation pédagogique et de vulgarisation. Il a été distribué dans les laboratoires de France et certains établissements scolaires.

Vous pourrez faire la demande d'une boîte et vous inscrire à un webinaire pour apprendre à jouer.

Sera également présenté un **kit pédagogique : « de la micro-fabrication vers les systèmes embarqués »**. Ce kit s'articule autour de trois piliers : l'initiation aux procédés de salle blanche, l'instrumentation de micro-capteurs et le pilotage de systèmes embarqués. L'application centrale est le contrôle d'un micro-thermocycleur sur puce, similaire à ceux utilisés pour l'amplification d'ADN (cadre des tests PCR).

Le système intègre sur une plateforme unique l'instrumentation, un contrôle par microcontrôleur via écran tactile et une phase de calibration thermique in situ. Il exploite un micro-dispositif fabriqué en salle blanche à ESIEE Paris (ESYCOM UMR 9007). En complément, un site web dédié permet de virtualiser les étapes de microfabrication de la puce, offrant une immersion dans l'environnement d'une salle blanche et la découverte de ses équipements.

Site web : (virtu-chip.esiee.fr)

Site web de l'année de l'ingénierie : anneeingenieerie.fr



Les directeurs de programme



Thomas Ernst et Isabelle Sagnes



L'équipe d'organisation

Agnès Antoine - Chargée de projet - PEPR Électronique
 Bruno Masenelli - Directeur - INL
 Cyril Buttay - Directeur adjoint - Ampère
 Bénédicte André - Secrétaire générale - INL
 Aurélie Lattron - Chargée de communication - PEPR Réseaux du futur
 Laura Khammali - Gestion administrative et financière - Ampère
 Sylvie Goncalvez - Gestionnaire - INL
 Tchenelly Gossia - Gestionnaire - INL
 Léo Bonnet - Chargé de communication - CNRS Ingénierie



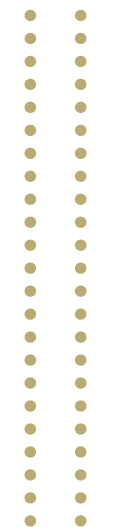
Les copilotes



CNRS/Universités

CEA

RESISTE	Nicolas TIERCELIN	Sophie GIROUD
COMPTERA	Carlo SIRTORI	Laurent DUSSOPT
VERTIGO	Cyril BUTTAY	Julien BUCKLEY
GOTEN	Ekaterine CHIKOIDZE	Éva MONROY
FRENCHDIAM	Karine ISOIRD David EON	Cédric MASANTE
OFCOC	Yvan LÉGER Christian GRILLET	Vincent REBOUD Quentin WILMART
NANOFILM	Mathieu CHAUVET Olivier GAUTHIER-LAFAYE	Soazig LEFORESTIER
FUNTERA	Guillaume DUCOURNAU	Denis MERCIER
T-REX-6G	Mohammed ZAKNOUNE Thierry BARON	Hervé BOUTRY
OROR	Mehdi ALOUINI	Quentin WILMART
EMCOM	Manuel BIBES	Kevin GARELLO Louis HUTIN
FERROFUTURES	Cristell MANEUX	Jean-Philippe NOEL
BEP	Damien QUERLIOZ Daniel BRUNNER	Élisa VIANELLO
ADICT	Philippe BOUCAUD	Matthieu JAMET
CHOOSE	Ian O'CONNOR	Lorenzo CIAMPOLINI
PAC	Hugues GRANIER Thomas BARON	David HENRY



Présentation du PEPR

CONTEXTE

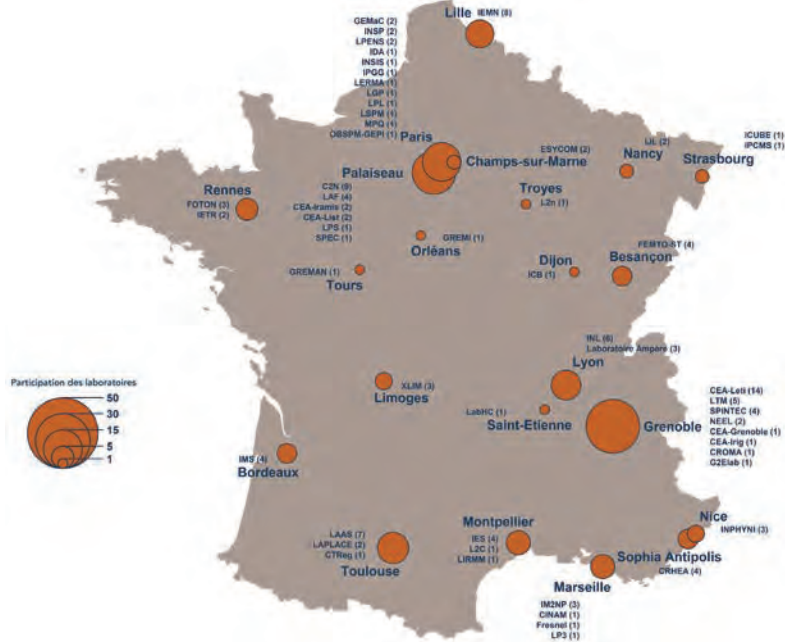
L'électronique est au cœur des fonctionnalités numériques des produits et services dans nos sociétés et devient un enjeu stratégique, faisant l'objet de forts risques de prise de contrôle que ce soit par des industriels étrangers ou d'autres États.

C'est fort de ce constat que le Gouvernement a fait de l'électronique un choix prioritaire dans sa stratégie nationale de recherche et de développement technologique et industriel. Il a notamment confié au CNRS et au CEA le pilotage du PEPR (Programmes et Équipements Prioritaires de Recherche) Électronique visant à générer des innovations pour accélérer la croissance et relocaliser certaines productions en France ou en Europe grâce à des solutions technologiques nouvelles et ce, de manière durable tant sur le plan économique que sur le plan écologique.

OBJECTIFS INITIAUX

- > Créer et soutenir des filières technologiques nationales, dans les laboratoires académiques à fort potentiel industriel
- > Stimuler le développement de technologies à un niveau de maturité convaincant (TRL 4)
- > Regrouper des compétences scientifiques dispersées au niveau national
- > Impulser une convergence matériau-composant-sous-système entre des équipes de recherche pertinentes

LES LABORATOIRES DU PEPR



BILAN À 4 ANS

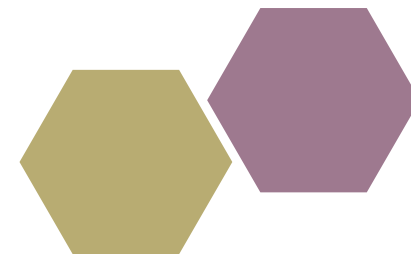
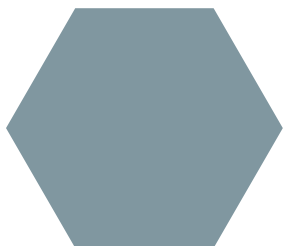
Depuis septembre 2022, le PEPR Électronique a impulsé une **dynamique sans précédent** dans le paysage de la recherche du domaine. Seize projets scientifiques, portés par des consortiums réunissant 5 à 8 partenaires, ont été lancés : ils ont non seulement atteint, mais souvent **dépassé les jalons scientifiques initiaux**, positionnant la France à l'état de l'art dans plusieurs domaines stratégiques.

Le programme a contribué à **structurer des filières nationales cohérentes**, depuis les matériaux jusqu'aux composants et sous-systèmes. Plusieurs démonstrateurs ont **atteint un niveau de maturité technologique d'environ TRL 4**, un cap essentiel pour une recherche amont orientée vers un impact industriel à moyen terme.

Ces avancées s'appuient sur des infrastructures de tout premier plan. **Les centrales RENATECH et la PFNC, renforcées par les investissements du PEPR**, ont modernisé leurs équipements, acquis des instruments de haute technologie et resserré leurs liens avec le CEA-Leti et ses plateformes 200 et 300mm. Ces plateformes constituent désormais un socle technologique transversal, en interaction étroite avec d'autres programmes nationaux (Quantique, Réseaux du futur, Spintronique) et initiatives européennes.

La gouvernance du PEPR Électronique repose sur une organisation volontairement légère, opérationnelle et ancrée dans le terrain. Le pilotage conjoint du CNRS et du CEA, en lien étroit avec les copilotes des projets, garantit une **coordination efficace, réactive et adaptée aux besoins des communautés**.

Les **interactions avec les industriels et les startups**, bien que centrées sur la recherche amont, sont bien réelles et structurantes. Elles renforcent la pertinence applicative des travaux, sans compromettre l'indépendance scientifique ni la capacité d'exploration de long terme.



Pour la suite du programme, les priorités sont claires : consolider les filières technologiques, exploiter pleinement les plateformes investies, renforcer les coopérations inter-PEPR et européennes, intensifier les synergies entre le CNRS, le CEA et les universités, et contribuer aux enjeux de souveraineté technologique, de formation des ressources humaines et de durabilité/soutenabilité environnementale.

Aujourd'hui, le PEPR Électronique incarne une réussite collective et répond pleinement aux objectifs de la Stratégie France 2030. Sa poursuite est essentielle pour valoriser les résultats, former les talents de demain et pérenniser les infrastructures. Enfin, la sensibilisation des jeunes aux métiers et aux enjeux de la filière électronique demeure un défi crucial pour garantir la souveraineté technologique de la France dans un domaine aussi stratégique qu'exigeant.

Ainsi, le PEPR Électronique s'affirme comme un **modèle de recherche structurée, alliant excellence scientifique, vision stratégique et impact durable**.



environ
50 laboratoires
impliqués

+ de 126 équipes de
recherche



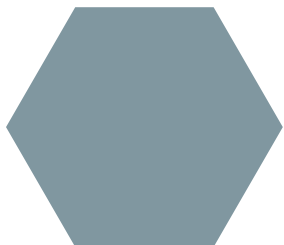
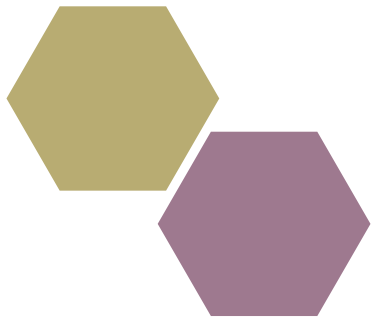
environ 500 chercheurs
permanents
dont 200 ingénieurs et
techniciens

86 thèses lancées
60 Ingénieurs /
Post-Doctorants



Thématique

La perception numérique



RESISTE

IEMN | LAAS | IMS | IES | CEA-Leti | ESYCOM | CRHEA | GREMAN

Le projet RESISTE vise à développer une filière nationale spécifique aux capteurs micro-électromécaniques MEMS destinés à fonctionner en environnement sévère où règnent par exemple de hautes températures, des atmosphères corrosives, des radiations, des forces ou des accélérations très élevées. Dans ces situations, les capteurs MEMS traditionnels à base de silicium ne sont plus adaptés, ce qui nécessite une nouvelle approche. Des matériaux, comme le diamant et le carbure de silicium en couche mince ou substrat, ont des propriétés critiques liées aux contraintes des environnements sévères qui surpassent celles du silicium. Ils sont au cœur du projet RESISTE qui relèvera les défis rencontrés dans le développement des nouvelles filières technologiques associées à trois domaines d'application : l'anémométrie d'écoulements extrêmes, la mesure d'hyper-accélérations et la détection de composés chimiques en milieu radioactif.

COMPTERA

IEMN | LPENS | IMS | CEA-Leti | L2C

L'imagerie THz connaît un essor important en lien avec le développement des technologies de composants intégrés semi-conducteurs et photoniques. Les applications sont nombreuses et touchent à des domaines stratégiques pour l'industrie nationale.

COMPTERA vise le développement de composants avancés pour les futurs systèmes d'imagerie multispectrale en gamme THz (0,3-30 THz) qui feront appel à des technologies très variées à la frontière de l'électronique et de l'optoélectronique, en particulier des détecteurs à haute sensibilité adaptés à chaque gamme de longueurs d'onde (notamment micro-bolomètres, détecteurs à effet de champ, photodétecteurs unipolaires à multi-puits quantiques). Une partie de ces capteurs ultra-sensibles sera ensuite intégrée à des systèmes d'imagerie adaptés à la démonstration de leurs performances.

Epitaxy and technological challenges for SiC-based CMUTs

Q. David^{1,2}, K. Azaiez², S. Chenot², F. Barcella¹, C. Berger¹, I. Dufour³, F. Mathieu⁴, D. Alquier¹, J-F. Michaud¹, M. Portail²

1. GREMAN UMR-CNRS7347, University of Tours, INSA Centre Val de Loire, 16 rue Pierre et Marie Curie, 37071 Tours Cedex 2, France

2. Université Côte d'Azur, CNRS, CRHEA Laboratory, rue Bernard Gregory, 06650 Valbonne, France

3. IMS UMR-CNRS 5218, University of Bordeaux, 351 cours de la libération, 33405 Talence Cedex, France

4. CNRS, LAAS, F-31077 Toulouse, France

Capacitive Micromachined Ultrasonic Transducers (CMUTs) are microelectromechanical systems (MEMS) that can be used to generate and sense acoustic signals. Compared to current detection solutions, CMUTs are showing excellent performances in ultrasonic applications requiring sensitivity and reliability¹. However, like many MEMS, CMUTs are classically elaborated using silicon (Si) or dielectric materials (PZT) making them unsuitable to operate in harsh environments. Since many years, silicon carbide (SiC) has attracted significant interest for the development of MEMS. Its remarkable properties, such as its wide bandgap, high Young's modulus or greater resistance under extreme conditions, make it a promising alternative to Si for the fabrication of MEMS in the field of sensing in harsh environments^{2,3}.

In our groups, we investigate the interest of SiC/Si heterostructures elaborated by chemical vapor deposition (CVD) for providing resonating membranes, fabricated by surface micromachining or by wafer bonding, as base elements of sensing devices. Although, the growth of SiC/Si heterostructures has been the subject of different studies, several challenges persist to obtain a membrane with good structural quality^{2,4,5}.

In this work, we will present the different technological steps required for obtaining an original SiC/Si/SiC/Si heterostructure where the crystalline growth direction is preserved along the stack, by Low-Pressure CVD (LPCVD). A structural and morphological analysis of these heterostructures was performed using X-Ray Diffraction (XRD), Scanning/Transmission Electron Microscopy (SEM/TEM) and Atomic Force Microscopy (AFM) to assess the quality of the grown layers. On the other hand, we will present technological advances in the surface micromachining approach using these multi-stacks on the development of SiC-based CMUTs for sensing in extreme conditions.

References :

- [1] M. Pal et al., *Materials Physics and Mechanics* 49(1), 85-96 (2022)
- [2] G. Ferro et al., *Critical Reviews in Solid State and Materials Sciences* 40(1), 56-76 (2014)
- [3] J-F. Michaud et al., *Mater. Sci. Semicond. Process* 171, 107986 (2024)
- [4] R. Khazaka et al., *J. Appl. Phys.* 120, 185306 (2016)
- [5] T. Yeghoyan et al., *Phys. Status Solidi A* 216, 1800588 (2019)

Acknowledgement

Thanks to the RESISTE project, financially supported by the French National Research Agency (ANR), under grant agreement No. ANR-22-PEEL-0002

Exploitation du régime chaotique dans les capteurs MEMS vibrants comme nouvelle méthode de détection

Pomme Hirschauer¹, Fabrice Mathieu¹, Isabelle Dufour², Martial Defoort³, Bernard Legrand^{1,2}

1. LAAS-CNRS, Université de Toulouse, CNRS, Toulouse, France

2. IMS, Univ. Bordeaux, UMR 5218, F-33400 Talence, France

3. TIMA, Univ. Grenoble Alpes, CNRS, Grenoble INP, 38000 Grenoble, France

Le chaos, bien que d'apparence stochastique, est un phénomène déterministe observé dans certains systèmes non linéaires, comme les interactions planétaires ou l'évolution météorologique. Il se caractérise par une sensibilité extrême aux conditions initiales et aux paramètres du système : une infime variation peut y engendrer des trajectoires d'évolution radicalement différentes, un principe connu sous le nom d'effet papillon. Ces propriétés –déterminisme et sensibilité– offrent la possibilité d'exploiter le régime chaotique comme nouveau paradigme de détection pour des applications de capteurs. Des travaux antérieurs ont démontré qu'il est en particulier possible de déclencher à la demande un régime chaotique dans des résonateurs MEMS [1]. L'évolution du chaos étant strictement déterminée par les paramètres et les conditions initiales du système, étudier la dynamique d'un capteur MEMS résonant placé dans le régime chaotique délivre des informations exaltées et précises sur la mesurande à laquelle il est sensible. Nous présentons des résultats expérimentaux concrets dans le cadre d'applications de type capteurs de gaz.

En exploitant la dynamique chaotique, nous visons à amplifier et détecter des signaux faibles proches de la limite fixée par le bruit intrinsèque du capteur résonant. Cette approche permettrait de déverrouiller des applications où le bruit instrumental de la chaîne de lecture limite les performances, limite que l'on rencontre notamment dans le cadre de la détection à distance ou de la détection en environnement sévère, lorsqu'un bruit important s'ajoute au signal de mesure.

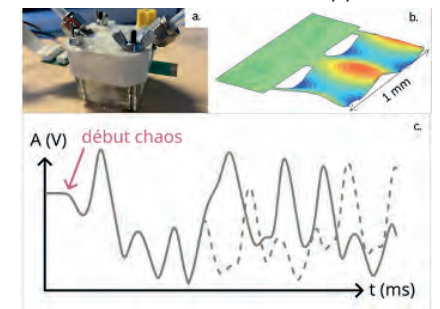


Figure 1.
a. Cellule fluïdique où est encapsulé le capteur MEMS.
b. Mode de vibration du capteur MEMS.
c. Dynamique chaotique dans le résonateur MEMS, après déclenchement maîtrisé du chaos.
Les deux traces – pleine et pointillée – symbolisent deux dynamiques chaotiques aux conditions initiales et paramètres proches. Elles sont identiques au début, puis elles divergent après un certain temps.

References :

- [1] M. Defoort, L. Rufer, L. Fesquet, and S. Brasour, 'A dynamical approach to generate chaos in a micromechanical resonator', *Microsyst Nanoeng.*, vol. 7, no. 1, pp. 1-11, Feb. 2021, doi:10.1038/s41378-021-00241-6

Acknowledgement

Ce travail s'inscrit dans le projet RESISTE du programme de recherche exploratoire ELECTRONIQUE et a bénéficié d'une aide de l'État gérée par l'Agence Nationale de la Recherche au titre de France 2030 portant la référence ANR-22-PEEL-0002. Ce travail a été soutenu par la plateforme de micro et nanotechnologies du LAAS-CNRS, membre du réseau national français RENATECH.

03

RESISTE

Accéléromètres pour environnements à température élevée et ultra-hautes accélérations

Valentin Toulmé¹¹. IES, Montpellier, 34000 France

Les accéléromètres thermiques à convection (ATC) sont développés dans l'objectif de réaliser des mesures choc/accélération à haute intensité, ce que ne peuvent pas faire les accéléromètres classiques du fait de la présence de masse sismique dans leur conception [1]. Le sujet présenté ici porte sur l'étude de l'impact de la forme de la cavité sur les paramètres des ATC (plage de mesure et temps de réponse). Il y est présenté les différentes simulations CFD réalisées ainsi que les résultats obtenus expérimentalement.

Les premiers résultats portent sur les ATC à 1 axe sensible. L'évolution de la sensibilité en fonction de l'accélération ainsi que le temps de réponse en fonction des divers paramètres géométriques ont été étudiés par simulation CFD [2]. L'étude du temps de réponse des fils en fonction de leur largeur a pu être réalisée avec l'aide de l'EMN à Lille, qui a participé par la réalisation de fils nanométriques. Il est présenté ici les différents résultats sur les ATC à 1 axe sensible obtenus par simulation et expérimentation.

La suite de l'étude porte sur les ATC à 2 axes sensibles. Il s'agit d'une nouvelle géométrie permettant de réaliser des mesures d'accélération sur 2 axes avec le même capteur. Cette géométrie étant nouvelle, un certain nombre de paramètres doivent être établis avant de les réaliser. Le premier est le rapport entre la largeur de la cavité et celle de l'élément chauffant. Comme pour l'ATC à 1 axe sensible, ce rapport est calculé de sorte à avoir le maximum de sensibilité. Il permet aussi de déterminer la position de sensibilité max dans la cavité, ce qui déterminera la position des fils de détection. Une fois les paramètres géométriques obtenus, la réalisation de ces capteurs en salle blanche ainsi que leur étude expérimentale sera réalisée.

Références :

- [1] A. Garraud, P. Combette, J. M. Gosalbes, B. Charlot, et A. Giani, « First high-g measurement by thermal accelerometers », in 2011 16th International Solid-State Sensors, Actuators and Microsystems Conference, Beijing, China: IEEE, juin 2011, p. 84-87. doi: 10.1109/SENSOR.2011.5969142.
 [2] T. Valentin, B. S. Soukaina, F. Marc, C. Philippe, et G. Alain, « Impact of cavity shape on thermal accelerometer parameters », Micro and Nano Engineering, p. 100331, nov. 2025, doi: 10.1016/j.mne.2025.100331.

Aknowledgement
22-PEEL-0002

04

RESISTE

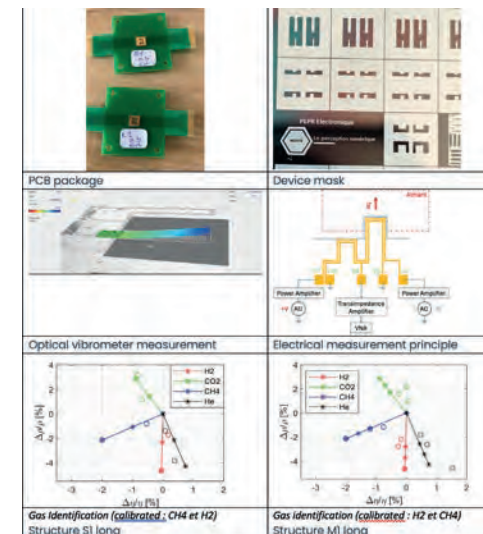
Diamond sensor for gas analyses in harsh environment

N. Ben Moussa¹, T. Rabenimanana², T. Nguyen¹, F. Mathieu³, G. Lissorgues¹, I. Dufour², L. Rousseau¹,¹. Univ Gustave Eiffel, CNRS, ESYCOM, Marne-la-Vallée, France². Université de Bordeaux, Laboratoire IMS, Bordeaux, France³. CNRS, LAAS, 7 avenue du colonel Roche, 31400 Toulouse, France

Diamond is an attractive material for use as a sensing transducer in microelectromechanical systems (MEMS) for a broad range of chemical and biological applications, due to its outstanding mechanical properties and chemical inertness. In this work, we study the capability of diamond cantilever resonator-based sensors for gas analysis.

The sensor is composed of an intrinsic diamond layer with a thickness between 3.5 and 3.8 μm , covered by a metallic gold layer. This metallic layer is used to create an electromagnetic actuation and an inductive read-out. To characterize the sensors, the device is mounted on a PCB and placed in a specific housing with a magnet. An AC power source is connected to the device, and the resonance frequency and modes have been characterized using a Polytec vibrometer system. A differential electronic system based on transimpedance amplifier has been developed to electrically monitor the mechanical spectrum around the resonance frequency.

We tested the diamond sensor on a gas bench used to identify gases by mass density and viscosity. As shown below, we achieved the identification of four gases: H_2 , CH_4 , CO_2 , and He. Here, we demonstrate that such MEMS device based on a diamond cantilever without sensitive coating enables gas identification. This represents a significant step toward the next generation of sensors for harsh environments.



Aknowledgement
22-PEEL-0002

Computational Approaches for Terahertz Phase Imaging

V. Kumar, P. Mukherjee, F. Fauquet, D. Bigourd, P. Mounaix

IMS Laboratory, University of Bordeaux, UMR CNRS 5218, 351 Cours de la Libération Bâtiment A31, 33405 Talence, France.

Phase imaging in the terahertz (THz) spectral range has emerged as a promising modality for a broad range of industrial applications¹. Despite these promises, the practical implementation of phase-sensitive THz imaging remains challenging. In particular, standard detectors are inherently limited to intensity measurements, resulting in the loss of spatial phase information, while THz systems are further constrained by technological trade-offs between achievable field of view and spatial resolution². Several computational strategies have been proposed to address these limitations, including multiplane phase retrieval³, which relies on acquiring intensity measurements at multiple axial planes, and Fourier Ptychography⁴, which exploits angular diversity in sample illumination. Here we will present the unique potential of THz phase imaging by developing and experimentally exploring both approaches, multiplane phase retrieval and Fourier ptychography, highlighting their respective capabilities and limitations for wide-field, high-resolution phase reconstruction in the THz regime. Our full theoretical and experimental investigation will be reported in detail.

References :

1. F Fauquet, et al. Terahertz time-domain spectro-imaging and hyperspectral imagery to investigate a historical Longwy glazed ceramic, *Scientific Reports* 14 (1), 19248 (2024)
2. Kumar, V. et al. Fourier synthetic-aperture-based time-resolved terahertz imaging. *Photonics Res.* 13, 407–416 (2025).
3. Kumar, V. et al. Computational terahertz phase imaging using a sequence of multi-plane intensity measurements. *APL Photonics* 10, 096108 (2025).
4. Mukherjee, P. et al. Terahertz Fourier Ptychographic Imaging. Preprint at <https://doi.org/10.48550/arXiv.2512.04783> (2025).

Détecteurs THz Si-CMOS en cavité Tamm

S. Benlemqwanssa, B. Benhamou-Bui, L. Bonnet, C. Consejo, J. Torres, C. Bray, F. Teppe

Laboratoire Charles Coulomb (L2C), UMR 5221 CNRS-Université de Montpellier, Montpellier, France

Le renforcement contrôlé de l'interaction entre ondes térahertz (THz) et dispositifs électroniques constitue un verrou majeur pour la détection spectrale sélective et l'exploration des excitations de basse énergie dans les solides.

Dans une première partie, nous reproduisons et étendons le concept de détecteur THz intégré à une cavité de type Tamm récemment démontré avec des microbolomètres [1], en le transposant à un détecteur en silicium de type MOSFET disposant d'une antenne circulaire patch. Les cavités Tamm sont réalisées par gravure profonde du silicium (procédé Bosch) et intégrées directement au détecteur, permettant un meilleur confinement du champ électromagnétique et une résonance étroite centrée autour de 300 GHz. Cette approche entièrement compatible avec les technologies silicium conduit à un filtrage fréquentiel très marqué et à une amplification significative de la réponse du détecteur, démontrant que les architectures Tamm ne sont pas limitées aux bolomètres mais constituent une plateforme pour la détection THz à bande étroite.

Dans une seconde partie, ce détecteur est étudié à basse température (~20 K), sous champ magnétique, et excité optiquement à des fréquences de l'ordre de 130 GHz. Nous observons un anticroisement spectral entre un mode résonant de l'antenne patch et la résonance de spin électronique (ESR) issue de l'éclatement Zeeman de la bande de conduction du système électronique bidimensionnel. Cet anti-croisement semble indiquer une hybridation lumière-matière du système de spin des électrons de conduction. L'analyse quantitative des branches polaritoniques, basée sur la diagonalisation d'un Hamiltonien d'oscillateurs couplés de type Hopfield-Bogoliubov [2], permet d'extraire la force de couplage spin-cavité. En parallèle, compte tenu de l'extrême sensibilité des capteurs Si-MOSFETs optimisés, le dispositif sans cavité permet de suivre la résonance ESR jusqu'à 300 K. Ceci laisse espérer l'observation prochaine d'un couplage spin-photon à température ambiante, dans un nanotransistor Si-CMOS par photoconductivité GHz/THz. Ces résultats ouvrent la voie à des dispositifs GHz/THz intégrés combinant sélectivité spectrale et contrôle des excitations quantiques et magnétiques dans le silicium.

References :

- [1] X. Tu et al., Tamm-cavity terahertz detector, *Nature Communications* 15, 5542 (2024).
- [2] G. Scalari et al., Ultrastrong coupling of the cyclotron transition of a two-dimensional electron gas to a THz metamaterial, *Science* 335, 1323–1326 (2012).

Aknowledgement
ANR-22-PEEL-0003-COMPTERA

Alpha-factor Estimation by Simultaneous Measurement of Phase and Amplitude of a Directly Modulated DFB-QCL

Salim Basceken¹, Baptiste Chomet¹, Fabrice Monasterio¹, Angela Vasanelli¹, Mathieu Bertrand², Mattias Beck², Jérôme Faist², Carlo Sirtori¹

1. Laboratoire de Physique de l'Ecole normale supérieure, ENS, Université PSL, CNRS, Sorbonne Université, Université Paris Cité, Paris, France

2. Institute for Quantum Electronics, ETH Zürich, Zürich, Switzerland

Quantum Cascade Lasers (QCLs) are devices emitting highly coherent light in the mid-infrared spectral region. Amplitude and phase of the generated electric field are coupled through the refractive index of the active medium broadening the Schawlow-Townes linewidth by a factor $(1 + a^2)$ [1]. These effects are investigated in a directly modulated $9.3\mu\text{m}$ DFB-QCL as a function of the modulation frequency by measuring its heterodyne beating with a highly stabilized optical frequency comb. From the acquired temporal traces a Hilbert transformation of the data provides a simultaneous measurement of the two quadratures [2], as a function of the modulation frequency. Phase response arising from thermal [3] and gain modulation is modeled using the rate equations in lasers [4]. At high modulation frequency (higher than 2GHz), where thermal contributions are negligible, it is possible to measure the linewidth enhancement factor, which for our laser is $a \approx 0.25$. We have also realized this experiment on a Fabry-Perot QCL emitting at $7.9\mu\text{m}$, where the alpha-factor is estimated in single mode regime to be $a \approx 0.27 \pm 0.02$.

References :

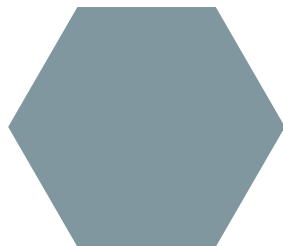
- [1] C. Henry, «Theory of the linewidth of semiconductor lasers», IEEE Journal of Quantum Electronics, vol. 18, no.2, pp. 259-264 (1982).
- [2] B. Chomet et al., « Heterodyne coherent detection of the electric field temporal trace emitted by frequency-modulated comb lasers », Optica, vol. 11, no 9, p. 1220-1225 (2024).
- [3] C. A. Evans, V. D. Jovanovic, D. Indjin, Z. Ikonc and P. Harrison, «Investigation of thermal effects in quantum-cascade lasers», IEEE Journal of Quantum Electronics, vol. 42, no. 9, pp. 859-867 (2006).
- [4] J. Faist, F. Capasso, D. L. Sivco, C. Sirtori, A. L. Hutchinson, et A. Y. Cho, « Quantum Cascade Laser », Science, vol. 264, no 5158, p. 553-556, (1994).

Aknowledgement

Chaire ENS-Thales - ANR-22-PEEL-0003-COMPTERA



Les doctorants/post-doctorants/ingénieurs. Journées scientifiques 2025 - Paris

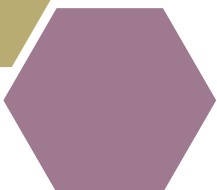
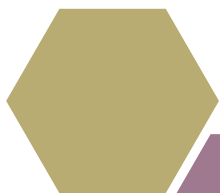


Thématique L'électronique pour la conversion de puissance

VERTIGO

LTM | LAAS | CRHEA | IEMN | CEA-Leti | AMPERE | G2Elab | LAPLACE

VERTIGO vise à développer des transistors de puissance en Nitrure de Gallium (GaN) à géométrie verticale. Actuellement, ces transistors ont une structure latérale, ce qui limite leur tension de fonctionnement. La géométrie verticale permet de gagner en densité de courant, et la montée en tension (le projet vise 1200 V, avec des puces d'un calibre de 50 A) est obtenue avec des couches plus épaisses. Enfin, la montée en fréquence est permise par les mobilités importantes (objectif x10 par rapport aux résultats publiés) que le projet visera en travaillant sur le canal de conduction et en exploitant toute la richesse des hétérostructures AlGaN. Le projet utilise des couches épitaxiées sur saphir et silicium. Le retrait partiel ou total du substrat et le report sur un radiateur efficace permettront de gérer les problèmes électriques et thermiques de façon indépendante et flexible, pour proposer des solutions de packaging innovantes.



GOTEN

GeMAC | INL | INSP | AMPERE | CEA-Irig | LGP | IEMN

GOTEN vise à démontrer la faisabilité d'une filière technologique française de composants verticaux à base d'oxyde de gallium (Ga₂O₃), couvrant l'ensemble de la chaîne de valeur allant de la croissance par épitaxie jusqu'à la gestion thermique des composants dans leur boîtier. Le dispositif ciblé est une diode p-n verticale basée sur une hétérostructure NiO/Ga₂O₃ assurant une tenue en tension de 10 kV et un courant élevé (> 10 A) en mode passant associés à un packaging spécifique.

Le Ga₂O₃, matériau à très grande bande interdite (4,8eV) est disponible à faible coût et en grande surface (> 150 mm). Bien qu'ayant une thermique 5 à 10 fois plus faible que le SiC ou le GaN, le Ga₂O₃ présente une très faible énergie d'activation du dopant (30meV), un champ critique (MV/cm) x4 par rapport au GaN ou SiC, et un BFOM (figure de mérite de l'électronique de puissance) un ordre de grandeur supérieur au SiC ou GaN.

FRENCHDIAM

AMPERE | LAAS | GeMAC | Néel | CEA-Leti | LAPLACE | LSPM | CTReg

FRENCHDIAM cherche à exploiter les propriétés exceptionnelles du diamant, telles que sa tenue aux champs électriques importants, sa résistance à des températures élevées et sa conductivité thermique exceptionnelle. **Le projet vise à démontrer la faisabilité de deux dispositifs avancés complémentaires en diamant : un transistor vertical haute tension et une cellule de commutation monolithique.** Diverses étapes technologiques nécessaires pour une filière de production seront développées comme la croissance des substrats de grande taille, l'épitaxie de couches dopées, la structuration en salle blanche, la protection périphérique et la conception d'une électronique de commande. FRENCHDIAM mettra aussi l'accent sur l'évaluation de l'impact sur l'environnement de la fabrication de composants en diamant.

08

VERTIGO

Analyse par microscopie Raman du dopage et des contraintes des épitaxies GaN pour l'électronique de puissance

Ndembi Ignoumba-Ignoumba¹, Camille Sonnevile¹, Adrien Bidaud², Mohammed El Amrani³, Vishwajeet Maurya³, Maroun Dagher⁴, Florian Bartoli⁵, Eric Frayssinet⁵, Farid Medjdoub², Dominique Planson¹, Matthew Charles³, Julien Buckley³, Yvon Cordier⁵, Cyril Buttay¹

1. Univ. Lyon, INSA Lyon, Univ. Claude Bernard Lyon 1, Ecole Centrale Lyon, CNRS, Ampère, F-69621, France.

2. I.E.M.N – CNRS 59652 Villeneuve d'Ascq, France.

3. Univ. Grenoble Alpes, CEA-LETI, Grenoble 38000, France.

4. INSA Lyon, Ecole Centrale de Lyon, CNRS, Université Claude Bernard Lyon 1, CPE Lyon, INL, UMR5270, 69621, Villeurbanne, France.

5. Université Côte d'Azur, CNRS, CRHEA, F-06560 Valbonne, France.

L'homoépitaxie du GaN (sur substrat GaN) permet la fabrication de composants de puissance à hautes performances électriques. Cependant, l'absence de substrats GaN de grande taille rend cette option moins commercialisable que l'hétéroépitaxie (GaN sur Si ou GaN sur saphir). Une haute performance électrique requiert des hétéroépitaxies un dopage type n, des contraintes biaxiales et une densité de dislocations faibles et uniformes. Dans ce travail, via la technique non-destructive micro-Raman, nous proposons donc une méthodologie permettant d'analyser la qualité des homoépitaxies/hétéroépitaxies du GaN selon les critères susmentionnés. Les résultats obtenus réduisent l'intervalle de valeurs de certains paramètres intrinsèques au GaN.

References :

- [1] F. Demangeot, et al., MRS Internet j. nitride semicond. res., vol. 1, p. e23, 1996, doi: 10.1557/S1092578300001952.
[2] J.-M. Wagner et al., Phys. Rev. B, vol. 66, no. 11, p. 115202, Sep. 2002, doi: 10.1103/PhysRevB.66.115202.

Acknowledgement

Ce travail a été financé par l'ANR. Les structures GaN/Si et GaN/GaN proviennent respectivement des projets ANR ELEGANT et VERTIGAN.

ANR-22-PEEL-0004, ANR-11-LABX-0014, ANR-22-CE05-0010.

09

VERTIGO

Inverter leg with vertical interconnection and integrated shielding for vertical GaN power components

Mahery Rajemisaona¹, Pierre-Olivier Jeannin¹, Vincent Bley², Mickael Petit³, Fabien Ndagijimana¹

1. Univ. Grenoble Alpes, CNRS, Grenoble INP*, G2Elab, 38000 Grenoble, France

2. LAPLACE, Université de Toulouse, CNRS, INPT, UPS, Toulouse, France

3. Institut Lafayette, Metz, France

As part of the VERTIGO project, issues relating to electromagnetic compatibility, thermal management, electricity, and technology associated with the design of a package for a vertical GaN semiconductor chip are currently being investigated. In terms of electromagnetic compatibility, without an adapted packaging, the high dv/dt and di/dt of GaN chips cause conducted EMC interference. Common-mode parasitic capacitance between the phase and the heat sink, as well as parasitic inductance due to the length of the tracks, create currents and overvoltages that interfere with the power component and its environment. An EMI adapted design is presented with the conception of an inverter leg with vertical interconnection and integrated shielding based on silicon MOSFET. Shields with constant voltage bias [1] are used to shield semiconductors in order to minimize values of common mode capacitor. It allows to reduce common mode coupling. Shielded and unshielded inverter legs are compared and a reduction of the common mode current was observed up to -10dB with a shielded packaging. Printed circuit boards are used as dielectric substrates and electrical conductors. A discussion on the relevance of this structure for vertical GaN power components [2] is presented.

References :

- [1] P. B. Derkacz, J. -L. Schanen, P. -O. Jeannin, P. J. Chrzan, P. Musznicki and M. Petit, «EMI Mitigation of GaN Power Inverter Leg by Local Shielding Techniques,» in IEEE Transactions on Power Electronics, vol. 37, no. 10, pp. 11996-12004, Oct. 2022, doi: 10.1109/TPEL.2022.3176943.
[2] Knoll, Jack, Gibong Son, Christina DiMarino, Qiang Li, Hannes Stahr, et Mike Morianz. « Design and Analysis of a PCB-Embedded 1.2 kV SiC Half-Bridge Module ». In 2021 IEEE Energy Conversion Congress and Exposition (ECCE), 5240-46, 2021.

Acknowledgement

ANR-22-PEEL-0004

VERTIGO

High-voltage characterization of FR4-preg laminates for PCB-embedded power packaging

Tania Al Moussi¹, Giovanni Barbagallo¹, Marie-Laure Locatelli¹, Vincent Bley¹, Céline Combettes¹, Alejandro Can-Ortiz¹, Sombel Diaham¹

¹. Laboratoire LAPLACE, Université de Toulouse, Toulouse, France.

The continuous development of power conversion systems, driven by the adoption of wide bandgap (WBG) semiconductor devices, enables operation at higher voltages (Future GaN JFET >1.2kV [1, 2]) and higher switching frequencies (>10kHz), while simultaneously imposing more severe electrical and thermal stresses on device packaging. As a result, the dielectric performance and reliability of insulating materials used in printed circuit board (PCB) packaging have become critical factors in the design of high-power and high-voltage electronic systems. Among these materials, FR-4 prepregs remain widely employed due to their compatibility with multilayer PCB technologies. In this work, the dielectric properties of epoxy resin-based FR-4 prepregs reinforced with glass fibers, representative of multilayer PCB architectures used in power electronics packaging, are investigated. A combination of low- and high-voltage electrical measurements is employed to analyze the insulating behavior under increasing electric field and to determine breakdown thresholds. These results provide key experimental insights for the integration of FR-4 prepregs into advanced PCB packaging architectures for WBG power devices, with the objective of improving insulation performance and the long-term reliability of high-power conversion systems.

References :

- [1] PEPR Électronique, VERTIGO Project. https://www.pepr-electronique.fr/projet_cible_vertigo/
 [2] F. Monflier, Le projet Vertigo promet de «verticaliser» les transistors de puissance en GaN pour atteindre 1200volts, L'Usine Nouvelle, 31 mars 2023. <https://www.usinenouvelle.com/article/le-projet-vertigo-promet-de-verticaliser-les-transistors-de-puissance-en-gan-pour-atteindre-1200-volts.N2116331> (2025).

VERTIGO

Design of gallium nitride (GaN) power devices and functions for high voltage applications

Assem Alkhaled, Frédéric Morancho, Karine Isoird

LAAS-CNRS, Université de Toulouse, CNRS, UPS, Toulouse, France

The increasing demand for efficient and sustainable energy conversion systems has intensified the need for high-performance power switching devices with reduced energy losses and improved reliability. Wide bandgap semiconductors, particularly gallium nitride (GaN), have attracted significant attention due to their wide bandgap, high critical electric field, and superior material properties compared to silicon. However, most commercially GaN power devices rely on lateral AlGaN/GaN heterostructures, which exhibit inherent limitations including limited breakdown voltage, low threshold voltage, high dynamic on-resistance, and unfavourable trade-offs between power density and breakdown voltage. Consequently, these lateral devices face significant challenges in meeting the performance and reliability requirements of high-voltage, high-power, and high-efficiency applications.

To overcome these limitations, our research work focuses on the development of vertical GaN power devices capable of achieving high breakdown voltages with a minimal specific on-resistance. The main objective of the VERTIGO project is to reach a '1200 V breakdown voltage / 1 mΩ.cm² specific on-resistance' trade-off. The first part of the work is the design of vertical "conventional" GaN Trench MOSFETs by optimizing device architectures (doping concentrations and dimensions of the layers – especially the epitaxial layers –, trench dimensions – width, depth –, etc.). The second part focuses on the investigation and optimization of vertical GaN Superjunction architectures (SJ-MOSFETs, DT-SJMOSFETs), aiming to achieve the same breakdown voltage while further reducing the specific on-resistance. Numerical TCAD simulations are used to analyse and optimize key superjunction parameters, including pillar doping concentrations, pillar widths, and epitaxial layer thickness, with particular emphasis on charge balance conditions for breakdown voltage enhancement. Device behaviour in both OFF-state and ON-state is examined to evaluate electric field distribution, current conduction mechanisms, and conduction losses. The study aims to demonstrate the capability of vertical GaN Superjunction MOSFETs to meet the requirements of future high-voltage, high-efficiency power electronics, thereby advancing the state of the art in vertical GaN power devices and enabling compact, reliable, and energy-efficient power conversion systems.

Transfert de couches épaisses de GaN sur Silicium par collage covalent à chaud avec relaxation de contraint

Hussein Kassem, Julien Buckley

Univ. Grenoble Alpes, CEA, Leti, F-38000 Grenoble, France

Le nitrure de gallium (GaN) est un matériau de référence pour l'électronique de puissance grâce à sa large bande interdite, sa forte tension de claquage et ses excellentes performances électriques [1]. Si l'épitaxie du GaN sur saphir permet d'atteindre une excellente qualité cristalline, ce substrat reste inadapté aux dispositifs verticaux de puissance à cause de ses faibles conductivités thermique et électrique [2]. Le silicium, compatible avec les procédés industriels 200 mm, représente une alternative attractive, mais la croissance directe de couches épaisses de GaN sur Si est limitée par de fortes contraintes mécaniques et des phénomènes de fissuration.

Dans le cadre du projet PEPR VERTIGO, une approche par transfert de couches épaisses de GaN est développée afin de combiner la qualité cristalline du GaN sur saphir avec l'intégrabilité du silicium. Un procédé mis au point au LAPS (CEA-Leti) a permis le transfert complet d'une couche de GaN de 5 μm d'épaisseur depuis un substrat saphir de 100mm vers un substrat silicium de 200 mm. Ce transfert repose sur un collage covalent de type SAB réalisé à haute température [3], suivi du retrait du saphir par laser lift-off (LLO). Le collage thermique induit une relaxation partielle des contraintes, conduisant à une couche de GaN sur Si en configuration face N.

Les prochaines étapes de mon travail porteront sur un second transfert visant à retourner la couche afin d'obtenir une configuration face Ga, nécessaire à la fabrication de dispositifs verticaux de puissance. Ce procédé impliquera un collage covalent à chaud en hétéro-température ainsi que le retrait maîtrisé du premier substrat silicium par amincissement mécanique, ouvrant la voie à une intégration complète de transistors verticaux de puissance en GaN sur Si 200 mm [4] [5].

References :

- [1] MOSFETs », IEEE Electron Device Lett., vol. 40, no 3, p. 443-446, mars 2019, doi: 10.1109/LED.2019.2894177.
- [2] E. Brusaterra et al., « Vertical GaN-on-Tungsten High Voltage pn -Diodes From Sapphire-Grown GaN Membranes », IEEE Electron Device Lett., vol. 46, no 4, p. 564-567, avr. 2025, doi: 10.1109/LED.2025.3540156.
- [3] Q. Lomonaco et al., « Stress Engineering in Germanium-Silicon Heterostructure Using Surface Activated Hot Bonding », ECS Trans., vol. 109, no 4, p. 277-287, sept. 2022, doi: 10.1149/10904.0277ecst.
- [4] Y. Ma et al., « 1200 V Fully-Vertical GaN-on-Si Power MOSFETs », IEEE Electron Device Lett., vol. 46, no 9, p. 1513-1516, sept. 2025, doi: 10.1109/LED.2025.3586947.
- [5] V. Ackermann et al., « Mobility Extraction Using Improved Resistance Partitioning Methodology for Normally-Off Fully Vertical GaN Trench MOSFETs », Electronics, vol. 13, no 12, p. 2350, juin 2024, doi: 10.3390/electronics13122350.

Aknowledgement
ANR-22-PEEL-0004

Development of vertical GaN trench-MOSFETs test vehicles for power applications

Valentin Ackermann^{1,2}, Manuel Manrique², Hala El Rammouz¹, Blend Mohamad¹, Eric Frayssinet³, Yvon Cordier³, Matthew Charles¹, Sebastien Cavalaglio², Julien Buckley¹, Bassem Salem²

1. Univ. Grenoble Alpes, CEA, Leti, F-38000 Grenoble, France

2. Univ. Grenoble Alpes, CNRS, CEA/LETI Minatec, Grenoble INP, LTM, F-38054 Grenoble, France

3. Univ. Côte d'Azur, CNRS, CRHEA, rue Bernard Grégory, 06560 Valbonne, France

Vertical GaN MOSFETs are promising candidates that could enable the development of efficient high voltage and current applications for next-generation power electronics [1]. This architecture relies on the MOS gate, which is attractive for normally-OFF operation and reliable switching control. In order to investigate and optimize the gate module, dedicated vertical MOSFET test vehicles have been developed on different material platforms. First, pseudo-vertical GaN-on-Si trench MOSFET test vehicles are presented as a cost-effective and scalable approach [2]. These devices demonstrate normally-OFF operation with a threshold voltage around 4 V, high I_{ON}/I_{OFF} ratios ($\sim 10^8$), acceptable subthreshold slope, and very low gate leakage currents. These results validate the relevance of GaN-on-Si pseudo-vertical architectures as an efficient platform for vertical trench-MOSFET development. Secondly, fully-vertical GaN-on-GaN trench MOSFETs fabricated on bulk GaN substrates are investigated as reference devices [3]. The transistors exhibit normally-OFF behavior, excellent switching characteristics, and low gate leakage. An improved resistance partitioning methodology is employed to accurately estimate the effective mobility contributions from trench sidewalls and bottom. Together, these pseudo-vertical and fully-vertical MOSFETs act as starting point test vehicles to be improved upon thanks to the optimization of the gate module.

References :

- [1] Y. Ma & al., «1200 V Fully-Vertical GaN-on-Si Power MOSFETs», in IEEE Electron Device Letters, vol. 46, no. 9, pp. 1513-1516, Sept. 2025.
- [2] Ackermann. V & al., "Electrical Characterization and Simulation of GaN-on-Si Pseudo-Vertical MOSFETs with Frequency-Dependent Gate C-V Investigation", Micromachines 2025, 16, 1193.
- [3] Ackermann. V & al., "B. Mobility Extraction Using Improved Resistance Partitioning Methodology for Normally-Off Fully Vertical GaN Trench MOSFETs", Electronics 2024, 13, 2350.

Aknowledgement

This study was partially supported by the Labex GANEXT (ANR-11-LABX-0014), the VERTIGO project supported by the French Agence Nationale de la Recherche as part of France 2030 with reference ANR-22-PEEL-0004, and the French RENATECH network through the PTA technological platforms.

Static and transient electrical characterization of Ni/ β -Ga₂O₃ Schottky barriers

P. Nugues¹, C. Lu^{1,2}, P. Brosselard², J.M. Bluet¹

1. INL, UMR CNRS 5270, INSA Lyon, Villeurbanne F-69621, France
2. AMPERE, UMR CNRS 5005, INSA Lyon, Villeurbanne F-69621, France

Due to its exceptional properties, ultrawide bandgap semiconductor β -Ga₂O₃ is a leading candidate for next-generation high-power (10 kV, 10 A) and increased switching/conversion efficiency electronic devices. Its BFOM (figure of merit of power electronics) is more than 4 times higher than that of SiC or GaN [1].

The electrical properties of vertical Ni/ β -Ga₂O₃ Schottky diodes (Sn-doped, donor concentration of $N_D=6.2\pm 0.3\times 10^{15}$ cm⁻³) developed at INL from a Novel Crystal Technologies substrate, are analyzed. The objective is to characterize the opto-electric properties of these diodes and better understand the impact of deep level traps. First-order measurements reveal a barrier potential of 1.10 ± 0.07 eV, a series resistance of 1.57 k Ω .cm² and an ideality factor of 1.05. The uniformity of the barrier height was investigated using the Werner model where the assumed microscopic non-uniformities are described by only two macroscopic parameters: the average potential barrier height $\overline{\phi_B}$ and the standard deviation σ [2]. We obtained $\overline{\phi_B}=1.28$ eV and $\sigma=86$ meV through a temperature range of 80 K to 245 K. In order to investigate possible defect origin of this barrier height inhomogeneity, admittance measurements have been realized showing no significant signal through a temperature range 80 K to 290 K under the following conditions: bias voltage in [-2;+0.5] V; frequency from 100 Hz to 1 MHz; AC voltage in [50;200] V. To push further defect analysis, DLTS measurement will be realized.

References :

- [1] Ganguly, S. et al., Advanced Electronic Materials, 11, 7 (2025)
- [2] Werner, J.H. et al., J. Appl. Phys., 69, 3 (1991)

Growth Optimisation of Sn doped β -Ga₂O₃ film for NiO/ β -Ga₂O₃ Heterojunction Power Diodes

Akash Patnaik¹, Thomas Ribault¹, Corrine Sartel¹, Yves Dumont¹, Yunlin Zheng², Ekaterine Chikoidze¹

1. Groupe d'Etude de la Matière Condensée (GEMaC), Université Paris-Saclay, UVSQ – CNRS, 45 Av. des Etats-Unis, 78035 Cedex Versailles, France
2. Institut des Nano Sciences de Paris (INSP), CNRS UMR7588, Sorbonne Université, 4 place Jussieu, 75252 Paris, France.

Energy consumption is rising sharply with the expansion of AI servers, data centres, and electric mobility. This surge highlights the urgent need for robust and efficient power-handling systems. The project-GOTEN aims to develop heterojunction diodes for efficient and reliable power handling system, which can not only block large voltage but also handle high on current. This can be achieved by optimising thick β -Ga₂O₃ drift layer with very low doping concentration. The Sn doped β -Ga₂O₃ is grown on insulating Fe-doped β -Ga₂O₃ substrate (-201) using MOCVD at different temperature and Sn flow to observe the effect of growth parameters on the carrier concentration. The complexity of Sn incorporation in β -Ga₂O₃ stems from the migration of Sn to two possible Ga sites. Incorporation of Sn on octahedral site effectively gives carrier concentration. Hall measurement of the samples is done using Ag contact along with the CV measurement to further validate the carrier concentration. Fig. 1 (a) and (b) shows the comparison of carrier concentration and resistivity of the samples grown at 775°C and 825°C. High growth temperature results in better ionisation of donors and good conducting samples. Fig. 2 CV measurement of sample grown at 8250C, further confirms the type and concentration of ionised donors. The Sn incorporation is further reduced and temperature is increased to 875°C to obtain carrier concentration as low as 5×10^{16} cm⁻³ as shown in Fig. 3, measured via Hall effect setup. The results are extremely promising for the development of low doped β -Ga₂O₃.

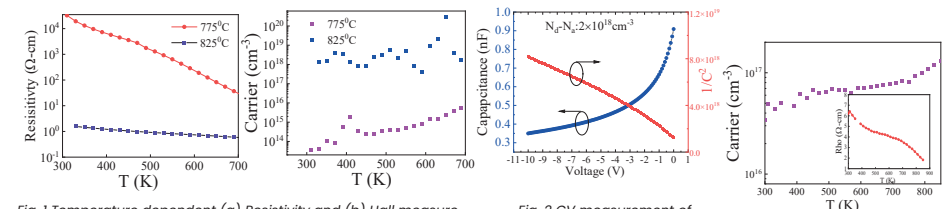


Fig. 1 Temperature dependent (a) Resistivity and (b) Hall measurement Carrier concentration of sample grown at different temperature.

Fig. 2 CV measurement of sample grown at 825°C using Hg-probe station.

Fig.3 Carrier concentration variation with temperature for sample grown at 875°C.

16

GOTEN

Emerging Vertical Ga₂O₃ PiN Diodes for High-Power Conversion and Protection

Tom Micottis, Katir Ziouche, Farid Medjdoub

EMN, WIND group, CNRS, University of Lille, Villeneuve-d'Ascq, France

The demand for advanced power devices has steadily increased over recent decades. While components based on Wide BandGap (WBG) materials currently address applications in the 600 V/1200 V range, emerging systems require devices capable of operating at High Voltage (HV) beyond 3 kV.

In this context, Ultra-Wide BandGap (UWBG) materials have attracted considerable attention for next-generation HV power application. Among them, Gallium Oxide (Ga₂O₃) stands out as a highly promising candidate, theoretically outperforming WBG materials such as GaN and SiC for very HV applications. In addition, the cost of Ga₂O₃ 6-inch substrates is expected to reduce in the coming years, strengthening its industrial appeal.

This project focuses on the design and fabrication of vertical Ga₂O₃-based power devices using TCAD Silvaco simulations combined with experimental validation. The primary objective is the development of a PiN diode achieving a breakdown voltage of 10 kV and a high on-state current exceeding 10A, integrated within a dedicated high-performance packaging solution.

The initial phase of this project investigated mesa-structured Ga₂O₃ Schottky diodes as a preliminary step toward PiN diode realization. This approach demonstrated a significant increase in breakdown voltage correlated with mesa depth. The current phase aims to extend this mesa design to PiN diodes in order to assess its impact when combined with a NiO/Ga₂O₃ heterostructure. In parallel, a tailored packaging solution with enhanced thermal management is being developed and implemented on fabricated large-area devices to improve heat dissipation, thereby enabling higher on-state current capability and improved device reliability.

17

GOTEN

Reactive RF sputtering of p-type NiO thin films for Ni_{1-x}O/ β -Ga₂O₃ heterostructure

Thomas Ribault^{1,2}, A. Patnaik¹, C. Sartell, B. Berini¹, Y. Zheng², J.-L. Cantin², Y. Dumont¹, E. Chikoidze¹

1. Groupe d'Etude de la Matière Condensée (GEMaC), Université Paris-Saclay, UVSQ-CNRS, Versailles

2. Institut des Nano Sciences de Paris (INSP), Sorbonne Université, CNRS, Paris

Ultra-wide bandgap (UWBG) oxides are attractive for high-voltage power electronics, and β -Ga₂O₃ (E_g \approx 4.9–5.3 eV) stands out thanks to its high critical electric field and accessible n-type conductivity; however, the lack of reliable p-type β -Ga₂O₃ motivates p–n heterojunction strategies [1]. A leading approach integrates p-type NiO, whose hole conduction is enabled by nickel vacancies in off stoichiometric Ni_{1-x}O and can be tuned by growth conditions, while the NiO/ β -Ga₂O₃ interface exhibits a type-II band alignment where transport is strongly influenced by interfacial states/recombination [1,4]. Recent vertical Ni_{1-x}O/ β -Ga₂O₃ rectifiers have already demonstrated 1–10kV range of blocking capability, highlighting the potential of this all-oxide heterojunction for high-voltage conversion [3,4].

My PhD targets the fabrication and optimisation of Ni_{1-x}O/ β -Ga₂O₃ heterostructure, combining RF sputtering of Ni_{1-x}O and epitaxial Sn:Ga₂O₃ drift layer (MOCVD), supported by structural/chemical/electrical characterisation with emphasis on point defects and the heterointerface.

I will present a process map showing how O₂ fraction and RF power during reactive sputtering tune Ni_{1-x}O texture/roughness, thickness, resistivity and Hall measurements, identifying a practical deposition window for conductive p-type Ni_{1-x}O compatible with vertical devices.

References :

- [1] S. J. Pearton et al., Appl. Phys. Rev., 5, 011301 (2018)
- [2] J.-S. Li et al., J. Vac. Sci. Technol. A, 41, 013405 (2023)
- [3] H. Gong et al., IEEE Transactions on Electron Devices, 67, 8, 3341–3347 (2020)
- [4] A. Taube et al., Mat. Sci. Semicond. Process., 184, 108842 (2024)

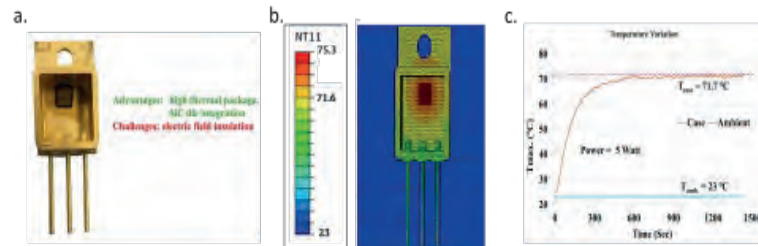
Optimized packaging of 10 kV Ga₂O₃ power module Ga₂O₃

Vijay Thakur¹, Paul-Etienne Vidal¹, and Pierre Brosselard²

1. Laboratoire Génie de Production, Université de Technologie de Tarbes, Université de Toulouse
2. Laboratoire Ampère, INSA LYON

Gallium oxide (Ga₂O₃) is an ultra-wide bandgap semiconductor with a critical electric field far exceeding that of SiC and GaN, making it highly attractive for next-generation high-voltage power devices. More precise, the GOTEN project [1] focuses on the development of Ga₂O₃ vertical diodes and their packaging solutions. The project's target is a laboratory-scale diode prototype (TRL4) capable of withstanding 10 kV while delivering forward currents above 10 A. As the packaging is concerned, Ga₂O₃ challenges are its low thermal conductivity, nearly an order of magnitude lower than SiC, and the poor knowledge on process and material strategies for its optimized packaging [2, 3]. Indeed, the thermal management under high-power operation is one study theme. Strategies such as double-sided cooling, diamond 3D ceramic integration, and advanced heat sink architectures are under consideration [4,5]. As a matter of facts, the PhD study will analyse the mitigation strategies for these challenges. Research axis deal with the packaging integration and electro-chemical characterization. Firstly, the work focused on preliminary design simulations using ABAQUS and experimental measurements for thermal impedance compared to reference packages. The experimental measurements and 3D simulation results are in good agreement, validating the design methodology and thus paving a way for optimizing the packaging strategies of targeted power module package. This presentation will introduce the preliminary results of Ga₂O₃ packaging from the thermal management point of view. Thus, the methodology that enables the initial design simulation and experimental activities as the foundation for future optimization strategies for power module packaging will be presented.

Figure 1. (a) Reference TO-254 Package with SiC Die integration for preliminary work. (b) Thermal simulation and experimental thermal impedance curve of TO254_SiC when there is no gel filled in the package and 5W (1A x 5V) power is applied through the device.



References :

- [1] GOTEN project, <https://www.pepr-electronique.fr/goten/>
- [2] Qin, Yuan, et al. «Recent progress of Ga2O3 power technology: large-area devices, packaging and applications.» Japanese Journal of Applied Physics 62 SF (2023): SF0801.
- [3] Montgomery, Robert H., et al. «Thermal management strategies for gallium oxide vertical trench-fin MOSFETs.» Journal of Applied Physics 129.8 (2021).
- [4] Catalano, Antonio Pio, et al. «Optimum thermal design of high-voltage double-sided cooled multi-chip SiC power modules.» 2019 25th International Workshop on Thermal Investigations of ICs and Systems (THERMINIC). IEEE, 2019.
- [5] Zhao, Jingyi, et al. «Electro-thermal and thermal-mechanical FE analysis of IGBT module with different bonding wire shape.» 2017 18th International Conference on Electronic Packaging Technology (ICEPT). IEEE, 2017.

Plasma-Assisted MBE of β-Ga₂O₃/NiO Heterojunctions

J. Bosch, A. Séguret^{1,2}, M. Volant², F. Jourdan¹, Y. Genuist³, H. Roussel², H. Okuno⁴, E. Sarigiannidou², V. Consonni², E. Monroy¹,

1. Univ. Grenoble-Alpes, CEA, Grenoble INP, IRIG, PHELIQS, 38000 Grenoble, France
2. Univ. Grenoble-Alpes, CNRS, Grenoble INP, LMGP, 38000 Grenoble, France
3. Univ. Grenoble-Alpes, CNRS, Grenoble INP, Institut Néel, 38000 Grenoble, France
4. Univ. Grenoble-Alpes, CEA, IRIG, MEM, 38000 Grenoble, France

With the increasing demand for power electronics, ultra-wide-bandgap semiconductors such as diamond, AlN, and Ga₂O₃ are emerging as candidates beyond SiC and GaN. Among them, β-Ga₂O₃ is particularly attractive due to its 4.9 eV bandgap and breakdown field >8 MV/cm, resulting in excellent power-device figures of merit. However, rectifying devices require integration with a p-type material. NiO is well suited for this role, as it is naturally p-type, wide bandgap, and forms a staggered type-II heterojunction with Ga₂O₃. Plasma-assisted molecular beam epitaxy (PAMBE) enables high-purity growth with precise thickness control, low substrate temperatures, and abrupt interfaces. We report the PAMBE growth of β-Ga₂O₃ with a systematic investigation of the influence of Ga flux and substrate temperature on growth rate, morphology, phase stability,. Growth conditions are first optimized on AlN(0001), identifying a compromise between Ga₂O₃ formation and Ga₂O₃ desorption. A growth window favoring β-Ga₂O₃ is established for substrate temperatures above 700 °C, whereas lower temperatures promote secondary phases, likely, κ-Ga₂O₃, correlated with excess metallic flux. The films exhibit a (-201)-oriented β-Ga₂O₃ structure with the epitaxial relationship β-Ga₂O₃[010] || AlN[1120], involving 3 in-plane rotational domains.

In addition, we determine the growth conditions for NiO on both (0001) Al₂O₃ and (001) Ga₂O₃ over the temperature range 530–730 °C. Highly crystalline NiO(111) layers with narrow rocking-curve widths are obtained on c-sapphire, while growth on β-Ga₂O₃(001) yields smooth (133)-oriented NiO with well-defined epitaxial alignment.

Lateral diamond simulation for a monolithic switching cell

Tara Niakan¹, Nicolas Rouger¹

¹. Université de Toulouse, Toulouse INP, CNRS, LAPLACE, Toulouse, France

The Deep-Depletion Diamond MOSFET (D3MOSFET) has been successfully realized in [1], with its OFF-state characteristics analyzed in [2]. In this work, we focus on a lateral D3MOSFET constructed on a p-type diamond layer on a n-type substrate (Fig. 1.a), with a specific on-resistance, $R_{ONS} = 210 \text{ m}\Omega\cdot\text{cm}^2$ at 450K, with a total gate length of 212.5cm to deliver 1A at 1V(1 Ω), in the ohmic regime. At this stage, the highest total current capability is preferred, in spite of a reduced breakdown voltage (e.g. 400 V, instead of 1 kV). A theoretical study was performed to evaluate various parameters of the diamond transistor, including doping concentration, layer thickness, threshold voltage. To complement this analysis, DC and AC finite-element simulations were carried out, as illustrated in Fig.1.b and 1.c providing practical insights. To enable accurate prediction of the dynamic switching characteristics of the diamond MOSFET, a set of device parameters was extracted from finite-element simulations and used to develop a physics-based MOSFET model valid at an operating temperature of 450K. This compact model was implemented in LTspice to simulate a switching cell consisting of a high side diamond MOSFET and an identical low side diamond MOSFET, as shown in Fig.1.d. The gate voltage of the diamond MOSFET was swept from -5 V to 20 V ($V_{th}=10 \text{ V}$), while the DC bus voltage was fixed at 200V. Switching performance was evaluated for load currents ranging from 0.1 A to 1 A to assess device behavior under different operating conditions.

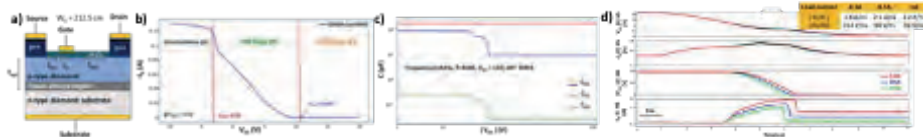


Fig. 1. a) p-type Diamond MOSFET with n-type substrate. b) I_D - V_{GS} characteristic for $V_{DS} = -0.1\text{V}$ at $T=450\text{K}$ (TCAD). c) Diamond MOSFET transistor capacitors, C_{GS} , C_{GD} and C_{DS} vs V_{GS} characteristic for 1MHz in OFF-state with $V_{GS} = 15\text{V}$ (TCAD). d) Switching cell and simulation (LTspice)

References :

- [1] Cédric Massante et al, J.phys.D: Appl.Phys.(2021), 54 233002.
[2] Damien Michez et al, IEEE ISPSD, Kumamoto, Japan, (2025),37 376

Aknowledgement
ANR-23-PEEL-0001

Conception TCAD de transistors verticaux de puissance en diamant avec terminaison de jonction innovante

Anatole Bouillevaux^{1,2}, Dominique Planson¹, Karine Isoird², Luong Viet Phung¹

¹. Univ Lyon, INSA Lyon, Université Claude Bernard Lyon 1, Ecole centrale de Lyon, CNRS, Ampère, UMR5005, 69621 Villeurbanne, France
². LAAS-CNRS, Université de Toulouse, CNRS, UPS, Toulouse, France

Le diamant (C), matériau à très large bande interdite, est connu pour ses propriétés thermiques et électriques exceptionnelles. Bien que pas encore mature du point de vue industriel, plusieurs études ont permis d'améliorer la maîtrise des niveaux de dopage possible et des preuves de concept ont permis de démontrer la viabilité de potentiels composants de puissance en diamant. Les récentes améliorations de croissance de diamant de type N offrent la possibilité de futurs composants utilisant les deux types de dopage [1] [2].

C'est dans ce contexte qu'un transistor vertical de type JFET (Junction Field Effect Transistor) en diamant est envisagé, avec une tenue en tension supérieure à 3kV et une résistance spécifique à l'état passant inférieure à 10-2 Ωcm^2 . Une protection périphérique est aussi envisagée, offrant une efficacité minimale de 80%.

Le dimensionnement du transistor est étudié via un logiciel de simulation par éléments finis (SentaurusTM) permettant d'estimer le comportement électrique des dispositifs semi-conducteurs. La montée en maturité récente du diamant permet d'envisager des structures plus complexes, ouvrant la voie à des conceptions de composants aux structures avancées [3] [4].

Une région P-, de par son dopage et son épaisseur, permet d'ajuster la tenue en tension du composant, mais engendre également une modification de la résistance à l'état passant : un compromis est à trouver. Tandis que le dimensionnement du canal, doit minimiser la tension de pincement, tout en conservant un courant de saturation convenable. Une protection périphérique de type JTE est aussi simulée.

References :

- [1] Florent Sevely, Rachel Grosset-Darracq, Karine Isoird, Josiane Tasselli, Mohamed Bouras, Remi Gillet, François Jomard, Marie-Amandine Pinault-Thaury, Riadh Issaoui, Ken Castillo Arvizu, Dominique Planson, Luong Viet Phung, Camille Sonnevile. Diode PIN verticale sur diamant {100} autosupporté à base de couches 1 et N dopées phosphore. SYMPOSIUM DE GENIE ELECTRIQUE (SGE 2025), Jul 2025, Toulouse, France. <https://laas.hal.science/hal-05153567>
[2] Maria Sultana, Subrata Karmakar, Ariful Haque. N- and P-type Doping of Diamonds : A review (2024). Available at <http://dx.doi.org/10.2139/ssrn.4819859>
[3] Ralph Makhoul, Karine Isoird, Luong Viet Phung, Dominique Planson. Conception de diodes TMBS haute tension (6kV) en diamant. SYMPOSIUM DE GENIE ELECTRIQUE (SGE 2020), Jul 2021, Nantes, France. <https://laas.hal.science/hal-03355128v1>
[4] Hong Shang, Yanfeng Jiang. Optimal design of pseudo-vertical Schottky diode with n-type junction terminal extension structure. Diamond and Related Materials, Volume 148, 2024. <https://doi.org/10.1016/j.diamond.2024.111521>
[5] Khaled Driche, Hitoshi Umezawa, Shinya Ohmagari, Hajime Okumura, Yoshiaki Mokuno, Etienne Gheeraert. Electric field characterization of diamond metal semiconductor field effect transistors using electron beam induced current. Materials Science Forum, 2017. <https://doi.org/10.4028/www.scientific.net/MSF.924.935>

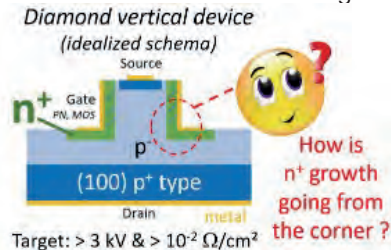
Aknowledgement
ANR-23-PEEL-0001

Diamond vertical device: gate with n⁺ localized overdoping

Georges Ndamkou, Rémi Gillet, Estelle Loire, Julien Barjon, Marie-Amandine Pinault-Thaury

Groupe d'Etude de la Matière Condensée (GEMaC – UMR8635), CNRS, Université de Versailles Saint-Quentin-en-Yvelines (UVSQ), 45 av. des Etats Unis, 78035 Versailles Cedex

The acceleration of electrification requires power electronic devices capable of operating under extreme conditions of voltage, temperature and power density. Diamond is a promising ultra-wide bandgap semiconductor due to its exceptional thermal conductivity, high breakdown electric field and chemical stability. However, the development of diamond-based electronic devices remains limited by the difficulty of achieving efficient and controlled n-type doping. In the FrenchDiam project, one goal is to achieve the realization of a vertical device on (100) diamond with an issue on the realization of n⁺ gates from corners of mesa structures (see figure).



From previous work, GEMaC has experience on n⁺ selective overdoping by microwave-assisted chemical vapor deposition (MPCVD) with phosphorus donors [1]. Indeed, a set of growth parameters has been determined to allow n⁺ diamond growth on the {111} direction and no growth on the {100} direction. Moreover, Kato et al. [2] related that, in their own set of growth parameters, the corners on (100) diamond trench structures induce n⁺ growth along the {111} growth direction and not on the {100} direction.

In this first PhD months, the GEMaC set of MPCVD parameters has been applied on diamond substrates having different crystallographic orientations and on (100) p⁻ diamond layers with identifiable structural defects. Here, we will present the analysis of the samples that reveals differences in phosphorus incorporation and growth rate between orientations and lateral expansion on structural defects.

References :

- [1] N. Temahuki et al. Physica Status Solidi A, vol. 214, 1700466 (2017)
- [2] H. Kato et al. Applied Physics Express, vol. 2, 055502 (2009)

Aknowledgement
ANR-23-PEEL-0001

Caractérisation électrique en température des composants de puissance diamant

Mateusz Pietrzyk^{1,2}, David Trémouilles², Emmanuel Marcault¹, Karine Isoird²

1. CEA en Occitanie, Toulouse, France

2. LAAS-CNRS, Université de Toulouse, CNRS, UPS, Toulouse, France

La transition vers des énergies plus propres et plus efficaces ne cesse de croître. Elle est portée par les besoins d'électrification des systèmes : véhicules électriques, énergies renouvelables etc. Cette évolution nécessite des technologies de conversion et de gestion de l'énergie toujours plus performantes, fiables et durables. Dans ce contexte, l'électronique de puissance basée sur le diamant se distingue par des avantages significatifs parmi les technologies à grand gap telles que, le GaN et le SiC. Cela justifie pleinement le développement et l'approfondissement de cette technologie.

Le premier aspect du composant diamant étudié dans le cadre de cette thèse concerne le contact ohmique et la résistivité du diamant dopé au bore. Cette étude a d'abord été menée théorique, à travers des modèles de mobilité et d'ionisation incomplète, puis expérimentalement en utilisant la méthode TLM (Transmission Line Method). Les motifs TLM ont été réalisés au LAAS-CNRS sur un échantillon de diamant dopé au bore à une concentration de $5,7 \cdot 10^{19} \text{ cm}^{-3}$ fabriqué au LSPM. La mesure a nécessité plusieurs corrections, notamment par l'observation optique, l'ajustement de l'algorithme de calcul et enfin la simulation de la distribution du courant à l'aide du logiciel multiphysique COMSOL. Cette approche a permis de valider partiellement le modèle théorique et a fourni une première compréhension du comportement du contact ohmique sur le diamant dopé au bore en fonction de la température.

Aknowledgement
ANR-23-PEEL-0001

24

FRENCHDIAM

Étude des interférences de transistors en diamant mesa-structuré

Victor Diniel¹, David Eon¹¹. Institut Néel, Univ. Grenoble Alpes, CNRS, 38000 Grenoble, France

L'objectif final de cette étude est d'intégrer deux transistors de puissance sur un seul substrat diamant, qui sont électriquement isolés l'un de l'autre tout en restant thermiquement couplés. Cette configuration exploite directement l'exceptionnelle conductivité thermique du diamant, qui est particulièrement intéressante pour les applications à haute puissance et haute température, tout en assurant une bonne isolation électrique entre les dispositifs. Les transistors étudiés dans ce travail sont des transistors à conduction horizontale. Ils sont fabriqués sur un substrat diamant de type n, sur lequel une couche épitaxiée active de type p est développée, avec une concentration de dopage au bore d'environ 10^{17} cm^{-3} .

Pour progresser vers l'industrialisation des composants d'énergie diamantés, une isolation électrique efficace entre les composants individuels est nécessaire. En effet, certaines applications nécessitent au moins deux composants pour fonctionner simultanément, comme c'est le cas pour une cellule de commutation où deux transistors fonctionnent en série. Une contrainte liée au substrat commun est la diaphonie entre les composants, qui peut perturber le bon fonctionnement.

Dans des conditions réelles de fonctionnement, ces composants, intégrés sur un substrat diamanté, seront exposés à des températures élevées (jusqu'à 500 K), à laquelle le diamant présente sa résistivité la plus basse [1]. Le comportement d'un dispositif de mesa structuré fonctionnant en parallèle avec un point de mesure situé sur un autre mesa sera étudié. Ces mesures permettront de vérifier et de valider une isolation électrique adéquate, même à des températures élevées.

Cette analyse mettra en lumière les contraintes de conception et de disposition permettant d'intégrer plusieurs composants sur le même substrat afin d'éviter les interférences du signal. De plus, les résultats contribueront à affiner et à calibrer les simulations au niveau des composants.

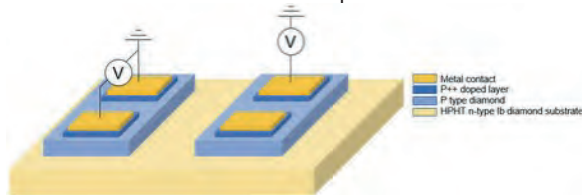


Figure 1 - Configuration de mesures d'interférences entre composants

Références :

[1] A. Traoré, S. Koizumi, et J. Pernot, « Effect of n- and p-type doping concentrations and compensation on the electrical properties of semiconducting diamond », *Physica Status Solidi (a)*, vol. 213, no 8, p. 2036-2043, août 2016, doi: 10.1002/pssa.201600407.

Aknowledgement
ANR-23-PEEL-0001

25

FRENCHDIAM

Tenue en tension des diodes Schottky en diamant : impact des défauts cristallins et optimisation des protections par plaque de champ

Rachel Grosset-Darracq^{1,2}, Karine Isoird¹, Cédric Masante², Richard Monflier¹, Sandrine Assie-Souleille¹, Daniel Rouly¹¹. LAAS-CNRS, Université de Toulouse, CNRS, UPS, Toulouse, France². Univ. Grenoble Alpes, CEA, Leti, F-38000 Grenoble, France

Dans une perspective de réduction de la consommation énergétique, l'optimisation des composants électroniques a conduit à explorer des matériaux à large bande interdite (Wide Band Gap, WBG) en remplacement du Silicium. Grâce à ses propriétés physiques remarquables [1], le diamant apparaît comme un candidat privilégié pour des applications de forte puissance.

La tenue en tension des dispositifs en diamant demeure toutefois limitée par deux facteurs majeurs. Le premier concerne les mécanismes de dégradation induits par les défauts cristallographiques introduits lors de la croissance des couches épitaxiées. Le second résulte de l'absence de terminaison périphérique efficace, qui entraîne une intensification du champ électrique aux bords du composant et favorise un claquage prématuré. Cette étude vise ainsi à expliquer les performances en tension de diodes Schottky en diamant protégées par plaque de champ (Field Plate, FP) avec empilement $\text{Al}_2\text{O}_3/\text{Si}_3\text{N}_4$ (20/200 nm), en combinant une analyse des défauts du matériau et des limites de l'architecture réalisée.

Avant la fabrication des diodes, une cartographie par photoluminescence a mis en évidence des lacunes d'azote (centres NV) émettant à 530 nm [2][3], dont l'intensité lumineuse augmente vers le centre de l'échantillon. Le croisement des caractérisations électriques et optiques révèle que les diodes situées dans ces zones de forte luminescence présentent une résistance à l'état passant plus élevée et, pour certaines, les meilleures performances de tenue en tension. Par ailleurs, des analyses complémentaires par photoluminescence et cathodoluminescence indiquent une forte densité de dislocations émettant à 434 nm [3], susceptible d'expliquer les claquages prématurés observés sur les autres diodes.

Ce premier démonstrateur a permis d'atteindre une tenue en tension maximale de 680 V, limitée par la rupture des diélectriques. Afin d'améliorer cette architecture, un redimensionnement par simulations TCAD Sentaurus est en cours. En parallèle, des caractérisations FTIR et des mesures C-V sont menées pour évaluer et optimiser la qualité des diélectriques déposés en salle blanche afin de se rapprocher d'une tenue en tension cible simulée de 1 kV.

References :

[1] N. Rouger and A. Maréchal, "Design of diamond power devices: Application to Schottky barrier diodes," *Energies*, vol. 12, no. 12, p. 2387, 2019.
[2] A. G. Burachenko et al., "Luminescence spectra of diamonds containing nitrogen-vacancy and interstitial photoactive centers", *Journal of Luminescence*, vol. 237, p. 118214, Sept. 2021.
[3] A. M. Zaitsev, *Optical Properties of Diamond: A Data Handbook*, Springer Science & Business Media, 2013.

Aknowledgement
ANR-23-PEEL-0001

Ce travail est soutenu par la plateforme de micro et nanotechnologies du LAAS-CNRS, membre du réseau français RENATECH et par la plateforme de caractérisation PROOF.

Physical characterization of diamond layers for power devices

Tran Viet Thanh Nhan¹, Dominique Planson¹, Camille Sonnevill¹,
Jocelyn Achard², Loic Banaigs², Vianney Mille², Karine Isoird³, Rachel
Grosset Darracq³

1. Univ Lyon, INSA Lyon, Université Claude Bernard Lyon 1, Ecole centrale de Lyon, CNRS, Ampère, UMR5005, 69621 Villeurbanne, France

2. LSPM-CNRS, Université Sorbonne Paris Nord, 99, avenue JB Clément, 93430 Villetaneuse, France

3. LAAS-CNRS, Université de Toulouse, CNRS, UPS, Toulouse, France

Electronic power devices, such as diodes and transistors, play a critically important role in the transition from combustion engines to electric vehicles [1]. Their development relies on advances in semiconductor materials (Si, SiC and GaN), depending on technology in different periods. As the key performance parameters of these materials approach their limits [2], ultrawide-bandgap (UWBG) semiconductors—with bandgaps larger than 3.4 eV—have attracted increasing attention. Among them, diamond has emerged as a particularly promising candidate due to its exceptional physical properties (stress tolerance, stability and thermal conductivity) and superior electrical characteristics (high electrical conductivity, large breakdown electric field, wide bandgap and high carrier mobility) [3].

These properties will be verified through comprehensive material and physical characterization. The mechanical and structural properties of diamond substrates and epitaxial layers, with and/or without dopants, will be examined using micro-Raman spectroscopy and photo-luminescence to identify and analyze structural defects such as dopant type, dislocations, point defects and vacancies [4, 5].

Finally, a correlation between the physical properties of the diamond materials and the electrical behavior of the final devices will be established. The relationship between material defects and dopant incorporation; and the electrical performance of diamond devices, is essential for optimizing device design and performance.

References :

- [1] M. Muratori et al, «The rise of electric vehicles—2020 status and future expectations,» *Progress in Energy*, vol. 3, no. 2, p. 022002, 2021.
- [2] K. Boutros, R. Chu, and B. Hughes, «Recent advances in GaN power electronics,» in *Proceedings of the IEEE 2013 Custom Integrated Circuits Conference*, 2013: IEEE, pp. 1-4.
- [3] K. Woo et al, «From Wide to Ultrawide-Bandgap Semiconductors for High Power and High Frequency Electronic Devices,» *Journal of Physics: Materials*, vol. 7, 03/08 2024, doi: 10.1088/2515-7639/ad218b.
- [4] K. Ichikawa, T. Shimaoka, Y. Kato, S. Koizumi, and T. Teraji, «Dislocations in chemical vapor deposition diamond layer detected by confocal Raman imaging,» *Journal of Applied Physics*, vol. 128, no. 15, 2020.
- [5] M. Jani, M. Mrózek, A. M. Nowakowska, P. Leszczenko, W. Gawlik, and A. M. Wojciechowski, «Role of High Nitrogen-Vacancy Concentration on the Photoluminescence and Raman Spectra of Diamond,» *physica status solidi (a)*, vol. 220, no. 4, p. 2200299, 2023.

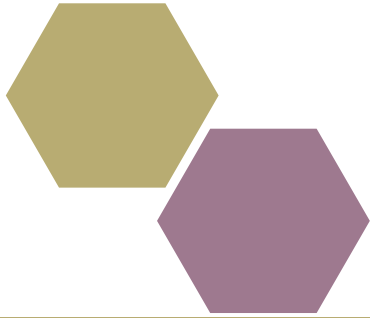
Acknowledgement

ANR-23-PEEL-0001
Ce travail est soutenu par la plateforme de micro et nanotechnologies du LAAS-CNRS, membre du réseau français RENATECH et par la plateforme de caractérisation PROOF.



Les journées scientifiques avec le PEPR Réseaux du futur en 2024 - Grenoble



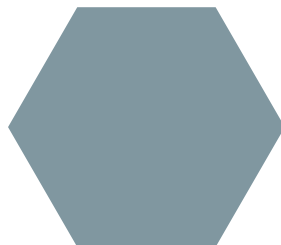


Thématique L'électronique pour la conversion de fréquences

OFCOC

FOTON | INL | C2N | CEA-Leti | IES

Les peignes de fréquences optiques ont un potentiel applicatif considérable dans les domaines de la santé, de l'environnement, de la sécurité ou des technologies de l'information. Très récemment, les premières démonstrations de peignes de fréquences sur puce (microcombs) ont ouvert la voie à leur utilisation future dans notre vie quotidienne, au sein de détecteurs de virus portables, de capteurs autonomes scrutant la qualité de l'air... sans parler des applications industrielles, spatiales et de défense. Avec le soutien de plateformes technologiques matures de la photonique silicium (Si, SiGe et SiNOI), **l'objectif d'OFCOC est la co-intégration de deux filières d'excellence françaises : les lasers à cascade interbande à base d'antimoine et la plateforme non-linéaire GaP, afin de réaliser la première source microcomb intégrée, large bande, robuste, fiable et miniaturisée sur une plateforme entièrement semi-conductrice.**



NANOFILN

FEMTO-ST | LAAS | INPHYNI | C2N | CEA-Leti

NanoFILN a pour objectif de mettre en place une filière technologique nationale amont (réseau RENATECH et CEA), pour les composants en optique intégrée de nouvelle génération basés sur l'utilisation de films minces de LiNbO₃. Deux démonstrateurs exploitent les propriétés remarquables du LiNbO₃. Le premier utilise l'effet électro-optique (modulateur/switch) tandis que le deuxième se base sur l'effet non-linéaire (générateur de photons jumeaux). Nous nous concentrons sur l'intégration de fonctions multiples sur puce monolithique et l'hybridation sur silicium. L'accès simultané à trois méthodes complémentaires d'élaboration des films minces (100 nm – quelques µm) de LiNbO₃ : la découpe ionique, le report, l'amincissement et l'épitaxie, est unique au niveau mondial. Les deux applications cibles concernent le domaine de l'optique quantique et des télécoms, mais il est évident que le savoir-faire développé sera aisément transposable à d'autres domaines (analyse environnementale, traitement du signal, ...)

FUN-TERA

C2N | XLIM | IETR | IEMN | CEA-Leti | LERMA

Depuis quelques années, on assiste à une accélération de la montée en fréquence des systèmes électroniques. La gamme 'térahertz', qui se situe au-delà de 200 GHz offre de nouvelles opportunités applicatives (communications haut-débit, radio-astronomie,...). Par exemple, les systèmes de communication THz nécessitent des émetteurs puissants, des détecteurs sensibles et large bande. Pour ces systèmes, il n'existe pas encore de filière française structurée. Nous disposons, en France, d'un tissu d'acteurs académiques reconnus pour la fabrication de sources et détecteurs à semi-conducteurs et leur utilisation pour des démonstrateurs THz (applications sus-citées). **Le projet FUN-TERA vise à structurer la communauté autour de ces composants unitaires et leur fonctionnalisation en vue d'applications.**

Photonic design optimisation for gallium phosphide photonic circuits

A. Glénat¹, L. Morice¹, A. Lemoine¹, B. Le Corre^{1,2}, C. Paranthoën¹, C. Cornet¹, Y. Léger¹

1. Univ Rennes, INSA Rennes, CNRS, Institut FOTON – UMR 6082, F-35000 Rennes, France
2. Centre de Nanosciences et de Nanotechnologie, CNRS, 91120 Palaiseau, France

Realization of ultra-low loss integrated photonic circuits is a major issue in actual research. Among all different platforms studied, gallium phosphide (GaP) stands out thanks to its high nonlinear coefficients, wide transparency band and a strategic positioning on materials [1]. The OFCOC consortium could recently demonstrate propagation losses in the dB/cm range on this platform [2]. Beyond technological processing optimization, the reduction of propagation losses can also be tackled at the design level. In this work, we investigate design optimization of multimodal waveguides to reduce the impact of roughness, and so, reducing total propagation losses by a factor 10 to 20. This approach implies a thorough treatment of curvatures to minimize reflection losses due to impedance discontinuity and modal power redistribution. It can be achieved using Bézier curves, instead of circular ones [3], [4]. For radii of curvature with negligible radiation losses, simulations show that these loss sources can be reduced to a few dB/km.

References :

- [1] Y. Léger, et al. Optical Frequency Combs On a Chip, <https://hal.science/hal-04388180>
- [2] L. Morice et al., Advanced Photonics Congress (2025) doi: 10.1364/IPRSN.2025.IW3A.4.
- [3] M. Bahadori, et al. J. Light. Technol., 37, 3044 (2019)
- [4] H. P. Bazargani, et al, CLEO (2025) doi: 10.1364/CLEO_AT.2015.JTu5A.58.

Aknowledgement

The authors acknowledge RENATECH with nanoRennes for technological support and Région Bretagne for financial support. This research was supported by “France 2030” with the French National Research Agency OFCOC project (ANR-22-PEEL-0005)

Wideband Second-Harmonic Generation in Orientation-Patterned Gallium Phosphide Waveguides

B. Le Corre^{1,2}, L. Morice², A. Lemoine², A. Harouri¹, L. Le Gratiet¹, J. Le Pouliquen¹, B. Gérard³, S. Combrié⁴, A. Grisard⁴, G. Beaudoin¹, I. Sagnes¹, G. Patriarche¹, Y. Léger², K. Pantzas¹

1. Centre de Nanosciences et de Nanotechnologie, CNRS, 91120 Palaiseau, France
2. UMR FOTON, CNRS, INSA Rennes, Université de Rennes, F35708, Rennes, France
3. III-V Lab, 91767 Palaiseau, France
4. Thales Research and Technology, 91767 Palaiseau, France

Many applications, including spectroscopy [1], require frequency combs operating in the visible spectral range, whereas technologically mature comb sources are typically centered around 1.55 μm . Nonlinear spectral translation from the infrared to the visible therefore represents a promising solution. Orientation-patterned gallium phosphide (OP-GaP), owing to its large second- and third-order nonlinear coefficients and its broad transparency window (0.5–12 μm), represents a highly attractive platform for integrated frequency conversion. Periodically structured OP-GaP enables efficient spectral translation from telecom wavelengths to the visible [2]. However, the achievable conversion bandwidth is generally limited to a narrow spectral region around a central frequency. In this work, we propose an approach to engineer the spectral response of OP-GaP in order to broaden the conversion bandwidth and enable efficient translation from the C-band to the visible. Linear and nonlinear optical characterization of such devices are presented.

References :

- [1] R. A. McCracken et al., Opt. Express, vol. 25, no 13, pp.15058-15078, 2017.
- [2] K. Pantzas et al., ACS Photonics, vol. 9, no 6, pp. 2032-2039, 2022.

Aknowledgement

The authors acknowledge RENATECH for technological support. This research was supported by «France 2030» with the French National Research Agency OFCOC project (ANR-22-PEEL-0005) and the European Union (ERC-COG-2022, PANDORA, 101088331).

Spontaneous Parametric Down Conversion in Orientation-Patterned Gallium Phosphide Waveguides

M. Millotte¹, B. Le Corre¹⁻², A. Marceau³, Y. Léger², A. Harouri¹, L. Le Gratiot¹, J. Le Pouliquen¹, B. Gérard⁴, A. Grisard³, G. Beaudoin¹, G. Patriarche¹, I. Sagnes¹, K. Pantzas¹, S. Combrié³

1. Centre de Nanosciences et de Nanotechnologie, CNRS, 91120 Palaiseau, France
 2. UMR FOTON, CNRS, INSA Rennes, Université de Rennes, F35708, Rennes, France
 3. Thales Research and Technology, 91767 Palaiseau, France
 4. III-V Lab, 91767 Palaiseau, France

The success of photonic quantum computing and photonic quantum cryptography protocols is contingent on the availability of entangled photon pairs. Although high-brightness single-photon sources, based for instance on InGaAs quantum dots [1], have become commercially available, these emit at 780nm. The globally deployed optical fiber network, backbone of modern datacom, instead operates at 1300nm and 1550nm, two wavelengths at which efficient single-photon sources have yet to be demonstrated. Nonlinear optics allows one to bridge this gap through Spontaneous Parametric Down Conversion (SPDC), creating spectrally entangled photon pairs from visible/near infrared pumps [2]. In the present contribution, the recently developed and promising Orientation-Patterned Gallium Phosphide (OP-GaP) [3] platform for integrated nonlinear photonics is tested as an alternative to PPLN. First results on the SPDC in OP-GaP waveguides are presented and potential improvements are discussed.

References :

- [1] N. Somaschi et al, Nature Photonics, vol 10, pp 340 – 345 (2015)
- [2] O. Ailbart et al, Journal of Optics, vol 18, is. 10, pp. 104001 (2016)
- [3] K. Pantzas et al., ACS Photonics, vol. 9, no 6, pp. 2032-2039 (2022)

Acknowledgement

The authors acknowledge RENATECH for technological support. This research was supported by «France 2030» with the French National Research agency OFCOC project (ANR-22-PEEL-0005) and the European Union (ERC-COG-2022, PANDORA, 101088331).

Design and technological processing development for on-chip frequency comb generation

L. Morice¹, B. Le Corre², A. Lemoine¹, A. Glénat¹, B. Routier^{3,4}, A. Harouri², G. Beaudoin², L. Le Gratiot², T. Rohel¹, J. Le Pouliquen¹, R. Bernard¹, C. Cornet¹, C. Grillet³, Q. Wilmart⁴, I. Sagnes², K. Pantzas², C. Monat³, Y. Léger¹

1. Univ. Rennes, INSA de Rennes, CNRS, Institut FOTON, UMR 6082, F-35000 Rennes, France
 2. Centre de Nanosciences et de Nanotechnologies, CNRS, Univ. Paris-Saclay, Palaiseau, France
 3. Institut des Nanotechnologies de Lyon, UMR CNRS 5270, Ecole Centrale de Lyon, Ecully, France
 4. Univ. Grenoble Alpes, CEA LETI, F38000 Grenoble, France

Kerr frequency comb generation on chip depends not only on the high nonlinearity of the material but also on very low propagation losses and appropriate coupling to the microresonator. In this work, we focus on the latter two points. We tested new coupling designs on the Silicon Nitride (SiN) 200 mm platform from CEA Leti [1]. Pulley couplers operating out of the phase matching condition have been shown to provide a wide spectral bandwidth where the generation of frequency combs can be obtained under the same conditions of input power and detuning, irrespective of the pump wavelength position in this range, making the design robust against any change in the specifications of the pump source. On the Gallium Phosphide (GaP) platform, highly promising for nonlinear applications [2,3], reducing optical losses remains a challenge. Here we show that the use of mechanochemical polishing (CMP) at different steps of the photonic circuit fabrication leads to a reduction of the propagation losses below 5dB/cm, placing our circuits at the state of the art for GaP circuits based on GaP/GaAs.

References :

- [1] Q. Wilmart & al., SPIE, San Francisco, p.33 (2022).
- [2] K. Pantzas & al., ACS Photonics, vol. 9, n°6, p. 2032-2039 (2022).
- [3] A. Lemoine & al., Opt. Express, vol. 33, n°14, p. 29239 (2025).

Acknowledgement

The authors acknowledge RENATECH with nanoRennes for technological support, region Bretagne and “France 2030” with the French National Research Agency OFCOC Project (ANR-22-PEEL-0005).

Transfert de laser cascade interbande sur silicium-germanium par micro-transfer printing

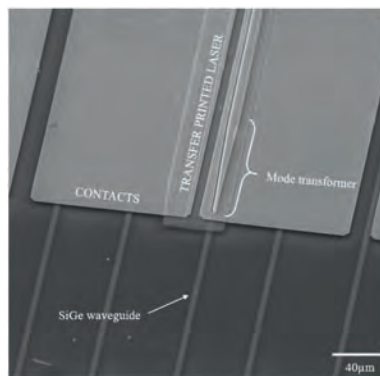
Yannis Billiet^{1,2}, Huiru Ren¹, Céline Chevalier¹, Xavier Letartre¹, Jean-Louis Leclercq¹, Pierre Cremillieu¹, Christian Grillet¹, Maëva Fagot², Julie Goutorbe², Eric Tournié², Remi Armand³, Badhise Ben Bakir³, Vincent Reboud³, Laurent Cerutti², Christian Seassal¹

1. INL, Ecole Centrale de Lyon, INSA Lyon, CNRS, 69130 Ecully, France

2. IES, Université de Montpellier, CNRS, 34000 Montpellier, France

3. CEA-LETI, Minatec, 38054 Grenoble, France

La région spectrale du moyen infrarouge (MIR), couvrant des longueurs d'onde de 3 à 15 μm , est largement utilisée pour des applications telles que la spectroscopie, la surveillance environnementale, l'aérospatial, la médecine et la défense. L'intégration de sources MIR sur des circuits photoniques intégrés (PIC) permettrait la miniaturisation de ces capteurs. Le transfert de coupons d'hétérostructures par micro-transfer printing (μTP) représente une alternative aux méthodes standard avec des avantages uniques, notamment la capacité de transférer rapidement différents dispositifs sur la même plateforme finale [1-2]. Dans ce travail, nous présentons le premier transfert d'un laser à cascade interbande (ICL) par μTP . La figure ci-contre montre un ICL reporté sur un guide silicium-germanium avec une précision d'alignement de 500nm. Bien que la lumière ne soit pas couplée dans le guide cible, le laser est fonctionnel et conserve des performances intéressantes. Le laser émet à 3,7 μm en alimentation pulsée. Il présente un courant de seuil de 160 mA.



References :

- [1] G. Roelkens et al., « Micro-Transfer Printing for Heterogeneous Si Photonic Integrated Circuits », IEEE J. Select. Topics Quantum Electron., vol. 29, no 3: Photon. Elec. Co-Inte. and Ad, p. 1-14, mai 2023, doi: 10.1109/JSTQE.2022.3222686.
 [2] B. Corbett et al., « Transfer print techniques for heterogeneous integration of photonic components », Progress in Quantum Electronics, vol. 52, p. 1-17, mars 2017, doi: 10.1016/j.pqantelec.2017.01.001.

Aknowledgement

Ce travail a été soutenu par le programme France 2030, géré par l'Agence Nationale de la Recherche sous la référence ANR-22-PEEL-0005, dans le cadre du projet ciblé OFCOC. Il a également bénéficié du réseau national de microfabrication Renatech et RENATECH(+).

Génération de supercontinuum dans la plateforme silicium germanium sur nitrure de silicium pour des applications dans le moyen infrarouge

L. Ferhat¹, M. Perestjuk^{1,2}, A. Bieganski^{1,2}, R. Armand³, A Della Torre¹, V. Reboud³, N. Bresson³, J.M. Hartmann³, V. Mathieu³, R. Crochemore³, V. Larrey³, C. Monat¹, And C. Grillet¹

1. Ecole Centrale de Lyon, Institut des Nanotechnologies de Lyon, 69134 Ecully (France)

2. School of Engineering, RMIT University, Melbourne, VIC 3001, Australia

3. Université Grenoble Alpes, CEA-LETI, 38054 Grenoble (France)

Nous proposons une nouvelle plateforme silicium germanium sur nitrure de silicium pour des applications dans le moyen infra-rouge allant de 2 μm à 13 μm . La propagation des impulsions dans ces guides présente une amélioration du coefficient de non linéarité Kerr γ à travers un meilleur confinement du mode dans le guide d'onde, associée à de faibles pertes de propagation (0,6 dB/cm) dans le moyen infrarouge. Nous avons ainsi pu démontrer, avec des puissance pics relativement faibles de l'ordre du 1,2 kW, la génération de supercontinuum de plus d'une octave de 2 μm à 4,7 μm . Ces résultats positionnent cette nouvelle plateforme parmi les plus prometteuses actuellement disponibles.

References :

- [1] Picqué N, Hansch TW. Frequency comb spectroscopy. Nat Photonics 2019, 13-146.
 [2] Dazzi A, Prater CB. AFM-IR: Technology and applications in nanoscale infrared spectroscopy and chemical imaging. Chem Rev 2017, 117-5146.
 [3] M. Sinobad, C. Monat, B. Luther-Davies, P. Ma, S. Madden, D. J. Moss, A. Mitchell, D. Allix, R. Orbotchouk, S. Boutami, J.-M. Hartmann, J.-M. Fedeli, C. Grillet, Mid-infrared octave spanning supercontinuum generation to 8.5 μm in silicon-germanium waveguides, Optica 5, 4, 360-366 (2018).

Aknowledgement

Ce travail est soutenu par le programme France 2030 à travers le projet OFCOC du PEPR Électronique de l'Agence Nationale de la Recherche (ANR-22-PEEL-0005).

Perfect soliton crystals in Kerr cavities with negative pure-quartic dispersion

Krupamaya Panda^{1,2,3}, Carlo Silvestri^{1,2}, Christelle Monat³, Christian Grillet³, Antoine F. J. Runge^{1,2}, C. Martijn de Sterke^{1,2}

1. Institute of Photonics and Optical Science (IPOS), School of Physics, University of Sydney, NSW 2006, Australia

2. ARC Centre of Excellence for Optical Microcombs for Breakthrough Science (COMBS), School of Physics, University of Sydney 2006, Australia

3. Ecole Centrale de Lyon, INSA Lyon, CNRS, Université Claude Bernard Lyon 1, CPE Lyon, INL, UMR5270, 69130 Ecully, France

Pure-quartic cavity solitons form in passive cavities under the balance of negative quartic dispersions and Kerr nonlinearity, as well as loss and parametric gain. They are a new class of cavity solitons that show promise for various applications including telecommunications [1]. We numerically solve a generalized Lugiato Lefever equation and investigate dynamics of temporal pattern formation in optical cavities with pure-quartic dispersion [2]. We observe spontaneous formation of perfect soliton crystals (PSC) as the intra-cavity field transits from chaotic regime to soliton regime [3]. These perfect crystals develop defects as the cavity pump detuning increases further. Using a strain analogy, we quantify the stability of these PSCs. Our results interpret such behaviours could be closely linked with the enhanced soliton-soliton interactions, mediated via oscillatory tails of PQS [4].

References :

- [1] H. Taheri and A. B. Matsko, "Quartic dissipative solitons in optical Kerr cavities," *Opt. Lett.*, vol. 44, no. 12, pp. 3086–3089, 2019.
- [2] C. Silvestri et al., "Pure high-order dispersion dissipative Kerr solitons in optical cavities," *Opt. Lett.*, vol. 50, no. 13, pp. 4262–4265, 2025.
- [3] D. C. Cole, E. S. Lamb, P. Del'Haye, S. A. Diddams, and S. B. Papp, "Soliton crystals in Kerr resonators," *Nat. Photonics*, vol. 11, no. 10, pp. 671–676, 2017.
- [4] K. K. K. Tam, T. J. Alexander, A. Blanco-Redondo, and C. Martijn de Sterke, "Stationary and dynamical properties of pure-quartic solitons," *Opt. Lett.*, vol. 44, no. 13, pp. 3306–3309, 2019.

Acknowledgement

This research is supported by the Australia–France Network of Doctoral Excellence (AUFRADE) project which is part of the European Union's Horizon Europe research and innovation program under the Marie Skłodowska–Curie HORIZON-MSCA-2021-COFUND-01 grant agreement No 101081465; Australian Research Council (CE230100006, DE220100509, DP230102200); International Associated Laboratory in Photonics between France and Australia (LIA ALPhFA), and France 2030 government grant managed by the French National Research Agency (ANR-22-PEEL-0005, OFCOC).

Optical bistability in germanium based ring resonators in the mid-infrared

Ujjal Chettri¹, Mohamed Lamine Ferhat¹, Marko Perestjuk^{1,3}, Rémi Armand^{1,2}, Jean-Michel Hartmann², Vincent Mathieu², Nicolas Bresson², Vincent Reboud², Christian Grillet¹, Christelle Monat¹

1. Institut des Nanotechnologies de Lyon INL, UMR5270, CNRS, Ecole Centrale de Lyon, F- 69130 Ecully, France

2. CEA-Leti, Université Grenoble Alpes, F-38054 Grenoble, France

3. School of Engineering, RMIT University, VIC 3001 Melbourne, Australia

The mid-infrared (MIR, ~3–15 μm) is highly attractive for sensing due to strong molecular absorption lines [1]. Bright, broadband, and coherent sources are essential, with integrated microcombs being a promising solution [2]. While CMOS-based microcombs in the short-wave infrared have been demonstrated [3], it still leaves most of the MIR inaccessible. Ge-based platforms such as SiGe/Si and Ge/Si meet these criteria, offering transparency up to 15 μm (although Si is transparent only up to 8 μm) and demonstrated MIR supercontinuum generation. Recently, we realized integrated SiGe-on-Si ring resonators with a record Q-factor of 10^5 at $\lambda = 4.42 \mu\text{m}$ [4]. This opens the door to advanced nonlinear functions and microcomb generation at practical power levels. Among these effects, optical bistability [5] is particularly important: refractive index changes from cavity power buildup create feedback and resonance tilting, producing a bistable two-state system. Beyond applications in all-optical switching and MIR sensing, bistability is a prerequisite for frequency comb generation.

We investigated the behaviors of microring resonators under strong power loading. On the SiGe/Si platform, a simple ring with radius 250 μm was used and on the Ge/Si platform, a phase-matched pulley ring with radius of 50 μm was used. A tunable (idler ~2.4 – 4.5 μm) continuous wave optical parametric oscillator (OPO) from Excelitas was used. Coupling for both was ensured to be close to critical coupling. A clear signature of bistability is observed both on SiGe/Si and Ge/Si platforms. Interestingly, we also observed that the power threshold for bistability in the MIR on Ge/Si was much lower than that of SiGe/Si (~200 mW off-chip power for SiGe/Si and ~30 mW off-chip power for Ge/Si; almost an order of magnitude lower). This accounts to the fact that the mode volume in Ge/Si is 20 times less than that of SiGe/Si thanks to a larger index contrast ($\Delta n_{\text{SiGe/Si}} \sim 0.15$ & $\Delta n_{\text{Ge/Si}} \sim 0.70$).

In conclusion, we have demonstrated optical bistability in the MIR on Ge-based resonators. Bistability, or in general the observation of strong nonlinear effects is moving us another step closer to MIR integrated frequency combs, but can already enable important sensing applications by itself. We envision to analyze the contributions of thermal and Kerr nonlinearities to the observed optical bistability by exploiting their distinct time scales via fast input modulation.

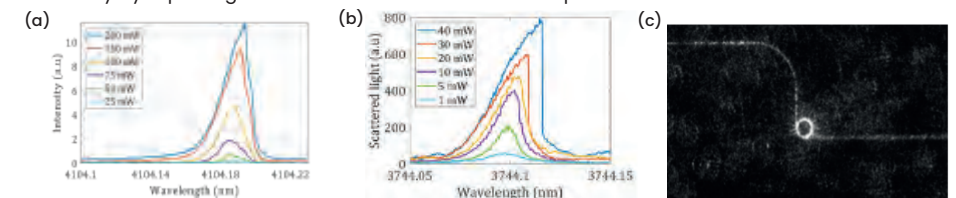


Fig. Measured resonance for increasing (off-chip) input pump power at close to critical coupling in (a) SiGe/Si simple ring resonator at 4.1 μm and (b) Ge/Si phase-matched pulley ring resonator at 3.7 μm . (c) MIR camera image showing a loaded ring.

References :

- [1] R. Soref, *Nature photonics* 4, 495–497 (2010).
- [2] A. Pasquazi, et al, *Physics Reports* 729, 1–81 (2018).
- [3] K. Luke, et al, *Opt Lett* 40, 4823–4826 (2015).
- [4] M. Perestjuk et al, *Nanophotonics*, 2025.
- [5] R. Shankar, et al, *Opt Express* 19, 24828–24837 (2011).

Acknowledgement

We acknowledge the support of the Horizon Europe 2021–2027 Framework Programme, MICROCOMBSYS, under the Marie Skłodowska–Curie Actions MSCA-2022-DN-01-01, Grant Agreement 101119968. This work also benefits from a France 2030 government grant managed by ANR (PEPR OFCOC, ANR-22-PEEL-0005).

OFCOC

Ingénierie exotique de la dispersion pour la génération de peignes de fréquences

T. Valentin¹, L. Ferhat¹, R. Armand², V. Reboud², C. Monat¹, X. Letartre¹, C. Grillet¹

- 1. Institut des Nanotechnologies de Lyon (UMR 5270), Ecole Centrale de Lyon, CNRS, 69134 Ecully (France)
- 2. Université Grenoble Alpes, CEA-LETI, 38054 Grenoble (France)

La génération de peignes de fréquences au sein de micro-résonateurs résulte de l'équilibre entre les effets de non linéarité de type Kerr et de dispersion [1]. La maîtrise de la dispersion de la lumière dans ces microstructures est alors un paramètre clé pour contrôler les propriétés de ces sources intégrées. À ce jour, l'ingénierie de la dispersion s'est limitée à un nombre faible de degrés de liberté : les dimensions des guides et le choix des matériaux. Nous proposons de débloquent de nouveaux degrés de liberté grâce à des dispositifs aux géométries exotiques. Nos géométries s'appuient sur des concepts avancés comme des modes couplés hybrides [2] et des structurations périodiques [3], offrant une flexibilité sans précédent pour sculpter la dispersion optique. Maîtriser finement le profil de dispersion permet ainsi l'étude de la formation de solitons dissipatifs au-delà des régimes conventionnels de dispersion normale/anormale [4]. Ce travail offre donc de nouveaux outils pour la génération de peignes de fréquences pour la spectroscopie ou la métrologie.

References :

- [1] Herr. Tobias, et al. «Temporal solitons in optical microresonators.» Nature Photonics 8.2 (2014): 145-152.
- [2] Rebolledo-Salgado. Israel, et al. «Platicon dynamics in photonic molecules.» Communications Physics 6.1 (2023): 303.
- [3] Lu. Xiyuan, et al. «Universal frequency engineering tool for microcavity nonlinear optics: multiple selective mode splitting of whispering-gallery resonances.» Photonics research 8.11 (2020): 1676-1686.
- [4] Lucas. Erwan, et al. «Tailoring microcombs with inverse-designed, meta-dispersion microresonators.» Nature Photonics 17.11 (2023): 943-950.

Acknowledgement
Ce travail est soutenu par le programme France 2030 à travers le projet OFCOC du PEPR Électronique de l'Agence Nationale de la Recherche (ANR-22-PEEL-0005).

NANOFILN

Epitaxial LiNbO₃ film for optomechanical crystal integrated on Silicon platform

Nelly Scheibel^{1,2}, Ausrine Bartasyte^{1,2,4}, Remy Braive^{2,3,4}

- 1. Institut FEMTO-ST, CNRS, Université Marie et Louis Pasteur, 25000 Besançon, France
- 2. C2N, CNRS, Université de Paris-Saclay, 91120 Palaiseau, France
- 3. Université Paris Cité, 75006 Paris, France
- 4. Institut Universitaire de France, 75005 Paris, France

Lithium Niobate (LN) is a well-known material for its exceptional electroactive properties, and has been extensively studied for its optical and acoustic properties. However, LN is not compatible with standard CMOS processes due to the risk of lithium contamination. As a result, heterogeneous integration of LN offers a promising solution to leverage its excellent electroactive properties on the mature and widely used silicon platform, enabling the integration of LN-based components. Our objective is the heterogeneous integration of epitaxial thin-film lithium niobate (TFLN) on silicon photonic integrated circuit and exploit TFLN's properties for electro-optomechanical devices. First, we demonstrate micro-transfer printing of millimeter long LN on insulator (LNOI) membrane on silicon-on-insulator circuitry opening avenues for new functionalities on such platform. In parallel, the growth of stoichiometric epitaxial LN on a sacrificial layer is optimized to ensure efficient and smooth under-etching. Furthermore, numerical simulations are conducted to design the photonic crystal device for strong optomechanical coupling. In the following, the fabrication of the designed optomechanical crystal on silicon photonic circuit will be performed for advanced optical and optomechanical measurements.

References :

- [1] Bartasyte, A.; Margueron, S.; Baron, T.; Oliveri, S.; Boulet, P. Toward High-Quality Epitaxial LiNbO3 and LiTaO3 Thin Films for Acoustic and Optical Applications. Adv. Mater. Interfaces 2017
- [2] Astie, V., UBFC thesis, 2020.

Acknowledgement
ANR-23-PEEL-0004, RENATECH network

Crystalline thin film transfer of LNOI

Antoine Payeur¹¹. Univ. Grenoble Alpes, CEA, Leti, F-38000 Grenoble, France

In recent years, Lithium Niobate On Insulator (LNOI)-based structure has undergone rapid development largely due to the material's outstanding optical properties, which are highly valuable in the field of telecommunications, notably in optical waveguides [1]. However, one of the biggest technical hurdles is making high-quality LNOI substrates. Specifically, it's challenging to precisely control the thickness of the Lithium Niobate (LiNbO_3) layer.

To resolve this challenge, ion slicing method was developed by CEA-Leti institute. This method enables to obtain very high crystallinity thin films by transferring a high-quality bulk lithium niobate onto an insulator substrate. First, the Lithium Niobate was implanted by He⁺ ions and bonded on the insulator (SiO_2/Si). Implanted ions created defects in the material and, then, the thin film is split off by annealing (heat induces the growth of defects) [2]. Ion energy used during implantation process determine the splitting interface and the chemical mechanical polishing (CMP) enables to achieve the desired thickness, roughness and flatness, while removing the damaged zone induced by implantation.

This technology permits to keep the similar crystallinity and the same optical property than the starting lithium niobate with a very good uniformity, a low rugosity (<1nm), a very high transfer ratio (>95%) and low defect. We have demonstrated the ability to produce 600 nm and 300 nm LNOI thin film. The next step of the project involves in fabricating different various LNOI with different thicknesses and developing magnesium-doped LNOI, which offers the significant advantage of being much more resistant to optical damage [3].

References :

- [1] HAN Huangpu, CAI Lutong, et HU, Hui. Optical and structural properties of single-crystal lithium niobate thin film. *Optical Materials*, 2015, vol. 42, p. 47-51.
- [2] DOLABELLA Simone, REINHARDT Alexandre, BARTASYTE Ausrine, et al. Correlated disorder by defects clusters in LiNbO_3 single crystals after crystal ion-slicing. *Materials & Design*, 2023, vol. 231, p. 112001.
- [3] BRYAN D. A., RICE R. R., GERSON Robert, et al. Magnesium-doped lithium niobate for higher optical power applications. *Optical Engineering*, 1985, vol. 24, no 1, p. 138-143.

Aknowledgement

ANR-23-PEEL-0004, RENATECH network

Nano-phononic circuit on LNOI for time delay generation

Marie Joly¹, Nelly Scheibel^{1,2}, Rémy Braive^{1,3,4}

- ¹. C2N, Centre de Nanosciences et de Nanotechnologies, Palaiseau, 91120, France.
- ². FEMTO-ST, Franche-Comté Electronique Mécanique Thermique et Optique – Sciences et Technologies, Besançon, 25030, France.
- ³. Université Paris Cité, Paris, 75006, France.
- ⁴. Institut Universitaire de France, Paris, 75231, France.

In opto-electronic and optomechanical oscillators, a time delay is mandatory to ensure high stability in terms for example of phase noise. Today, such delays are implemented using kilometer-long optical fiber. By taking advantage of the slow propagation speed of phonons compared to that of photons, the physical size of a device using acoustic delay can be drastically reduced. Thus, we aim at demonstrating such on-chip delay using acoustic waves for optomechanical oscillators.

Surface acoustic waves can be efficiently generated and controlled on chips with microscale acoustic circuits [1]. In this work, we generate Gigahertz frequency Lamb waves on a thin layer (300 nm) of X-cut LiNbO_3 on SiO_2 (2 μm) with classical and focused IDTs fabricated in clean room with a pitch of 240 nm. Then, we aim to efficiently guide these waves on our chip using etched waveguides and acoustic micro-ring resonators simulated using Comsol.

In the future, these developed integrated acoustic circuits will be implemented via micro-transfer printing in optomechanical photonic crystal on-chip systems made with III-V materials such as GaP already developed in our team [2][3].

References :

- [1] M. Bicer et al. *Appl. Phys. Lett.* 120, 243502 (2022)
- [2] PhD thesis – Giuseppe Modica (2021)
- [3] R. Horváth et al. *ACS Photonics* (2023), 10, 2540-2548

Aknowledgement

NanoFILN project ANR-23-PEEL-0004, Renatech network

Stabilisation de cavité laser par filtres nanophotoniques

Estelle Genthial, Antoine Monmayrant, Olivier Gauthier-Lafaye

LAAS-CNRS, UPR-8001, Université de Toulouse, Toulouse, France

Les CRIGFs (Cavity Resonator Integrated Filters) sont une famille de composants sub-longueur d'onde étudiés au LAAS en collaboration très étroite avec Anne-Laure Fehrembach et Evgeni Popov (Institut Fresnel) depuis leur introduction en 2012 par l'équipe du Prof. S. Ura (KIT - Japon) [1]. D'un point de vue applicatif, les CRIGFs permettent de réaliser des filtres optiques réfléchissants de grande finesse spectrale et à grande tolérance angulaire, ce que nous utilisons pour proposer de nouvelles architectures de cavités laser étendues à semiconducteur. Dans des travaux antérieurs menés en collaboration avec le CNES, nous avons démontré d'une part que l'intégration de CRIGFs passifs dans des cavités laser permet une stabilisation spectrale de l'émission [2], et d'autre part que des CRIGFs accordables peuvent être réalisés sur des échantillons de niobate de lithium en couche mince [3].

L'objectif premier de nos travaux sera de démontrer l'obtention simultanée d'une faible largeur de raie d'émission et d'une large plage d'accordabilité pour des cavités laser étendues à semi-conducteur émettant à 780nm. Ensuite, nous étudierons la versatilité de cette source laser et les possibilités de modulation rapide de fréquence, exploitant les effets électro-optiques du niobate de lithium en couche mince.

References :

- [1] Kintaka, K., Majima, T., Inoue, J., Hatanaka, K., Nishii, J., and Ura, S. [2012]. Cavity-resonator-integrated guided-mode resonance filter for aperture miniaturization. *Optics Express*, 20(2), 1444-1449.
- [2] A. Monmayrant et al., "Cavity resonator-integrated guided-mode resonance filters with on-chip electro- and thermo-optic tuning," *Opt. Express*, 2022, 30 (10), pp.16669-16676. (10.1364/OE.457149). (hal-03655038)
- [3] Augé, S., Gluchko, S., Fehrembach, A. L., Popov, E., Antoni, T., Pelloquin, S., ... Gauthier-Lafaye, O. [2020]. Extended cavity quantum cascade laser with cavity resonator integrated grating filter. *Optics Express*, 28(4), 4801.

Aknowledgement

NanoFILN project ANR-23-PEEL-0004, Renatech network

Micro-ring resonators design and fabrication on LNOI

Clément Selva¹, Olivier Gauthier-Lafaye¹, Kumar Kinjalk¹, Antoine Monmayrant¹, Stéphane Calvez¹

¹. LAAS-CNRS, UPR-8001, Université de Toulouse, Toulouse, France

Lithium niobate (LN) is a key material for integrated photonics, essentially because of its second-order nonlinear properties which are fundamental for modulators and frequency converters operating in the material transparency range (0.4-5 μm). LN waveguides feature low propagation losses, making them an ideal platform for integrated photonics devices for both classical and quantum information applications [1, 2]. The advent of lithium niobate-on-insulator (LNOI) technology marks a significant step forward, meeting the growing demand for bandwidth in telecommunications and enabling non-linear processing of low-power quantum signals. Recently, high-performance optical components based on LNOI films have demonstrated exceptional capabilities, including record-efficient frequency converters and ultra-wideband low-voltage modulators [3, 4].

We present our work on the design & fabrication of thin (300 nm thick) LNOI micro-ring resonators using argon plasma etching. Waveguides and microrings were designed using Finite Element Method (FEM) simulations, allowing the identification of rib waveguide dimensions (width and etch depth) suitable for single-mode propagation. Extending the model presented in [5], we developed an algorithm that accounts for all surface scattering contributions (top surface, slab, and sidewalls) to estimate propagation loss in LNOI rib waveguides and determine the optical power required in the ring to achieve critical coupling.

For the fabricated and characterized micro-rings, quality factors of a few hundred thousand were measured at critical coupling, demonstrating low propagation loss and the effectiveness of our design approach.

References :

- [1] O. Alilbert, V. D'Auria, M. D. Micheli, F. Doutré, F. Kaiser, L. Labonté, T. Lunghi, É. Picholle and S. Tanzilli, «Quantum Photonics at Telecom Wavelengths Based on Lithium Niobate Waveguides», *Journal of Optics*, vol. 18, p. 104001, 2016; <https://doi.org/10.1088/2040-8978/18/10/104001>.
- [2] M. Galan, V. Sorger, P. Juodawlkis, W. Loh, C. Sorace-Agaskar, A. E. Jones, K. Balram and al., «Roadmap on Integrated Quantum Photonics», *Journal of Physics: Photonics*, 2021; <https://doi.org/10.1088/2515-7647/ac1ef4>.
- [3] J. Zhao et al., «High quality entangled photon pair generation in periodically poled thin-film lithium niobate waveguides», *Physical Review Letters*, vol. 124, p. 163603, 2020; <https://link.aps.org/doi/10.1103/PhysRevLett.124.163603>.
- [4] M. Zhang, C. Wang, P. Kharel, D. Zhu, and M. Loncar, «Integrated lithium niobate electro-optic modulators: when performance meets scalability», *Optica*, vol. 8, pp. 652-667, 2021; <https://doi.org/10.1364/OPTICA.415762>.
- [5] D. Melati, F. Morichetti and A. Melloni, "A unified approach for radiative losses and backscattering in optical waveguides", *Journal of Optics*, vol. 16, 2014; <https://doi.org/10.1088/2040-8978/16/5/055502>

Aknowledgement

NanoFILN project ANR-23-PEEL-0004, Renatech network

Fabrication of Smooth Deep-Etched Photonic Components on LNOI

Kumar Kinjalk¹, Clément Selva¹, Aurélie Lecestre¹, Antoine Monmayrant¹, Stéphane Calvez¹, Olivier Gauthier-Lafaye¹

¹. LAAS-CNRS, UPR-8001, Université de Toulouse, Toulouse, France

Lithium niobate on insulator (LNOI) enables advanced nonlinear and electro-optic photonic functionalities owing to its large second-order nonlinear susceptibility ($\chi^{(2)}$) [1]. Using a 600-nm-thick LNOI platform is particularly attractive to make deep-etched structures such as high-confinement waveguides. Indeed, this strong optical confinement is well suited for enhancing second-harmonic generation (SHG) efficiency and enabling low-power frequency conversion for quantum photonics and telecom applications. To benefit in full from these advantages, deep etching of lithium niobate is required. However, it is known to be notoriously challenging [2], owing to the material chemical stability, low volatility of the associated etching by-products, and sensitivity to plasma-induced damage [3].

In this work, we present a preliminary study on the influence of hard mask materials and etching recipes on the fabrication of deep-etched patterns in X-cut, 600-nm-thick LNOI. The process begins with high-resolution electron-beam lithography to define the mask patterns, followed by hard mask opening and finally pattern transfer into lithium niobate using a dedicated, optimized Ar-based ICP process. Two dielectric hard mask materials, SiO_x and SiN_x, are compared to evaluate their impact on etch profiles and sidewall roughness. This approach avoids the complications associated with the established processes based on electrodeposited metal masks, enabling a simpler and more reliable fabrication route. Additionally, SC-1 based wet etching is explored as an alternative or complementary method for achieving deep etches and smoother sidewalls [4]. These preliminary results provide valuable insight into how hard mask choice and processing conditions influence etch quality and pattern fidelity in lithium niobate photonic structures

References :

- [1] R. G. Smith, K. Nassau, and M. F. Galvin, "Efficient Continuous Optical Second-Harmonic Generation," *Appl. Phys. Lett.* 7(10), 256–258 (1965).
- [2] Shen B, Hu D, Dai C, Yu X, Tan X, Sun J, Jiang J, Jiang A. *Advanced Etching Techniques of LiNbO₃ Nanodevices*. Nanomaterials (Basel). 2023 Oct 18;13(20):2789.
- [3] Kumar Kinjalk, Clément Selva, Olivier Gauthier-Lafaye, Stéphane Calvez, Jérôme Esvan, et al. *Thin film LiNbO₃ surface preparation using SC-1*. *Optical Materials Express*, 2025, 15 (11), pp.2826–2838.
- [4] R. Zhuang, J. He, Y. Qi, Y. Li, *High-Q Thin-Film Lithium Niobate Microrings Fabricated with Wet Etching*. *Adv. Mater.* 2023, 35, 2208113.

Aknowledgement
NanoFILN project ANR-23-PEEL-0004, Renatech network

Imaging Periodically Poled X-Cut Lithium Niobate for Quantum Photonic Applications

Jean-Philippe Gregorio¹, Georges Farkouh², Hervé Rigneault², Sophie Brasselet², Laurent Labonte¹, Florent Doutre¹

¹. Institut de physique de Nice, Université Côte d'Azur, CNRS, France
². Aix Marseille Univ, CNRS, Centrale Med, Institut Fresnel, Marseille, France

Lithium niobate integrated photonic circuits[1] are a versatile platform for nonlinear optics, enabling efficient frequency conversion and other non-linear processes. Among the various functionalities of lithium niobate PICs, probabilistic quantum light sources rely on periodically poled lithium niobate (PPLN) waveguides for quasi-phase matching. Their efficiency, reproducibility, and spectral properties critically depend on the quality of the periodic poling, including the poling period, and the duty cycle. Non-ideal poling periods or duty cycles induce shifts in the central wavelength or spectral broadening, respectively. In addition, poling aperiodicity distorts the phase-matching function[2], which is detrimental for applications requiring spectrally pure or narrowband photon pairs.

In this work, we perform a detailed non-destructive characterization of periodically poled X-cut bulk lithium niobate using piezo-response force microscopy[3](PFM) and second-harmonic generation (SHG) microscopy[3]. With PFM, we achieve high-resolution imaging of the ferroelectric domain structure, allowing us to assess domain orientation, periodicity, and domain wall quality at the nanoscale. Complementarily, SHG microscopy provides large-area mapping of the nonlinear optical response, enabling the visualization of periodic poling uniformity. While PFM characterization is limited by relatively slow scan times and surface granulation effects that can impact image quality, SHG microscopy offers faster, non-destructive imaging over extended areas, making it particularly suitable for large-scale assessment of periodically poled structures. The insights gained from this characterization enable the optimization of the periodic poling process, paving the way toward the fabrication of photon-pair sources in X-cut lithium niobate on insulator (LNOI) waveguides[4].

References :

- [1] G. Chen et al, « Advances in lithium niobate photonics: development status and perspectives », *Adv. Photonics*, vol. 4, no 03, juin 2022, doi: 10.1117/1.AP.4.3.034003.
- [2] F. Ayhan, M. Ludwig, T. Herr, V. Brasch, et L. G. Villanueva, « Fabrication of periodically poled lithium niobate waveguides for broadband nonlinear photonics », *APL Photonics*, vol. 10, no 1, p. 016118, janv. 2025, doi: 10.1063/5.0227255.
- [3] S. Reitzig, M. Rüsing, J. Zhao, B. Kirbus, S. Mookherjea, et L. M. Eng, « "Seeing Is Believing"—In-Depth Analysis by Co-Imaging of Periodically-Poled X-Cut Lithium Niobate Thin Films », *Crystals*, vol. 11, no 3, Art. no 3, mars 2021, doi: 10.3390/cryst11030288.
- [4] H. Zhang, Q. Li, H. Zhu, et H. Hu, « Optimization of periodic poling of x-cut lithium niobate thin film », *Opt. Mater.*, vol. 131, p. 112562, sept. 2022, doi: 10.1016/j.optmat.2022.112562.

Aknowledgement
NanoFILN project ANR-23-PEEL-0004, Renatech network

Versatile Bragg mirrors on lithium niobate nanowaveguides

Théo Dutron¹, Arthur De Sousa Lopes Moreira¹, Nathanaël Benon¹, Nadège Courjal¹, Djaffar Belharet¹, Thomas Baron² and Mathieu Chauvet¹

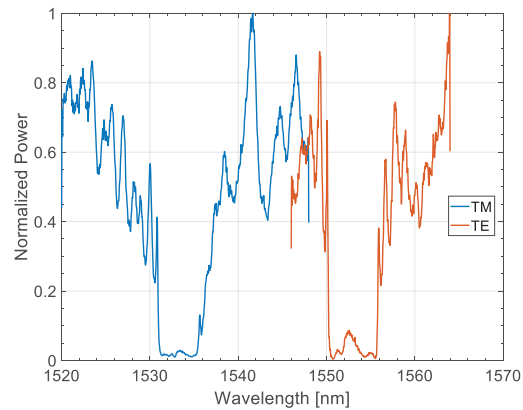
1. Marie and Louis Pasteur University, CNRS, FEMTO-ST institute, F-25000 Besançon, France

2. Marie and Louis Pasteur University, CNRS, SUPMICROTECH, FEMTO-ST institute, F-25000 Besançon, France

Lithium niobate (LiNbO_3) is a key material for photonic devices due to its wide transparency window, strong electro-optic and nonlinear responses which is further enhanced by the availability of thin-film lithium niobate (TFLN). We develop a fabrication-tolerant Bragg mirror design on TFLN nanowaveguides whose characteristics can be easily tailored.

Unlike published TFLN Bragg gratings, which require periodic waveguide width modulation with precise anisotropic etching, our mirror pattern is defined with electron beam lithography and transferred onto the waveguide using a single CCP-RIE step.

The resulting devices exhibit extinction ratios < -30 dB and stop-band widths < 10 nm at telecom wavelengths. Filter responses are found to be in good agreement with theory for various grating and waveguide geometries and for both TE and TM polarizations, confirming accurate control of grating characteristics. Bragg-mirror-based cavities achieve Q-factors exceeding $Q > 10^4$, validating the proposed device.



Bragg-mirror transmission response (TE00 / TM00) in a $2 \mu\text{m}$ large, 600 nm high waveguide with a $400 \mu\text{m}$ long grating (period = 400 nm).

Acknowledgement

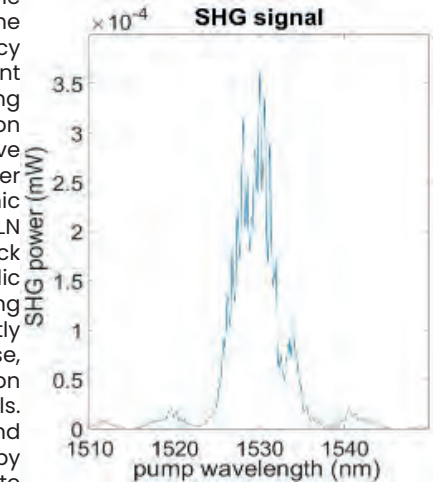
This work is funded by the NanoFILN project (Grant No. ANR-23-PEEL-0004) and the French RENATECH network through its FEMTO-ST technological facility MIMENTO.

Efficient second harmonic generation in LiNbO_3 nanowaveguides

N. Benon¹, A. de Sousa Lopes Moreira¹, T. Dutron¹, L. Gauthier-Manuel¹, M. Chauvet¹

1. Marie and Louis Pasteur University, CNRS, institut FEMTO-ST, F-25000 Besançon, France

Thin-film lithium niobate (LiNbO_3) leverages the exceptional nonlinear optical properties of the bulk material, including its wide transparency window (VIS-MIR), to enable highly efficient optical operations. For instance, by reducing waveguide cross-sections to sub-micron dimensions, nanowaveguides can achieve efficient frequency conversion at low CW power levels. Our study explores Second Harmonic Generation (SHG) in periodically poled TFLN (PPLN) waveguides, fabricated from 600 nm -thick X-cut films via Reactive Ion Etching. The periodic poling required for quasi-phase-matching is implemented either prior or subsequently to waveguide fabrication. In the latter case, poling is made with an electrode configuration that directly contacts the waveguide sidewalls. Ferroelectric inversion is monitored, and controlled via Piezoresponse Force Microscopy (PFM). The resulting waveguides demonstrate normalized SHG conversion efficiencies exceeding $3000\%/W/\text{cm}^2$ —competing with state-of-the-art results ($2600\text{--}3757\%/W/\text{cm}^2$ [1–2] for similar geometries).



^{SHG} response obtained in a $2.5 \mu\text{m}$ waveguide, with a $281 \mu\text{W}$ pump

References :

- [1] Cheng Wang et al, Optica 5, 1438-1441 (2018) doi.org/ 10.1364/OPTICA.5.001438
- [2] Jie Zhao et al, Opt.Express 28, 19669-19682 (2020) doi.org/ 10.1364/OE.395545

Acknowledgement

This work is supported by the French RENATECH network through its MIMENTO technological facility and staff. It has received funding by the NanoFILN project (ANR-23PEEL-0004) and the EIPHI Graduate School (Contract N° ANR-17-EURE-0002).
ANR-23-PEEL-0004

45

NANOFILN

Integrated Photonic Circuits for Quantum Applications Based on HISOPE Thin-Film Waveguides in Z-Cut Lithium Niobate

Miguel Sandoval¹, Hervé Tronche¹, Ludovic Gauthier-Manuel², Arthur De Sousa Lopes Moreira², Mathieu Chauvet², Florent Doutré¹

1. Institut de Physique de Nice, Université Côte d'Azur, CNRS, Nice, France

2. Université Marie et Louis Pasteur, CNRS, institut FEMTO-ST, F-25000 Besançon, France

Integrated photonic circuits are a key platform for scalable quantum technologies, requiring low-loss waveguides compatible with nonlinear and electro-optic functionalities [1]. Lithium niobate (LiNbO_3) is particularly attractive due to its strong χ^2 nonlinearity and mature fabrication ecosystem [2]. In this work, we investigate integrated waveguides fabricated on z-cut LiNbO_3 thin films using high-index soft proton exchange (HISOPE), a technique that enables strong optical confinement while preserving the material's nonlinear properties, following the pioneering work of Marc de Micheli and co-workers [3].

Lateral confinement is achieved by ridge waveguide definition using two distinct structuring approaches: dry plasma etching, developed at LAAS-CNRS (Toulouse), and a dicing-based technique, implemented at FEMTO-ST. Comparable waveguide widths geometries are fabricated using both methods to enable a direct comparison of their impact on optical performance. Propagation losses are experimentally measured and correlated with sidewall quality and etching-induced damage.

This comparative study provides insight into fabrication trade-offs for HISOPE-based photonic circuits. Future perspectives include extending this approach to alternative deposition of other materials, such as niobium-based oxides (e.g., niobia), as a strip loaded waveguide, that could give a better mode matching with injection fiber and expand the material platform for integrated quantum photonics [4] with the use of other integrated optics components such as waveguides coupling, MZI, electro optic control and resonators.

References :

[1] R. G. Walker et al., "High-index soft proton exchange waveguides in lithium niobate," *Optics Letters*, 1997.

[2] C. Wang et al., "Integrated lithium niobate photonics," *Nature Photonics*, 2018.

[3] M. de Micheli, D. B. Ostrowsky et al., "High-index proton-exchanged waveguides in lithium niobate," *Applied Physics Letters*, 1992.

[4] A. Rao et al., "Etching processes for high-quality lithium niobate photonic devices," *Journal of Micro/Nanolithography, MEMS, and MOEMS*, 2021.

46

FUN-TERA

Micro fabrication techniques for sub-THz antennas

Malo Robin, Olivier De Sagazan, David González Ovejero

Univ Rennes, CNRS, Institut d'Électronique et des Technologies du numÉrique (IETR), UMR 6164, 35000 Rennes

Terahertz (THz) and sub-THz communications are being extensively studied due to their large available bandwidth, which enables high data rates (exceeding 100 Gbps) with low latency. To fully exploit these large bandwidths, one has to compensate for the free space path loss (FSPL), which increases with the square of the carrier frequency and significantly burdens the link budget as operation approaches the sub-THz regime. Consequently, sub-THz antennas must feature large effective collecting areas to mitigate the high propagation losses. Moreover, the short wavelengths involved impose stringent accuracy and fabrication tolerances on electrically large surfaces. To address these challenges, we have explored different patterning-etching techniques (photo/maskless lithography for lift-off process, as well as Bosch etching) and investigated different substrates (fused quartz, silicon). The studied structures include polarization separation grids (PSGs), folded transmitarrays (FTAs) and modulated metasurface antennas (MMA). PSG devices were fabricated on 1000 μm thick fused quartz substrates by Al lift off process (x3) on both sides. Processing large substrates (10 cm x 10 cm) presents challenges, particularly in achieving uniform photoresist (PR) layers for lift-off. Compared to PSGs, FTAs require the bonding of at least two fused quartz substrates, which is accomplished using photoresist. MMA devices were fabricated on Si wafers with 3 different designs operating at 240, 310 and 510 GHz. Deep silicon etching using the BOSCH process is used to pattern the front and back sides of the wafers. Extensive optimization was needed to obtain vertical walls over large etch depths (80-200 μm). An additional challenge was achieving complete wafer perforation (wave guide formation) without over-etching on the front/back side.

Caractérisation et simulation électrothermique

N'doua Luc Arnaud Kakou, Raphaël Sommet

Laboratoire XLIM, 7 rue Jules Vallès 19100 Brive-la-Gaillarde

Dans le cadre du projet FUN-TERA [1], ce travail porte sur la modélisation et la simulation électrothermique de diodes Schottky GaAs destinées aux applications RF et térahertz. Les simulations intègrent des distributions volumiques de puissance issues de calculs Monte-Carlo, permettant une représentation fine de la dissipation thermique dans la zone active. Plusieurs stratégies d'implémentation de la densité puissance ont été comparées sous ANSYS Workbench afin de s'assurer de bien représenter le calcul Monte-Carlo et aussi étudier l'effet sur la température de jonction. Des mesures électriques, et thermoréfectance, ainsi que des simulations numériques sous ANSYS ont été faites dans les mêmes conditions. Une analyse corrélée des résultats a été étudiée afin d'optimiser la fiabilité thermique des composants. Les premiers résultats montrent une corrélation d'ordre de grandeur des résultats de mesure électrique, analytique, simulation numérique, tandis que des écarts significatifs sont observés avec la thermoréfectance, soulignant l'importance d'une caractérisation et d'une modélisation précise pour l'optimisation thermique des diodes Schottky à très haute fréquence [2].

References :

- [1] L'électronique pour la conversion', PEPR Électronique. Accessed: Jan. 12, 2026. [Online]. Available: <https://www.pepr-electronique.fr/lelectronique-pour-la-conversion/>
 [2] H. Bouillaud, 'Fabrication et optimisation des caractéristiques thermiques de diodes Schottky de la filière GaAs et reportées sur SIHR pour des applications de multiplication de fréquences'.

Aknowledgement

Remerciement aux partenaires du consortium tels que IEMN, CEA-Leti, IETR, C2N, LERMA, XLIM.e -ANR-22-PEEL-0006

Wideband Low-Loss Transition for InP Devices to Effective-Medium-Clad Dielectric Waveguides in the D-Band

Alexandros Dimakopoulos¹, Guillaume Ducournau², Ronan Sauleau¹, David González Ovejero¹

¹ Univ Rennes, CNRS, IETR (Institut d'Électronique et des Technologies du numérique) – UMR 6164, F-35000 Rennes, France

² Univ Lille, CNRS, Centrale Lille, Univ. Polytechnique Hauts-de-France, UMR 8520-IEMN, Institut d'Électronique de Microélectronique et de Nanotechnologie, 59000-Lille

High-resistivity silicon-based dielectric passive devices are attractive candidates for interconnect applications in THz and sub-THz frequencies because they exhibit very low absorption and dispersion over a wide bandwidth. Using HR-silicon as dielectric waveguides, various claddings can be employed around the core to improve their integrability and mechanical self-support, without significantly impacting waveguide performance [1]. Additionally, they can be used to efficiently couple power from semiconductor and photonic platforms which typically integrate deep-subwavelength devices [2].

In this work, a transition from a slot-line on a high-permittivity InP substrate to a dielectric waveguide for operation at D-band (110-170 GHz) is presented. The InP chip will eventually be integrated on the slot-line side, where a tapered-slot antenna acts as a gradual impedance transformer that matches the quasi-TEM slot mode to the dominant E₁₁ dielectric waveguide mode [3]. On the waveguide side, a silicon rectangular waveguide is designed with effective-medium cladding formed by an array of air holes surrounding the waveguide core. Full-wave simulations show a transmission coefficient of less than -1 dB across most of the D-band with maximum ripples in the response being below 0.3 dB.

This work constitutes an intermediate design and fabrication step prior to integrating Uni Travelling Carrier photodiodes (UTC PDs), that will be fabricated at the IEMN laboratory, on the InP substrate, along with their biasing and optical illumination schemes, which will ultimately feed a dielectric rod antenna array.

References :

- [1] W. Gao, X. Yu, M. Fujita, T. Nagatsuma, C. Fumeaux, and W. Withayachumnankul, "Evolution from Air-Cladded to Effective-Medium-Cladded Dielectric Waveguides," in 2019 44th Int. Conf. on Infrared, Millimeter, and THz Waves (IRMMW-THz), Paris, France: Sep. 2019, pp. 1-2. doi: 10.1109/IRMMW-THz.2019.8874323.
 [2] X. Yu, J.-Y. Kim, M. Fujita, and T. Nagatsuma, "Efficient mode converter to deep-subwavelength region with photonic-crystal waveguide platform for terahertz applications," Opt. Express, vol. 27, no. 20, p. 28707, Sep. 2019, doi: 10.1364/OE.27.028707.
 [3] E. A. J. Marcatili, "Dielectric Rectangular Waveguide and Directional Coupler for Integrated Optics," Bell Syst. Tech. J., vol. 48, no. 7, pp. 2071-2102, Sep. 1969, doi: 10.1002/j.1538-7305.1969.tb01166.x.

Aknowledgement

Remerciement aux partenaires du consortium tels que IEMN, CEA-Leti, IETR, C2N, LERMA, XLIM.e -ANR-22-PEEL-0006

49

FUN-TERA

300 GHz Interconnection of Two Coplanar Waveguides Using Micro-Printed Copper Bonds over a Ground Plane

Dionis Hasanaj , Pierre Blondy, Nicolas Delhote

XLIM UMR 7252, Université de Limoges/CNRS, 123 Avenue Albert Thomas, 87060 Limoges, France

This work presents the development of a new type of interconnection for sub-THz applications. With recent advances in micro-additive copper deposition, it is now possible to push the limits of efficient, robust, and optimized interconnect solutions. This work makes use of the Exaddon 3D printing system, a high-precision platform that enables the fabrication of complex interconnection geometries with very fine pitch. The study addresses a challenging design, even for state-of-the-art 3D printing technologies. We focus on the interconnection between two chips, represented by two CPWs, where the pitch is reduced and the gap between signal and ground lines is minimized. These CPWs are connected using a double-bridge structure fabricated by the printer. The objective is to achieve low loss performance, targeting an insertion loss below 1 dB up to 300 GHz (and beyond) and a return loss better than 20 dB.

References :

H. L. Alami et al., «Micro Additively Manufactured Suspended Stripline for Sub-THz Applications,» 2025 55th European Microwave Conference (EuMC), Utrecht, Netherlands, 2025, pp. 258-261, doi:10.23919/EuMC65286.2025.11235156.
G. Soto-Valle, N. Roeske, K. Hu, Y. A. Mensah, J. D. Cressler and M. M. Tentzeris, «Additively Manufactured RF Interconnects for D-Band/sub-THz Applications,» 2024 IEEE 74th Electronic Components and Technology Conference (ECTC), Denver, CO, USA, 2024, pp. 698-703, doi:10.1109/ECTC51529.2024.00393

Aknowledgement
ANR FUN-TERA ; Equipex NANOFUTUR

50

FUN-TERA

Reconfigurable Transmit/Reflect Arrays Using Schottky Diodes for D-Band Communications

Ali Mourad, Awanish Kumar, And Antonio Clemente

CEA Leti, Univ Grenoble Alpes, F-38000, Grenoble, France

In recent years, the D-band spectrum has attracted considerable attention for next-generation wireless communication systems due to its potential to enable ultra-high data rates within compact architectures. Achieving such performance requires wide fractional bandwidths together with fast and accurate high-gain beam-steering mechanisms. Reconfigurable intelligent surfaces (RISs) have emerged as a promising solution to meet these demands. However, their implementation in the sub-terahertz regime remains relatively underexplored. Several technologies have been investigated to enable tunable RIS unit cells (UCs) at these frequencies, including phase-change materials (PCM) [1], tiled CMOS chips [2], and Schottky diodes [3], motivated by their low-loss behavior and frequency-stable characteristics. In this work, we present a novel subwavelength 1-bit tunable reflectarray UC operating in the D-band. The proposed UC employs a single Schottky diode and is compatible with standard, low-cost printed circuit board (PCB) fabrication processes. To the best of the authors' knowledge, the only previously reported Schottky diode-based UC operating at W/D-band frequencies exhibits a very narrow bandwidth [3]. In contrast, the proposed design provides two distinct reflection phase states with a phase difference of $180^\circ \pm 20^\circ$ and an insertion loss below 2 dB across 137-170 GHz (~21.5% fractional bandwidth). Furthermore, the use of a single diode reduces biasing power consumption, making the proposed UC well suited for scalable, energy-efficient, and cost-effective D-band beam-steering systems.

References :

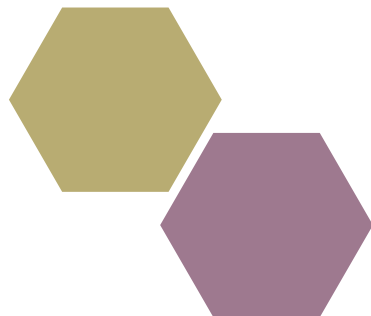
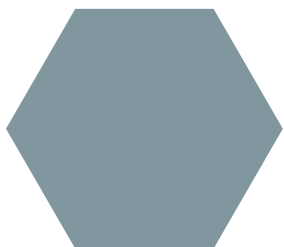
[1] S. Gharbieh, J. Milbrandt, B. Reig, D. Mercier, M. Allain, and A. Clemente, "Design of a binary programmable transmitarray based on phase change material for beam steering applications in D-band," *Sci. Rep.*, vol. 14, no. 1, Art. no. 1, Feb. 2024.
[2] S. Venkatesh, X. Lu, H. Saeidi, and K. Sengupta, "A high-speed programmable and scalable terahertz holographic metasurface based on tiled CMOS chips," *Nat. Electron.*, vol. 3, no. 12, Art. no. 12, Dec. 2020.
[3] Y. Zhou, X. Ma, Q. Luo, Y. Ma, G. C. Alexandropoulos, and X. Yang, "Wideband sub-THz Reconfigurable Intelligent Surface Using Planar Tightly Coupled Dipoles," *IEEE Antennas Wirel. Propag. Lett.*, pp. 1-5, 2024.

Aknowledgement

The authors gratefully acknowledge the financial support from the PEPR Électronique program under the FUNTERA project.

Thématique

Les composants pour les télécommunications



T-REX-6G

IEMN | LTM | CEA-Leti | XLIM | LAAS

Offrir aux utilisateurs mobiles un débit de données sécurisé, longue distance et haut débit est l'un des défis du XXI^e siècle. Plus de 1400 To de données sont échangées dans le monde chaque minute ! Toutefois, le débit des connexions sans fil reste le goulot d'étranglement des échanges de données et il devient urgent d'augmenter les vitesses de transmission sans fil et ce sur une distance de l'ordre du km.

Le projet T-REX-6G constitue une proposition en rupture pour adresser ce défi à fort volume, en créant une chaîne de fabrication intégrée de transistors III-V InP sur plaques de silicium 200mm ou 300mm de diamètre. L'ensemble du procédé technologique sera réalisé en environnement silicium.

L'objectif principal est la fourniture de transistors bipolaires à double hétérojonction InP intégré sur silicium, présentant un fonctionnement à haute fréquence jusqu'à 1 THz, et permettant d'obtenir un émetteur à 300 GHz de très forte puissance.

OROR

FOTON | C2N | INPHYNI | CEA-Leti | IES

L'imagerie THz connaît un essor important en lien avec le développement des technologies de composants intégrés semi-conducteurs et photoniques. Les applications sont nombreuses et touchent à des domaines stratégiques pour l'industrie nationale.

COMPTERA vise le développement de composants avancés pour les futurs systèmes d'imagerie multispectrale en gamme THz (0,3-30 THz) qui feront appel à des technologies très variées à la frontière de l'électronique et de l'optoélectronique, en particulier des détecteurs à haute sensibilité adaptés à chaque gamme de longueurs d'onde (notamment micro-bolomètres, détecteurs à effet de champ, photodétecteurs unipolaires à multi-puits quantiques). Une partie de ces capteurs ultra-sensibles sera ensuite intégrée à des systèmes d'imagerie adaptés à la démonstration de leurs performances.

51

T-REX-6G

HBT InP sur InPoSi : croissance MOCVD et caractérisation physico-chimique

M. Martin¹, V. Mergner^{1,2}, G. Tsamo Tagougue^{1,2}, J. Moeyaert¹, E. Fidon¹, E. Martinez², Y. Hattali¹, M. Veillerot², V. Thoreton², F. Bassani¹, T. Baron¹

1. Univ. Grenoble Alpes, CNRS, CEA/LETI Minatec, Grenoble INP, LTM, 38000 Grenoble, France.

2. Univ. Grenoble Alpes, CEA, Leti, F-38000 Grenoble, France

L'intégration de structures épitaxiées de HBT à base d'InP sur des plateformes compatibles silicium constitue un enjeu majeur pour les applications 6G et sub-THz. Les HBT à base de GaAsSb présentent un intérêt particulier en raison de leur alignement de bandes favorable et de leur aptitude à supporter des niveaux de dopage élevés. L'utilisation de substrats InPoSi (InP collé sur wafer Si) constitue une solution très attractive pour l'intégration directe de matériaux III-V sur silicium, de manière scalable et compatible CMOS. Sur ces plateformes hybrides, l'obtention de HBT présentant des hétérointerfaces abruptes et une stœchiométrie contrôlée repose sur une optimisation rigoureuse des conditions de croissance par MOCVD.

Nous présentons une étude de croissance et de caractérisation de structures HBT élaborées par MOCVD sur InPoSi. Les dispositifs reposent sur une hétérostructure III-V complexe à base d'InP et d'InGaAs, intégrant des niveaux de dopage distincts assignés à chaque couche de l'hétérostructure (Si pour les régions collecteur et émetteur et Zn pour la couche de base en GaAsSb). Une approche multi-technique combinant HR-TEM/STEM-EDX, ToF-SIMS et XPS/HAXPES résolue en angle met en évidence des interfaces abruptes avec une interdiffusion limitée des éléments, ainsi qu'un bon confinement des dopants, sans défauts structuraux étendus ni contamination détectable. Le dopage au Zn constitue ainsi une solution transitoire validée. Le dopage carbone, récemment implémenté sur notre réacteur MOCVD, permet d'envisager des niveaux de dopage plus élevés avec une diffusion plus limitée dans la structure ; des résultats préliminaires sur des couches dopées C seront présentés.

Acknowledgement

This work is supported by the PEPR Électronique through the T REX 6G project (CS_22 PEEL 0007) and by the French Renatech network.

52

T-REX-6G

Caractérisation et simulation électrothermique

N'doua Luc Arnaud Kakou, Raphaël Sommet

Laboratoire XLIM, 7 rue Jules Vallès 19100 Brive-la-Gaillarde

Ce travail s'inscrit dans le cadre du projet T-REX 6G [1] et vise la caractérisation électrothermique expérimentale de transistors DHBT InP. Les investigations reposent sur une combinaison de mesures électriques en régime DC, de mesures thermiques par thermoréfectance et de la méthode électrique 3-omega [2] [3] appliquée à des lignes résistives intégrées. Les mesures DC permettent d'estimer la puissance dissipée et l'élévation thermique, tandis que la thermoréfectance fournit une cartographie locale de la température. La méthode 3-omega, mise en œuvre expérimentalement (en cours d'étude) et simulée sous ANSYS, permettra la détermination de la conductivité thermique du substrat, en bon accord avec les valeurs de référence. Les premiers résultats présentent une analyse corrélée montrant une bonne cohérence entre simulations numériques et mesures électriques et thermoréfectance. Ces résultats confirment la robustesse de l'approche électrothermique et identifient des axes d'amélioration pour les mesures thermiques locales.

References :

[1] Les composants pour les télécommunications', PEPR Électronique. Accessed: Jan. 12, 2026. [Online]. Available:

<https://www.pepr-electronique.fr/les-composants-pour-les-telecommunications/>

[2] Mesure de la conductivité thermique par la méthode 3-omega', Techniques de l'Ingénieur. Accessed: Jan. 20, 2026. [Online]. Available: <https://www-techniques-ingenieur-fr.ezproxy.unilim.fr/base-documentaire/mesures-analyses-th/mesure-des-grandeurs-thermophysiques-42544210/mesure-de-la-conductivite-thermique-par-la-methode-3-omega-r2918/>

[3] A.-K. Nadine, 'Mesure de la conductivité thermique des matériaux par la méthode 3-omega : application pour la caractérisation de polymères utilisant la technologie d'impression jet d'encre', Lille 1, Lille, 2014.

Acknowledgement

Remerciement aux partenaires du consortium tels que IEMN, LAAS, CEA-Leti, LTM, XLIM. ANR-22-PEEL-0007

53

T-REX-6G

Correlative (Scanning) Transmission Electron Microscopy Analysis of the LTM-IEMN InP/GaAsSb DHBT Grown on InP and InPoSi

V. Mergner^{1,2}, M. Martin¹, D. Cooper², J. Moeyaert¹, H. Boutry², C. Crobu², C. Navone², F. Bassani¹, B. Ghyselen⁴, M. Zaknounge³, T. Baron¹

1. Laboratoire des Technologies de la Microélectronique – LTM
Centre Nationale de la Recherche Scientifique – University of Grenoble, Grenoble, France
2. Commissariat à l'énergie atomique – CEA-Leti, Grenoble, France
3. Institut d'Electronique de Microélectronique et de Nanotechnologie – IEMN
Centre Nationale de la Recherche Scientifique – University of Lille, Lille, France
4. SOITEC, Parc technologique des fontaines, 38190 Bernin, France

GaAsSb-based Double Heterojunction Bipolar Transistors (DHBTs) are a key enabling technology for next-generation high-speed and low-noise electronics, owing to the advanced band-engineering capabilities of III-V heterostructures. They offer strong potential to push the limits of frequency, power efficiency, and integration for RF and THz applications. Their large-scale integration on InPoSi substrates further opens the way to scalable, cost-effective, and heterogeneous integration of high-performance III-V devices on silicon platforms.

The performance of DHBTs depends critically on the quality and design of the epitaxially grown structure. In particular, precise control of crystalline quality, strain distribution, and dopant confinement is essential to enhance electrical performance. To this end, correlative aberration-corrected (S)TEM characterization was performed on LTM-IEMN InP/GaAsSb DHBTs grown on InP and InPoSi substrates, enabling a comprehensive comparative assessment of crystalline structure, elemental composition, strain distribution, and electrostatic potential. Bright-field and atomic-resolution high-angle annular dark-field STEM imaging were used to evaluate the crystalline quality of the epitaxial stack, with particular emphasis on the InP/GaAsSb heterointerface. The distribution of major elements across the structure, including interface abruptness and Sb segregation, was analyzed using STEM energy-dispersive X-ray spectroscopy. Strain mapping was carried out by STEM precession electron diffraction, while off-axis electron holography provided access to the electrostatic potential distribution, completing the comprehensive device characterization.

Acknowledgement

This work is supported by the PEPR Électronique through the T-REX 6G project (CS_22 PEEL 0007) and by the French Renatech network

54

T-REX-6G

Development of the LTM-IEMN InP/GaAsSb DHBT Grown on InPoSi

H. Bouillaud, M. Zaknounge¹, M. Zegaoui¹, M. Ben Youssef¹, A. Zemmour¹, J. Derouiche¹, Y. Roelens¹, G. Ducournau¹, M. A. Daher¹, B. Orfao¹, H. Makhlouf¹, M. Martin², J.M. Moeyaert², G.V. Tsamo^{2,3}, F. Bassani², T. Baron², A. Lombrez^{2,3}, H. Boutry³, A. Divay³, V. Puyal³, E. Mercier³, J.G. Tartarin⁴, L. Pouzenc⁴, L.A. Kakou⁵, R. Sommet⁵

1. Institut d'Electronique de Microélectronique et de Nanotechnologie – IEMN
Centre Nationale de la Recherche Scientifique – University of Lille, Lille, FRANCE
2. Laboratoire des Technologies de la Microélectronique – LTM
Centre Nationale de la Recherche Scientifique – University of Grenoble, Grenoble, FRANCE
3. Commissariat à l'énergie atomique – CEA-Leti, Grenoble, France
4. Laboratoire de recherche spécialisé dans l'analyse et l'architecture des systèmes – LAAS
Centre Nationale de la Recherche Scientifique – Toulouse, FRANCE
5. Institut de recherche XLIM – XLIM
Centre Nationale de la Recherche Scientifique – University of Limoges, Limoges, France

The performance of Heterojunction Bipolar Transistors (HBTs) depends largely on the quality and design of their epitaxial structure, making it a key focus in device fabrication. As these transistors continue to push the limits of high-frequency communication, low-power electronics, and ultra-fast computing, fine-tuning their epitaxial layers is essential to improve speed, efficiency, and reliability. The way these layers are structured directly impacts critical properties like carrier mobility, signal gain, breakdown voltage, and thermal management. For Indium Phosphide (InP) HBTs, precise engineering of the base, emitter, and collector layers is crucial to achieving fast switching speeds, minimal noise, and efficient power consumption, all vital for cutting-edge technologies like 5G/6G networks, radar systems, and optical communication. Within the framework of a collaborative program, IEMN and LTM jointly optimized the design of the first antimonide-based InP/GaAsSb double heterojunction bipolar transistor. The epitaxial structures were grown at LTM, while device fabrication was completed at IEMN. The fabricated 100x100µm² test transistor showed excellent performance, with a current gain $\beta=I_c/I_b$ of 26, confirming its efficiency in common-emitter output characteristics $I_c(V_{ce})$. This milestone marks a first for the Grenoble cluster, as it represents LTM's first InP/GaAsSb DHBT epitaxy. Submicronic devices are under fabrication.

Acknowledgement

This work is supported by the PEPR Électronique through the T-REX 6G project (CS_22 PEEL 0007) and by the French Renatech network

Single-Finger Versus Multi-finger InP DHBTs, RF Power Performance

M. Ben Youssef¹, M. Zakoune¹, A. Zemmour¹, J. Derouiche¹, M. Zegaoui¹, H. Bouillaud¹, Y. Roelens¹, G. Ducournau¹, M. A. Daher¹, B. Orfao¹, H. Makhlouf¹, M. Martin², J.M. Moeyaert², G.V. Tsamo^{2,3}, F. Bassani², T. Baron², A. Lombrez^{2,3}, H. Boutry³, A. Divay³, V. Puyal³, E. Mercier³, J.G. Tartarin⁴, L. Pouzenc⁴, L.A. Kakou⁵, R. Sommet⁵

1. Institut d'Electronique de Microélectronique et de Nanotechnologie – IEMN
CNRS – University of Lille, Lille, FRANCE
2. Laboratoire des Technologies de la Microélectronique – LTM
CNRS – University of Grenoble, Grenoble, FRANCE
3. Commissariat à l'énergie atomique – CEA-Leti, Grenoble, France
4. Laboratoire de recherche spécialisé dans l'analyse et l'architecture des systèmes – LAAS
CNRS – Toulouse, FRANCE
5. Institut de recherche XLIM – XLIM
CNRS – University of Limoges, Limoges, France

Among advanced bipolar technologies, InP-based double heterojunction bipolar transistors (DHBTs) stand out for their capability to simultaneously deliver high-frequency performance and high output power, making them strong candidates for next-generation RF integrated circuits. This work reports a comparative investigation of the radio-frequency and large-signal power performance of directly grown InP-based double heterojunction bipolar transistors (DHBTs in single-finger and multifinger configurations, with particular emphasis on current sharing effects. The same maximum oscillation frequency (f_{max}) is measured for both single-finger and multi-finger InP-based direct DHBTs, indicating that the device performance is primarily limited by extrinsic transistor properties rather than layout-induced parasitic. We identify the base ohmic contact as the limiting factor, hence the need for further optimization. The results highlight the critical role of current sharing in ensuring stable operation and preventing current crowding under high bias conditions, thereby validating multifinger InP DHBTs as an effective solution for high-frequency high-power applications.

Preliminary RF Characterization of Inverted III-V HBTs Using Al/Al Bonding

H. Makhlouf¹, M. Zakoune¹, A. Zemmour¹, J. Derouiche¹, M. Zegaoui¹, H. Bouillaud¹, Y. Roelens¹, G. Ducournau¹, M. A. Daher¹, R. Younes¹, B. Orfao¹, M. Ben Youssef¹, M. Martin², J.M. Moeyaert², G.V. Tsamo^{2,3}, F. Bassani², T. Baron², A. Lombrez^{2,3}, H. Boutry³, A. Divay³, V. Puyal³, E. Mercier³, J.G. Tartarin⁴, L. Pouzenc⁴, L.A. Kakou⁵, R. Sommet⁵, P. Chevalier⁶

1. Institut d'Electronique de Microélectronique et de Nanotechnologie – IEMN
CNRS – University of Lille, Lille, FRANCE
2. Laboratoire des Technologies de la Microélectronique – LTM
CNRS – University of Grenoble, Grenoble, FRANCE
3. Commissariat à l'énergie atomique – CEA-Leti, Grenoble, France
4. Laboratoire de recherche spécialisé dans l'analyse et l'architecture des systèmes – LAAS
CNRS – Toulouse, FRANCE
5. Institut de recherche XLIM – XLIM
CNRS – University of Limoges, Limoges, France
6. STMICROELECTRONICS, Crolles, FRANCE

The RF performance of III-V heterojunction bipolar transistors (HBTs) is increasingly limited by fabrication-induced parasitic effects, including access resistances, parasitic capacitances, and restrictive thermal budgets. This work presents a novel fabrication approach for inverted III-V HBTs based on aluminum-to-aluminum (Al/Al) wafer bonding, specifically designed to alleviate these RF-related technological bottlenecks. By reversing the epitaxial stack through a substrate transfer approach, the proposed process enables the fabrication of RF oriented devices. The Al/Al bonding interface ensures both thermal resistance and collector resistance levels that remain compatible with high frequency operation. Preliminary RF measurements performed on proof-of-concept devices demonstrate the feasibility of the approach and show performance trends consistent with reduced parasitic limitations. For the 2 finger DHBT ($A_E = 0.29 \times 4.9 \mu\text{m}^2$), the maximum current gain (β) reaches approximately 25. The device exhibits $F_T = 227$ GHz and $F_{MAX} = 320$ GHz. For the 4 finger DHBT ($A_E = 0.29 \times 9.9 \mu\text{m}^2$), the maximum current gain (β) is around 27. The measured figures of merit are $F_T = 200$ GHz and $F_{MAX} = 273$ GHz. These initial results provide the first experimental RF validation of Al/Al bonded inverted III-V InP DHBTs.

Modélisation physique petit-signal de transistors bipolaires à double hétérojonctions

L. Pouzenc¹, J.G. Tartarin¹, H. Bouillaud², M. Zaknoute², M. Zegaoui², M. Ben Youssef², A. Zemmour², J. Derouiche², Y. Roelens², G. Ducournau², M. A. Daher², B. Orfao², H. Makhlof², M. Martin³, J.M. Moeyaert³, G.V. Tsamo^{3,4}, F. Bassani³, T. Baron³, A. Lombrez^{3,4}, H. Boutry⁴, A. Divay⁴, V. Puyal⁴, E. Mercier⁴, L.A. Kakou⁵, R. Sommet⁵

1. Laboratoire de recherche spécialisé dans l'analyse et l'architecture des systèmes – LAAS CNRS – Toulouse, FRANCE
2. Institut d'Électronique de Microélectronique et de Nanotechnologie – IEMN CNRS – University of Lille, Lille, FRANCE
3. Laboratoire des Technologies de la Microélectronique – LTM CNRS – University of Grenoble, Grenoble, FRANCE
4. Commissariat à l'énergie atomique – CEA-Leti, Grenoble, France
5. Institut de recherche XLIM – XLIM CNRS – University of Limoges, Limoges, France

Le projet PEPR T-REX-6G vise le développement d'une filière de technologies bipolaires à double hétérojonctions III-V InP compatible avec les procédés industriels silicium, pour la télécommunication 6G. Dans le cadre de ce projet, le LAAS a pour objectif de fournir un modèle petit-signal représentant au mieux la physique du composant afin de permettre d'identifier les éléments électriques (donc les éléments technologiques) limitants la montée en fréquence de ces composants.

Les contraintes dimensionnelles rendent délicates l'élaboration des modèles en raison des couplages multiples et des contre-réactions qu'ils induisent, ainsi que d'autres difficultés qui nous ont amené à développer différentes stratégies de modélisation. Sur la base d'une structure de traitement des données de paramètres [S] et techniques de calibrages originaux développés pour les besoins de ce projet, nous détaillerons la procédure mise en œuvre, et les pistes en cours de développement pour renforcer notre technique d'extraction de modèle. Dans le poster, nous présenterons ces modèles sur les composants développés lors du projet. Nous nous focaliserons sur la validité physique du modèle et notamment sur sa cohérence selon les variations de polarisation.

III-V transistors transferred on Si-HR for 6G

J. Derouiche¹, M. Zaknoute¹, Y. Roelens¹, G. Ducournau¹, M. A. Daher¹, B. Orfao¹, H. Makhlof¹, M. Ben Youssef¹, M. Martin², J.M. Moeyaert², G.V. Tsamo^{2,3}, F. Bassani², T. Baron², A. Lombrez^{2,3}, H. Boutry³, A. Divay³, V. Puyal³, E. Mercier³, J.G. Tartarin⁴, L. Pouzenc⁴, L.A. Kakou⁵, R. Sommet⁵

1. Institut d'Électronique de Microélectronique et de Nanotechnologie – IEMN CNRS – University of Lille, Lille, FRANCE
2. Laboratoire des Technologies de la Microélectronique – LTM CNRS – University of Grenoble, Grenoble, FRANCE
3. Commissariat à l'énergie atomique – CEA-Leti Grenoble, France
4. Laboratoire de recherche spécialisé dans l'analyse et l'architecture des systèmes – LAAS CNRS – Toulouse, FRANCE
5. Institut de recherche XLIM – XLIM CNRS – University of Limoges, Limoges, FRANCE

In a more connected world, fast and reliable communication is essential. With more data being used due to smartphones and connected devices, the sixth generation of wireless communications (6G) expected to be commercialized by 2030, will offer new solutions for faster connectivity, providing the necessary power amplification at high frequencies.

To address this challenge, this work proposes an innovative approach: integrating III-V transistors InP DHBT onto silicon substrate to combine the advantages of both technologies, with copper bonding on silicon wafers and gold-free metal contacts to ensure optimal compatibility with industry standards offering better performance for high-power applications.

In this context, we present the first demonstration of III-V devices transferred onto high-resistivity silicon substrates using an innovative full-area copper heatsink bonding process compatible with industrial standards. The proposed integration approach enables robust device transfer while preserving high DC and RF performances, validating the copper-based integration process for high-frequency and high-power applications. Thermal resistance measurements further demonstrate the strong impact of copper on heat dissipation, confirming the interest of this approach for advanced heterogeneous integration.

In addition, we have developed Si-Fab ohmic contacts for N / P InGaAs based on Molybdenum (Mo) refractory metals. The best result for the N contact is $7.27 \times 10^{-8} \Omega\text{-cm}^2$, which is consistent with the value presented in the literature ($5 \times 10^{-8} \Omega\text{-cm}^2$) for the lift-off technique associated with an ex-situ treatment. However, for the P contact, we obtain a value of $9.39 \times 10^{-7} \Omega\text{-cm}^2$ showing that further optimization is required.

This result will lead to improved power performance at high-frequency for 6G-compatible CMOS integration.

59

OROR

Towards compact low noise semiconductor lasers driven by intracavity non-linearities

Elliott Haddad, Cyril Paranthoen, Mathieu Perrin, Mehdi Alouini

FOTON - Institut des Fonctions Optiques pour les Technologies de l'information (Campus de Beaulieu - Bat 11B, 263 avenue du Général Leclerc, 35042 Rennes cedex - France

Vertical-Cavity Surface-Emitting Lasers (VCSELs) have shown a growing interest for scientists and industrials during the last two decades, particularly in the domains of data communications and coherent optical systems. When coupled to a tunable mechanism, they can show wavelength tunability as large as their edge-emitting counterpart with unsurpassed compactness [1]. Nevertheless, these micrometer long cavities also suffer from resonant excess noise due to the relaxations oscillations (RO) in the GHz frequency range. Class A operation where RO are efficiently annihilated can be achieved in extended external cavities [2] while compromising compactness. Our project aims to investigate the insertion of intracavity non-linearities in a VCSEL to regulate the exchange between the laser photon population and the population inversion. This approach, already well proven in solid state lasers [3], relies on using a fast nonlinear effect. Accordingly, the right material exhibiting low linear losses, high efficiency and fast non-linear process must be identified to be further integrated within a VCSEL cavity. We recently conducted experiments consisting in inserting several material plates in an Er:Yr:Glass laser. Fe doped InP and Low Temperature GaAs appear very promising in suppressing RO related excess noise.

References :

- [1] Gierl, C. et al. Surface micromachined tunable 1.55 μm -VCSEL with 102 nm continuous single-mode tuning. *Opt. Express*, OE 19, 17336–17343 (2011).
- [2] Baili, G. et al. Experimental demonstration of a tunable dual-frequency semiconductor laser free of relaxation oscillations. *Opt. Lett.*, OL 34, 3421–3423 (2009).
- [3] Audo, K. Etude théorique et expérimentale des lasers solides bi-fréquences auto-régulés en bruit d'intensité via des non-linéarités intracavité. (Université de Rennes, 2018).

Aknowledgement

The authors acknowledge RENATECH with nanoRennes for technological support and Région Bretagne for financial support. This research was supported by "France 2030" with the French National Research Agency OROR project (ANR-22-PEEL-0008)

60

OROR

Coherent characterization of an integrated ring resonator based on an acousto-optic frequency-shifting loop

Thomas Perriguet¹, Marco Romanelli¹, Hugues Guillet de Chatellus¹, Quentin Wilmart², Mehdi Alouini¹

1. University of Rennes, CNRS, Institut FOTON UMR 6082, F-35000 Rennes, France

2. University Grenoble Alpes, CEA, LETI, F-38000 Grenoble, France

Optoelectronic oscillators (OEO) are convenient devices for the optical generation of microwaves signals [1][2]. In recent years OEOs have tended to be miniaturized with the integration of optical delay lines into photonics chips [3]. Closing such integrated optical delay lines in a resonant configuration is expected to improve the OEO performances. In this work we report on a fast and reliable method for characterizing the complex transfer function of an integrated long optical ring resonator. The approach relies on an acousto-optic frequency shifting loop that generates a dense frequency comb [4], enabling the retrieval of both the amplitude and phase responses of the resonator. From these measurements, all the relevant parameters of the resonator can be extracted, allowing the determination of its coupling regime. This technique offers significantly short acquisition time (about 50 μs), thereby reducing the impact of thermal fluctuations and acoustic noise as well as laser frequency drift. Furthermore, this approach enables real-time monitoring and adjustment of the light coupling, an important issue in such long ring resonators where the multimode nature of the ring waveguide ensures low propagation losses.

References :

- [1] F. Zou et al., "Optoelectronic oscillator for 5G wireless networks and beyond," *J. Phys. Appl. Phys.*, vol. 54, no. 42, p. 423002, 2021, doi: 10.1088/1361-6463/ac13f2.
- [2] T. Hao, W. Li, N. Zhu, and M. Li, "Perspectives on optoelectronic oscillators," *APL Photonics*, vol. 8, no. 2, p. 020901, 2023, doi: 10.1063/5.0134289.
- [3] J. Tang et al., "Integrated optoelectronic oscillator," *Opt. Express*, vol. 26, no. 9, pp. 12257–12265, Apr. 2018, doi: 10.1364/OE.26.012257.
- [4] V. Durán et al., "Optical Frequency Combs Generated by Acousto-Optic Frequency-Shifting Loops," *IEEE Photonics Technol. Lett.*, vol. 31, no. 23, pp. 1878–1881, Dec. 2019, doi: 10.1109/LPT.2019.2947655.

Aknowledgement

ANR-22-PEEL-0008, Région Bretagne, FEDER and Rennes Métropole (CPER PhotBreizh)

GAGNANT

61

OROR

Emetteurs OPTO-THz structurés et cohérents par photomélange à base de technologies III-V

Mohamed Nadrani¹, Julien Guise¹, Tristan Buchaca¹, Adrián Bartolo^{1,2}, Baptiste Chomet^{1,3}, Imène Si Hadj Mohand¹, Grégoire Beaudoin³, Luc Le Gratiet³, Konstantinos Pantzas³, Isabelle Sagnes³, Fernando Gonzalez-Posada Flores¹, Stéphane Blin¹, Arnaud Garnache¹

1. Institut d'Electronique et des Systèmes, Univ Montpellier, CNRS, Montpellier, France

2. Laboratoire Photonique, Numérique et Nanosciences, Institut d'Optique Graduate School, CNRS, Université de Bordeaux, 33400 Talence, France

3. Laboratoire de Physique de l'Ecole normale supérieure, ENS, Université PSL, CNRS, Sorbonne Université, Université Paris Cité, Paris, France

4. Centre de Nanosciences et de Nanotechnologies, Université Paris-Saclay, CNRS UMR 9001, 91120 Palaiseau, France

Les sources THz photoniques sont attractives car elles permettent un fonctionnement à température ambiante, une haute cohérence et une large accordabilité fréquentielle, répondant aux besoins d'applications telles que les communications haut débit et la spectroscopie [1,2].

Nous présentons le développement de sources laser III-V destinées au photomélangement THz, basées sur une architecture VECSEL émettant par la surface. Un laser continu bi-fréquence et un laser à verrouillage de modes passif sont étudiés, et leurs propriétés optiques et radiofréquence sont caractérisées afin d'évaluer leur aptitude à générer un battement optique cohérent dans le domaine hypérféquence-THz [3,4].

En parallèle, nous introduisons un nouveau composant pour le photomélangement en continu basée sur une structure quantique de surface d'InGaAs/AlGaAs épitaxiée par MOCVD à haute température de haute qualité cristalline et une technologie de contacts à doigts interdigités. Celle-ci présente un temps de vie des porteurs excités court, de l'ordre de 10 ps, associé à une bonne mobilité électronique, ce qui en fait une alternative prometteuse aux antennes à photoconducteurs épitaxiées à basse température pour des applications THz à température ambiante en régime continu, qui reposent sur des compromis entre temps de vie ultra-court et dégradation de la mobilité électronique.

References :

[1] Zhang, H. et al. (2021). Journal of Lightwave Technology, 39(18), 5783-5790.

[2] Jepsen, P. U. et al. (2011). Laser & Photonics Reviews, 5(1), 124-166.

[3] Blin, S., et al. (2017). IEEE Journal of Selected Topics in Quantum Electronics, 23(4), 1-11.

[4] Bartolo, A. et al. (2023). Photonics research, 11(10), 1751-1756.

Acknowledgement

This work was supported in part by Région Occitanie/ Pyrénées-Méditerranée (EMERGENCE program N° 268104, HERMES platform and Quantum Technologies in Occitanie Institute). and in part by ANR under the "Investment for the Future" programs (MUSE STAE ANR-16-IDEX-0006), the SPATIOTERA program (ANR-19-CE24), PICOTE program (ANR-23-CE24-0023-02), KOGIT program (ANR-22-CE92-0009). This work benefits from a France 2030 government grant managed by the ANR (ANR-22-PEEL-0008) and RENATECH Network. The UV Photo-lithography was performed at the Centrale Technologique en Micro et nanotélectronique (CTM).

62

OROR

Source laser opto-RF à multiples peignes de fréquences basée sur une nanotechnologie III-V

C. Guirardel¹, M. Nadrani¹, B. Chomet⁴, L. Le Gratiet², G. Beaudoin², K. Pantzas², S. Blin¹, I. Sagnes², M. Giudici³, A. Garnache¹

1. Institut d'Electronique et des Systèmes, Univ. Montpellier, CNRS, Montpellier

2. Centre de Nanosciences et de Nanotechnologies, Univ. Paris-Saclay, CNRS, Palaiseau

3. Institut de Physique de Nice, Univ. Côte d'Azur

4. Laboratoire de Physique ENS

Dans le cadre du projet OROR visant à développer des composants optiques pour les systèmes électroniques haute-fréquence, ce travail a pour but de générer de multiples peignes de fréquences proche IR à impulsions picosecondes au taux de répétition GHz, pour la conversion opto-RF. La technologie développée se base sur un VECSEL (Vertical External Cavity Surface Emitting Laser) à semiconducteurs III-V de la filière GaAs dans un premier temps. La cavité externe d'un VECSEL permet l'intégration de composants intra-cavités (métasurface, filtre spatial, lentille, absorbant non-linéaire) pour de structurer de manière flexible la lumière et sa cohérence [1]. Un SESAM (SEmiconductor Saturable Absorber Mirror) rapide de haute qualité cristalline est utilisé comme miroir de sortie afin de générer des trains d'impulsions par verrouillage de modes passif. Il est basé sur la même technologie, exploitant un puits quantique InGaAs/GaAs de surface, évitant une croissance à basse température. La structuration spatiale est permise par l'usage d'une cavité auto-imageante de haute finesse et télécentrique. Ceci permet de générer le profil de champ recherché à partir d'un quasi-continuum de modes et un multiplexage transverse sur un large diamètre. À cet effet, une métasurface hybride métal/diélectrique est intégrée/déposée sur la structure épitaxiée [2]. Cette structuration spatio-temporelle de la lumière permet de générer une matrice de lumière cohérente et fonctionnalisée au sein d'un même composant [1].

References :

[1] Bartolo A, Vigne N, Marconi M, Beaudoin G, Le Gratiet L, Pantzas K, Sagnes I, Garnache A. and Giudici M. (2023) « Spatiotemporally reconfigurable light in degenerate laser cavities ». Photon. Res. 11, 1751-1756

[2] Vigne N. (2022) « 3D structured coherent light state emitted by a self-imaging laser cavity based on semiconductor VECSEL technology »

Acknowledgement

This work benefits from a France 2030 government grant managed by the ANR (ANR-22-PEEL-0008). This work was supported in part by Région Occitanie/ Pyrénées-Méditerranée (EMERGENCE program N° 268104, HERMES platform, Quantum Technologies in Occitanie Institute), ANR PICOTE program (ANR-23-CE24-0023-02) and KOGIT program (ANR-22-CE92-0009).



Thématique L'électronique pour le calcul

EMCOM

SPINTEC | LTM | CEA-Leti | Lab. A. Fert | IJL | LIRMM

La performance énergétique des processeurs conventionnels étant désormais dominée par le coût du transfert de l'information entre les différentes strates de stockage et les unités de calcul, des innovations de rupture sont nécessaires en termes d'architecture, mais aussi de composants électroniques permettant de rapprocher voire fusionner les fonctions de calcul et de mémoire.

Si les mémoires magnétiques semblent avantageusement positionnées pour répondre aux critères d'endurance et de vitesse associés à ces nouveaux paradigmes, les caractéristiques de la génération actuellement en production demeurent insuffisantes. **Au cœur de ce projet ciblé, des dispositifs innovants issus de la recherche fondamentale permettant notamment de découpler lecture et programmation, viseront à adresser les verrous qui persistent, tout en évoluant vers des solutions compatibles avec les standards de fabrication industrielle.**



BEP

FEMTO-ST | C2N | INPHYNI | IM2NP | IRAMIS | Lab. A. Fert

Le projet BEP vise à réduire considérablement la consommation énergétique de l'électronique pour le calcul. Il s'inspire pour cela du cerveau qui connecte de façon dense, tridimensionnelle et reconfigurable ses unités de calcul, les neurones. Notre stratégie consiste à combiner l'électricité et la lumière, qui permet des connexions 3D ultra-denses pour imiter l'architecture du cerveau. Nous développerons par ailleurs des technologies mémoires imitant les synapses, permettant à nos circuits d'apprendre, comme le fait le cerveau. Enfin, nous réaliserons des nano-neurones interconnectés capables de calculs extrêmement complexes avec peu de composants. Toutes les différentes briques seront intégrées dans des technologies CMOS pour réaliser des calculs bio-inspirés. Elles donneront les fondations pour une plateforme cognitive intégrant les différentes stratégies du cerveau pour calculer et économiser de l'énergie.

FERROFUTURES

IMS | INL | IM2NP | CEA-Leti | CEA-List | CEA-Iramis

L'Internet des objets (IoT) requiert le déploiement d'une intelligence artificielle (IA) de proximité, l'IAe, qui devra répondre aux exigences en termes de très faible consommation, de faible latence, de traitement temps réel, et de confidentialité. La technologie ferroélectrique possède un potentiel inégalé notamment en termes de consommation d'énergie permettant d'accéder à des fonctionnalités non-volatiles à un coût très bas et une efficacité surpassant celle des technologies concurrentes.

Sur la base des travaux pionniers sur la fabrication de mémoires ferroélectriques HZO (HfZrO₂) bien plus respectueuses de l'environnement que ses prédécesseurs à base de plomb PZT (PbZrTiO₃), **le projet FerroFutures propose une approche de co-optimisation entre la technologie, le circuit et le système qui sera mise en œuvre selon deux axes :**

- **l'optimisation d'un composant ferroélectrique (FeMFET) à basse tension, avec une endurance supérieure à 10¹² cycles, une lecture non destructive, et son intégration en circuits innovants pour le calcul embarqué à base de microcontrôleurs ;**
- **la conception de circuits et d'architectures en rupture pour la réalisation d'un système de calcul (vectoriel) de type data logger haut débit (≥100Mo/s) sur la plateforme du CEA MAD200 dont le démonstrateur donnera lieu à une puce de test.**

63

EMCOM

Chip-agnostic Hardware-Aware Training for ADC-Efficient BNNs in SOT-MRAM Crossbars

Bruno Lovison Franco¹, Aymen Romdhane², Jonathan Miquel², David Novo¹, Pascal Benoit¹

1. Laboratoire d'Informatique, de Robotique et de Microélectronique de Montpellier, Microélectronique, Université de Montpellier, CNRS, Montpellier, France
2. Université Grenoble Alpes, CEA, CNRS, Grenoble INP, SPINTEC, Grenoble, France

Analog in-memory computing (IMC) accelerates edge machine learning, particularly when using Binary Neural Networks (BNNs). While BNNs use 1-bit inputs and weights, output activations require multi-bit Analog-to-Digital Converters (ADCs), creating significant energy and latency bottlenecks. Trading ADC precision for efficiency typically degrades model accuracy. We propose a SPICE-based Hardware-Aware (HWA) training method to reduce these ADC requirements. Demonstrated on an SOT-MRAM crossbar, our solution injects SPICE simulation data into the training framework, enabling the network to learn quantization and error patterns. This approach supports both chip-specific adaptation to unique defects and chip-agnostic robustness against process variations. On ImageNet, our HWA-trained models achieve near-software baseline results at 4, 5, and 6 bits, with a maximum accuracy drop of only 0.83% for chip-specific and 2.62% for chip-agnostic regimes.

References :

- [1] Vinay Joshi, et al. 2020. Accurate Deep Neural Network Inference Using Computational Phase-Change Memory. *Nature communications* 11, 1 (2020), 2473.
[2] Malte J Rasch, et al. 2023. Hardware-Aware Training for Large-Scale and Diverse Deep Learning Inference Workloads Using In-Memory Computing-Based Accelerators. *Nature communications* 14, 1 (2023), 5282.

Aknowledgement

Remerciement aux partenaires du consortium tels que IEMN, LAAS, CEA-Leti, LTM, XLIM, ANR-22-PEEL-0007

64

EMCOM

A fast algorithm to simulate EqProp on the non-linear resistive networks with nonideal non-linearities and generalized bidirectional amplification

Filip Osana^{1,2}, Julie Grollier¹, Damien Querlioz²

1. Laboratoire Albert Fert, CNRS, Thales, Université Paris-Saclay, Palaiseau, France
2. Université Paris-Saclay, CNRS, C2N, Palaiseau, France

Equilibrium Propagation has emerged as a promising method to train physical neural networks [1]. Resistor networks are a natural substrate because they exhibit analog behaviour and benefit from a local learning rule [2]. Electrical circuit simulators like SPICE, which are widely used to model analog networks, provide high precision but suffer from long simulation times, which makes them impractical.

A recent work proposed using a fast algorithm based on the exact coordinate-descent to simulate deep resistive networks [3]. While this delivers massive speedups, the formulation assumes a linear electrical network, with the idealized diodes as the non-linearities. Here, we extend the exact coordinate-descent approach to support simulating piecewise-linear functions, polynomial nonlinearities, and exponential nonlinearities within a single framework. For the non-linearities, where the closed-form solution of an individual coordinate-descent step may not be available, we employ root finding with the automatic differentiation. Using an architecture identical to Kendall et al. [2] in size and nonlinearity, we train a network on MNIST. The training completes in under two hours with machine-precision equilibria, which yields a 100× speedup compared to SPICE simulations.

As electrical networks become deeper, amplification becomes a critical issue because voltage drops across the resistive elements - which encode signal - reduce with depth. Including amplification in the deep resistive networks is non-trivial: amplification breaks reciprocity, which makes the conductance/weight matrix asymmetric. On the other hand, EqProp requires that the networks dynamics minimize a well-defined energy, which typically holds only for symmetrical systems. Kendall et al [2] proposed using a matched bidirectional amplifier that amplifies the voltage by a factor A in one direction and de-amplifies the current by $B=1/A$ in the other, however without a theoretical justification.

Here, we provide a theoretical foundation for it and generalize this concept to any bidirectional amplifier with $A, B > 0$. We establish conditions under which a well-defined energy functional exists despite asymmetry in the conductance matrix and the resulting non-reciprocity, thereby proving that such amplified networks can still minimize an energy. Finally, the effects of the amplification are included in the coordinate-descent framework.

These results open several perspectives. By enabling fast simulation with the physical nonlinearities, we open the way to scaling EqProp on deep resistive networks to larger datasets while retaining high simulation accuracy. In parallel, we establish a theoretical guarantee that any bidirectional amplifier stage can be included in the EqProp networks. This solves the problem of the vanishing signal, while making its implementation easier.

References :

- [1] Scellier, Benjamin, and Yoshua Bengio. "Equilibrium Propagation: Bridging the Gap between Energy-Based Models and Backpropagation." *Frontiers in Computational Neuroscience*, vol. 11, 2017, article 24. Frontiers Media SA, <https://doi.org/10.3389/fncom.2017.00024>.
[2] Kendall, Jack, et al. «Training end-to-end analog neural networks with equilibrium propagation.» arXiv preprint arXiv:2006.01981 (2020).
[3] Scellier, Benjamin. «A fast algorithm to simulate nonlinear resistive networks.» arXiv preprint arXiv:2402.11674 (2024).

Aknowledgement

This work benefited from France 2030 government grants managed by the French National Research Agency (ANR-22-PEEL-0010).

Orbital-to-Spin Conversion Integration in SOT-MTJs with Vertical Non-Local Magnetization Control

C. C. M. Capriata¹, M. Biagi¹, C. Bouchard², L. Hutin², B. Viala², R. C. Sousa¹, and K. Garello¹

¹ Université Grenoble Alpes, CEA, CNRS, Grenoble-INP, SPINTEC, Grenoble 38054, France
² CEA Leti, Grenoble 38054, France

Spin-orbit torque (SOT) enables ultra-fast, energy-efficient magnetization switching, making it a promising mechanism to introduce MRAMs for cache memories applications [1]. However, present SOT-MRAM devices, Fig.1(a), face write efficiency limitations, with charge-to-spin conversion (θ_{DL}) reaching ~ 45%, far below the projected ~ 80% needed to comply with current delivery of advanced transistors nodes [2]. Recent advances in orbital current physics, evidenced in a wide class of materials, offer a path to enhance θ_{DL} [3, 4]. To exploit orbital effects – such as the orbital Hall effect (OHE), and the orbital Rashba-Edelstein effect (OREE) – in SOT-MTJ devices, spin-orbit coupling (SOC) is required to convert the orbital current into spin current. This can be achieved by selecting a ferromagnet (FM) with sizable SOC, such as Ni. Another solution, which has the benefit of a less restrictive material choice, is to introduce a strong SOC conversion layer between the orbital source and the ferromagnet [5]. Here, we study the Ta(3-30nm)/W(1-4nm) system Fig.1(b), revealing a large additional spin-orbit torque contribution arising from Ta, a four-fold increase compared to the spin Hall effect in Ta alone, attributed to the orbital Hall contribution. This system exhibits efficiencies comparable to W-based SOT systems, but with more robust perpendicular magnetic anisotropy (PMA), and compatibility with 400C annealing, Fig.1(c). Leveraging these advantages, we integrate the Ta/W system into 3-terminal SOT-MTJ devices, showing a level of performance similar to that of W-based systems. Our results show that orbital physics can be easily integrated into SOT-MTJ systems, offering a viable strategy to enhance SOT-MRAM efficiency, Fig.1(d). In addition, we propose and demonstrate a proof-of-concept for vertical non-local switching of SOT-MTJ using orbital torques, simplifying bottom-pinned SOT-MRAM fabrication.

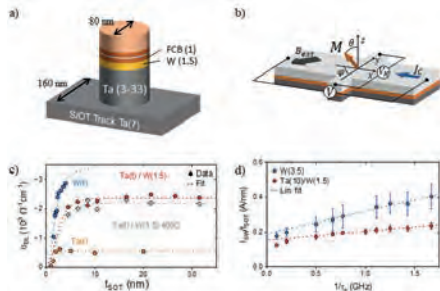


Figure 1. (a) 3-terminal MTJ. (b) Hall bar scheme. (c) θ_{DL} for W Ta/W and 400C. (d) electrical results

References :

- [1] V. Krizakova, et al, "Spin-orbit torque switching of magnetic tunnel junctions for memory applications," vol. 562, p. 169692.
- [2] V. D. Nguyen, et al, "Recent progress in spin-orbit torque magnetic random-access memory," vol. 2, no. 1, p. 48, publisher: Nature Publishing Group.
- [3] D. Go and H.-W. Lee, "Orbital torque: Torque generation by orbital current injection," vol. 2, no. 1, p. 013177, publisher: American Physical Society.
- [4] R. Gupta, et al, "Harnessing orbital hall effect in spin-orbit torque MRAM," vol. 16, no. 1, p. 130, publisher: Nature Publishing Group.
- [5] G. Sala and P. Gambardella, "Giant orbital hall effect and orbital-to-spin conversion in $\text{3d}\text{d}_x$, $\text{5d}\text{d}_x$, and $\text{4f}\text{d}_x$ metallic heterostructures," vol. 4, no. 3, p. 033037, publisher: American Physical Society.

Acknowledgement

This work is supported by: the France 2030 government investment plan, managed by the French National Research Agency under grant reference PEPR Electronique (ANR-22-PEEL-0009); the French RENATECH network, implemented on the Upstream Technological Platform in Grenoble (PTA) (ANR-22-PEEL-0015); the Carnot project PRIME SPOT (ANR P-22-03813); the Horizon Europe grant 101183277 in the framework of the Chips JU NanoC Pilot Line; and ORCHID program (project 52694UJ), funded by the French Ministry for Europe and Foreign Affairs, and for Higher Education and Research and the National Science and Technology Council.

Modulation of Spin-Orbit Torque Efficiency Using Ion-Beam Irradiation for SOT-MRAM

Ram Singh Yadav¹, Matthieu Grelier², Yanis Sassi², Corrado C. Capriata³, Kévin Garello², and Dafiné Ravelosona^{1,2}

¹ Centre de Nanosciences et de Nanotechnologies, CNRS, Université Paris-Saclay, 10 boulevard Thomas Gobert, Palaiseau 91120, France
² Spin-Ion Technologies, 10 Boulevard Thomas Gobert, Palaiseau 91120, France
³ Université Grenoble Alpes, CEA, CNRS, Grenoble-INP, SPINTEC, Grenoble 38000, France

Spintronic devices based on Heavy-metal/Ferromagnet/Oxide heterostructures can exhibit strong perpendicular magnetic anisotropy (PMA) and enable efficient spin-orbit-torque (SOT)-induced magnetic switching [1–3]. Recently, ion-beam irradiation has emerged as a powerful technique to precisely engineer interfaces at atomic scale [4–6] and consequently tune the SOT properties, making it highly attractive for next-generation of SOT magnetic random-access memory (SOT-MRAM). In this work, we investigate the influence of He⁺ ion irradiation on the SOT properties of W/CoFeB/MgO and Ta/W/CoFeB/MgO heterostructures. First, we have optimized the post-annealing conditions to achieve the crystallization of the CoFeB-MgO layers that is needed in full Magnetic Tunnel Junctions. From out-of-plane M-H measurements we observe that the W/CoFeB/MgO sample annealed at 350 °C exhibits the maximum coercivity consistent with crystallization and high PMA, as shown in Figure 1. In contrast, the Ta/W/CoFeB/MgO sample shows square hysteresis loops but no clear trend as a function of the annealing temperature. At next step, we started investigating the influence of He⁺ on magnetic properties of the FM layer (Magnetic anisotropy, saturation magnetization Ms), as well as their potential to modify SOT material conductivity and to increase SOT efficiency. I will present the preliminary results obtained so far in this context.

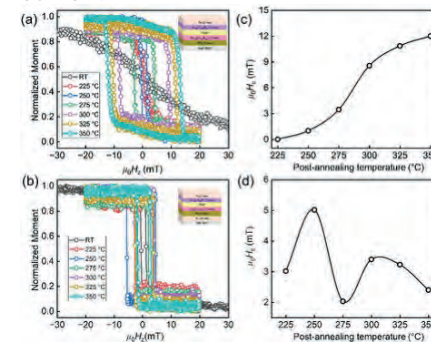


Figure 1. (a) and (b) Normalized magnetic moment as a function of out-of-plane magnetic field for the W/CoFeB/MgO and Ta/W/CoFeB/MgO samples, respectively. (c) and (d) Variation of coercivity as a function of post-annealing temperature.

References :

- [1] S. Ikeda, et al, Nat. Mater. 9(9), 721 (2010).
- [2] L. Liu, et al, Phys. Rev. Lett. 109 (9), 096602 (2012).
- [3] L. Liu, et al, Science 336 (6081), 555 (2012).
- [4] C. Balan, et al, Appl. Phys. Lett. 122, 162401 (2023).
- [5] R. Juge et al, Nano Letters 2, 2989-2996 (2021)
- [6] X. Zhao, Appl. Phys. Lett. 116, 242401 (2020)

Acknowledgement
ANR-22-PEEL-0009

67

EMCOM

Stochastic magnetic component networks for low-power cognitive computing

H. Levices¹, A. Iftakher³, K. Harabil³, P. Talatchian², K. Garelo², D. Querlioz³, L. Hutin¹

1. CEA-LETI, University Grenoble-Alpes, Grenoble, France

2. SPINTEC, University Grenoble-Alpes, Grenoble, France

3. C2N, CNRS, University Paris-Saclay, Paris, France

Traditional von Neumann architectures struggle with performance and energy efficiency when tackling complex computational challenges, such as NP-hard combinatorial optimization problems. Recent proposals aim to build specific hardware accelerators inspired by the Ising model [1, 2], describing recurrent neural networks with binary stochastic activations. The expected benefits stem from their amenability to executing local search algorithms with Simulated Annealing (SA), while processing the data locally and minimizing explicit update instructions.

In this work, we combine stochastic Magnetic Tunnel Junctions (sMTJ) as neurons interconnected by an OxRAM coupling array for the weights. The resolution of NP-hard optimization problems is demonstrated, including small graph-partitioning instances (Max-Cut and Graph Coloring) solved experimentally using the two hybrid technologies (CMOS+memristors, CMOS+MTJ) [3]. Design projections, energy estimates, and scalability analyses are also provided for larger, future network implementations, illustrating both scalability and potential impact.

References :

[1] K. Y. Camsari et al, *Phys. Rev. X*, vol.7, no.3, p. 031014, 2017

[2] K. Kim et al, *IEDM*, IEEE, pp.1-4, 2024

[3] M. A. Iftakher et al, arxiv 2506.14676, 2025 [4] L. Soumah et al, *Phys. Rev. Appl.*, vol.24, p. L011002, 2025

Acknowledgement

This work was partly supported by the french RENATECH network, implemented at the Upstream Technological Platform in Grenoble PTA (ANR-22-PEEL-0015) and by France 2030 government investment plan managed by the French National Research Agency under grant reference PEPR- Electronique (ANR-22-PEEL-0009)

68

EMCOM

2DEG based on ferroelectric Pb(Zr,Ti)O₃ thin films heterostructure towards non-volatile ferroelectric logic

Thomas Buttiens^{1,2}, Anouk Goossens¹, Luis M. Vicente Arche¹, Stephane Chiroli¹, Elzbieta Gradauskaite¹, Marko Kuveždić¹, Davide Cammilleri², Maxime Vallet³, Brahim Dkhil³, Thomas Maroutian², Manuel Bibes¹

1. Laboratoire Albert Fert, CNRS, Thales, Université Paris-Saclay, Palaiseau (France)

2. Centre de Nanosciences et de Nanotechnologies, CNRS, Université Paris-Saclay, Palaiseau (France)

3. Université Paris-Saclay, CentraleSupélec, CNRS, Laboratoire SPMS, 91190 Gif-sur-Yvette (France)

Non-volatile logic concepts based on ferroelectric materials are emerging as compelling candidates for ultralow-power computing, ferroelectric spin-orbit (FESO) architectures offers unique opportunities for voltage-driven operation and intrinsic memory functionality [1]. A key requirement for FESO devices is the ferroelectric control of efficient spin-charge conversion, which has so far been demonstrated using two-dimensional electron gases (2DEGs) in ferroelectric oxides only at low temperature in bulk SrTiO₃ (STO).

Here, we take a decisive step toward room-temperature, low-voltage operation by replacing STO crystals with thin films of the robust room-temperature ferroelectric Pb(Zr,Ti)O₃ (PZT). We investigate the formation of a 2DEG at the PZT/Al interface via redox engineering. In contrast to the well-established STO/Al system, where Al deposition induces Ti reduction and a high-mobility 2DEG [2], we observe a fundamentally different interfacial chemistry: Pb migration toward the surface leads to the formation of a metallic Pb layer. While the interface is conducting at room temperature, although it exhibits low mobility that renders it unsuitable for spin-charge conversion.

To overcome this limitation, we introduce an ultrathin STO buffer layer atop the PZT. This interlayer effectively suppresses Pb out-diffusion and stabilizes a metallic interfacial state with carrier mobilities comparable to conventional STO-based 2DEGs. These results demonstrate a viable materials strategy to combine room-temperature ferroelectricity with high-mobility oxide 2DEGs, opening a realistic pathway toward ferroelectric control of spin-charge interconversion. The STO/PZT platform thus represents a promising building block for next-generation FESO logic devices, bridging a critical gap between fundamental oxide physics and practical low-power spintronic applications.

References :

[1] P. Noël et al., "Non-volatile electric control of spin-charge conversion in a SrTiO₃ Rashba system," *Nature*, vol. 580, no. 7804, pp. 483–486, Apr. 2020, doi: 10.1038/s41586-020-2197-9.

[2] D. C. Vaz et al., "Mapping spin-charge conversion to the band structure in a topological oxide two-dimensional electron gas," *Nat. Mater.*, vol. 18, no. 11, pp. 1187–1193, Nov. 2019, doi: 10.1038/s41563-019-0467-4.

Acknowledgement
ANR-22-PEEL-0009

GAGNANT

Thermal robustness enhancement of all-optical switching tunnel junctions based on Tb/Co multilayers

Quoc Trung Trinh¹, Jun-Xiao Lin², Boonthum Kunyanguyen², David Salomoni¹, Stephane Auffret¹, Gregory Malinowski², Ioan-Lucian Prejbeanu¹, Liliana D. Buda-Prejbeanu¹, Michel Hehn², Stephane Mangin², and Ricardo C. Sousa¹

1. Université Grenoble Alpes, CEA, CNRS, Grenoble INP, SPINTEC, 38000 Grenoble, France
2. Université de Lorraine, CNRS, IJL, F-54000 Nancy, France

All-Optical Switching (AOS) in spintronic devices has gained a great interest due to its femtosecond switching time-scale, low power consumption, and enables a compact two-terminal design for Magnetic Random Access Memory (MRAM) devices. AOS behavior has been observed in several Rare-earth-Transition Metal (RE-TM) systems [1, 2], notably in Tb/Co MLs, where its reversal mechanism follows the All-Optical-Helicity Independent Switching [3]. This switching behavior occurs in a Co-dominant composition, governed by the change of local anisotropy induced by ultrafast localized heating. The integration of Tb/Co multilayers in perpendicular magnetic tunnel junctions (MTJ) successfully demonstrated toggle-switching behavior in a 100-nm-diameter pillar using 50-fs laser pulses without an external field [4]. However, the thermal resilience of the magnetic stack was limited to 250-270°C, representing a significant technical challenge for CMOS process integration. To enhance the thermal robustness, we propose an integration of a trilayer FeCoB/MgO/FeCoB capping structure directly coupled with the Tb/Co MLs and FeCoB to form a free layer system. By integrating the capping block, the magnetic anisotropy of the system is increased by the additional MgO-FeCoB interface, enabling the system to withstand higher temperatures. As illustrated in the Figure 1(b), the region responsible for optical switching exhibits a narrow width when the annealing temperature increases, yet remains stable at 350°C before degrading at higher temperatures. This improvement allows the structure to be fabricated at 300°C, which is a standard annealing temperature for the fabrication of MRAM devices. Figure 1(c) illustrates an 80-nm pillar with a resistance area of $7.5 \Omega \cdot \mu\text{m}^2$, showing a distinct resistance state RAP and RP in a zero field. Switching attempts on this device result in full magnetic reversal under laser excitation. Further optimization of the Tb and Co layer thicknesses is required to ensure robust toggle switching for every single-pulse excitation at the device level.

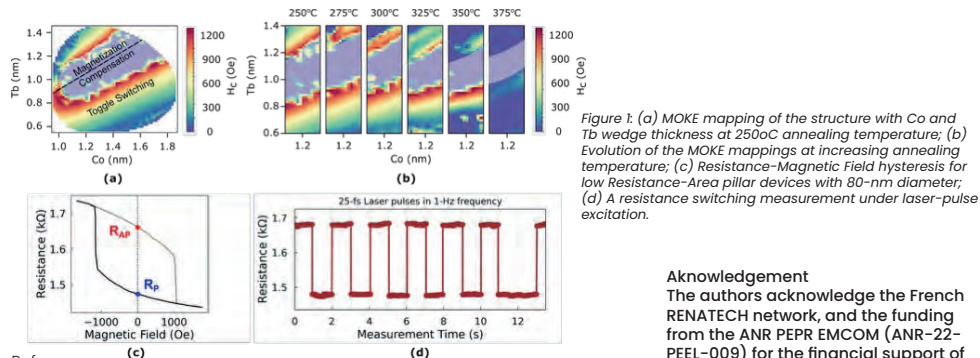


Figure 1: (a) MOKE mapping of the structure with Co and Tb wedge thickness at 250°C annealing temperature; (b) Evolution of the MOKE mappings at increasing annealing temperature; (c) Resistance-Magnetic Field hysteresis for low Resistance-Area pillar devices with 80-nm diameter; (d) A resistance switching measurement under laser-pulse excitation.

Acknowledgement

The authors acknowledge the French RENATECH network, and the funding from the ANR PEPR EMCOM (ANR-22-PEEL-009) for the financial support of this work.

References :

- [1] I Radu, et al. Nature 472.7342 (2011).
- [2] L Wang, et al. Proceedings of the National Academy of Sciences 119.24 (2022).
- [3] Y Peng, D Salomoni, G Malinowski, et al. Nature Communications 14, 5000 (2023).
- [4] D Salomoni, Y Peng, L Farcis, et al. Physical Review Applied 20, 034070 (2023).

Model agnostic meta-learning with perturbation-based learning

Matilde Piccoli^{1,2}

1. CEA-Leti, Grenoble, France,
2. Univ. Paris-Saclay, C2N, Palaiseau, France

On-chip learning with resistive memory remains limited by device variability, endurance constraints, and the high computational overhead of gradient backpropagation. This work investigates a hardware-algorithm co-design approach for on-chip learning on ReRAM crossbar arrays, combining Model-Agnostic Meta-Learning (MAML) [1] with perturbation-based learning rules [2] compatible with in-memory computation. MAML is leveraged to minimize the number of on-chip adaptation steps, significantly reducing write operations and stress on ReRAM devices [3]. To further align learning with hardware constraints, gradient perturbation (GP) is explored as alternatives to exact backpropagation, enabling weight updates using local signals and intrinsic device noise. Early on-chip-oriented simulations, incorporating multilevel conductance quantization and noise, show that few-shot classification accuracies up to ~95% can be achieved with only a small number of on-chip update steps for Omniglot dataset. This ongoing work aims to experimentally validate perturbation-based meta-learning on ReRAM hardware and to co-optimize learning rules and programming strategies for robust multilevel weight encoding. The results suggest a promising direction toward scalable, energy-efficient, and decentralized learning systems implemented directly in memory.

References :

- [1] C. Finn, P. Abbeel, S. Levine, "Model-Agnostic Meta-Learning for Fast Adaptation of Deep Networks," Proc. ICML, Sydney, 2017.
- [2] S. Dalm, M. van Gerven, and N. Ahmad, "Node Perturbation Can Effectively Train Multi-Layer Neural Networks," arXiv preprint arXiv:2310.00965 [cs.LG], 2025.
- [3] M. Paillo, M. Piccoli, et al., "Meta-Learning for Decentralized Training on ReRAM Devices," Proc. IEEE Symposium on VLSI Technology and Circuits, 2024.

Acknowledgement

We acknowledge funding support from the European Research Council (consolidator grant DIVERSE: 101043854) and through France 2030 government grant (BEP: ANR-22-PEEL-0010).

RRAM-Based In-Memory Computing Accelerator for On-Chip Learning

M. H. Diallo¹, E. Muhr¹, F. Jebali¹, J.-P. Walder¹, H. Perrin-Raffalli¹, T. Ballet², T. Dupuis², A. Renaudineau², E. Vianello³, F. Andrieu³, F. Melul¹, J.-D. Aguirre-Morales¹, D. Querlioz², J.-M. Portal¹

1. Aix-Marseille Univ, Univ. de Toulon, CNRS, IM2NP, Marseille, France
 2. Université Paris-Saclay, CNRS, C2N, Palaiseau, France
 3. Université Grenoble-Alpes, CEA, LETI, Grenoble, France

Analog RRAM is highly efficient for on-chip inference, providing important energy savings [1]. However, on-chip learning poses greater challenges due to the high energy consumption of gradient-descent-based learning algorithms, the memory overhead associated with storing gradients and activations, and the endurance limitations of non-volatile memories used to represent synaptic weights.

In 2024, we introduced a hardware-oriented version of the Forward-Forward algorithm [2], specifically adapted for energy-efficient learning with resistive memory [3]. We demonstrated that on-chip learning challenges can be addressed by using alternative learning algorithms that do not rely on gradient descent, combined with device optimization.

Extending this work to hardware, we present a RRAM-based in-memory computing accelerator for on-chip learning. The accelerator leverages analog matrix-vector multiplication in RRAM crossbar arrays, along with digital control circuitry.

High-accuracy heartbeat classification is demonstrated using real ECG measurements through software-based learning simulations employing the RRAM-compatible Forward-Forward algorithm [3]. The accelerator has been fully designed and sent to fabrication. Silicon measurements will be conducted to evaluate on-chip learning performance on deep learning workloads.

References :

- [1] Ielmini, D., Wong, H.S.P. In-memory computing with resistive switching devices. *Nat Electron* 1, 333–343 (2018).
- [2] Hinton, G. The Forward-Forward Algorithm: Some Preliminary Investigations. *arXiv preprint arXiv:2212.13345* (2022).
- [3] Imbert, B. et al. Forward-Forward Learning Exploiting Low-Voltage Reset of RRAM. *IEEE International Electron Devices Meeting (IEDM)*, (2024).

Integrated waveguide-coupled nanolaser arrays in non-Hermitian regimes

Manar Reriedj, Fabrice Raineri, Guilhem Madiot

Institut de Physique de Nice (INPHYNI), CNRS – Université Côte d'Azur, France

Non-Hermitian photonics has recently emerged as a powerful framework to describe and exploit nanophotonics systems with gain and loss, enabling the observation of singular features such as exceptional points and their associated properties [1,2].

In this work, we investigate the interaction between two integrated semiconductor nanolasers. The InP-based photonic crystal nanolasers are distantly coupled through a common silicon-on-insulator waveguide. This approach, which relies on the integration of single mode nanolasers on a SOI circuitry, allows for a rich and tailorable modal configuration [3]. In addition, it allows for the exploration of nonlinear regimes and of the associated dynamics, which is yet unexplored in the context of non-Hermitian photonics.

Thus, by combining coupled-mode theory, numerical simulations, and experimental work, we aim to characterize key phenomena related to emission directionality, including directionality switching dynamics and collective nonlinear behaviors such as self-pulsing. These effects are of particular interest for potential applications in ultrafast on-chip optical routing and all optical switching.

References :

- [1] M.-A. Miri and A. Alù, Exceptional points in optics and photonics, *Science* 363, aar7709 (2019).
- [2] K. Ji et al., Tracking exceptional points above the lasing threshold, *Nature Communications* 14, 8304 (2023).
- [3] G. Madiot et al., Harnessing coupled nanolasers near exceptional points for directional emission, *Science Advances* 10, eadr8283 (2024).

Aknowledgement

This work is supported by the PEPR Électronique – BioElectronPhoton (BEP) project.
ANR-22-PEEL-0010

Development and application of 3D integrated photonics for neuromorphic computing

Jacob Puhalo-Smith¹, Damien Querlioz², Elisa Vianello³, Jean-Michel Portal⁴, Daniel Brunner¹

1. Université Marie et Louis Pasteur, CNRS UMR 6174, Institut FEMTO-ST, 25000, Besançon, France

2. Université Paris-Saclay, CNRS, Centre de Nanosciences et de Nanotechnologies, Palaiseau, France.

3. Université Grenoble Alpes, CEA, LETI, Grenoble, France.

4. Aix-Marseille Université, CNRS, Institut Matériaux Microélectronique Nanosciences de Provence, Marseille, France.

As conventional computer architectures approach their physical limits and the widespread adoption of AI continues to accelerate, sustaining computing capacity efficiently is becoming increasingly challenging yet more critical than ever [1]. This has motivated the search for novel computing paradigms. One promising approach is the design and fabrication of unconventional, low-power integrated opto-electronic computing substrates. The Bio Electron Photon (BEP) project is a collaboration aims develop such unconventional paradigms.

The work presented here focuses on the design and fabrication of three-dimensional optical interconnect circuits [2]. By leveraging the intrinsic properties of light, these circuits enable low-power, high-speed, and highly parallel information transfer, while three-dimensional topologies allow for increased I/O density within a compact footprint [2, 3]. We present an overview of the 3D lithography techniques used to fabricate the optical interconnects and introduce our modular design strategy for producing optical interconnect circuits. Using an optimization algorithm, we are able to find circuit topologies to approximate linear operation allowing all-optical data processing. An update of progress made in design and fabricating these circuits will be given along with some potential future application.

References :

[1] Shalf, John. «The future of computing beyond Moore's Law.» Philosophical Transactions of the Royal Society A 378.2166 (2020): 20190061.

[2] Moughames, Johnny, et al. «Three-dimensional waveguide interconnects for scalable integration of photonic neural networks.» Optica 7.6 (2020): 640-646.

[3] Miller, David AB. «Optical interconnects to electronic chips.» Applied optics 49.25 (2010): F59-F70.

Acknowledgement

This work is supported by the PEPR Électronique – BioElectronPhoton (BEP) project.
ANR-22-PEEL-0010

Experimental demonstration of a hybrid sMTJ/Memristor Ising Machine with intrinsic annealing

M-A. Iftakher¹, H. Levesics², A. Renaudineau¹, K-E. Harabi², P. Talatchian³, K. Garelo³, L. Hutin², D. Querlioz¹

1. Université Paris-Saclay, CNRS, C2N, Palaiseau, France

2. Université Grenoble-Alpes, CEA, LETI, Grenoble, France

3. Grenoble-Alpes, CEA, CNRS, Grenoble INP, SPINTEC, Grenoble, France

Hardware Ising machines address combinatorial optimization problems by searching for low-energy configurations of interacting spins [1]. Memristors and stochastic magnetic tunnel junctions (sMTJs) are well suited for these tasks but raise challenges related to variability, stability, and system integration.

Here, we demonstrate a hybrid Ising machine combining memristor crossbars for programmable couplings [2] and sMTJs as thermally activated spins [3]. A progressive RESET-based programming scheme enables stable multi-level conductance in the memristors, while accurate multiply-and-accumulate (MAC) operation is experimentally validated. The system reliably solves MAX-CUT and graph-coloring problems and shows no performance degradation after one month of storage [4]. Simulations further show that the system remains robust as the problem size increases. Future work will focus on improving variability control and enabling scaling through 3D integration.

References :

[1] A. Lucas, Front. Phys. 2 (2014), 5.

[2] M. Jiang, K. Shan, C. He, et al., Nat. Commun. 14 (2023), 5927.

[3] B. Sutton, K. Camsari, B. Behin-Aein, et al., Sci. Rep. 7 (2017), 44370.

[4] M. A. Iftakher, H. Levesics, K.-E. Harabi, et al., arXiv:2506.14676 (2025)

Acknowledgement

This work is supported by the PEPR Électronique – BioElectronPhoton (BEP) project.
ANR-22-PEEL-0010

75

BEP

Model-Free optical manipulation through disordered media using a SLM

Jordi Lopez Leyva¹, Matilde Harry¹, Anas Skalli¹, Damien Querlioz², Elisa Vianello³, Jean-Michel Portal⁴, Daniel Brunner¹

1. Université Marie et Louis Pasteur, CNRS, institut FEMTO-ST, F-25000 Besançon, France

2. Université Paris-Saclay, CNRS, Centre de Nanosciences et de Nanotechnologies, Palaiseau, France

3. Université Grenoble Alpes, CEA, LETI, Grenoble, France

4. Aix-Marseille Université, CNRS, Institut Matériaux Microélectronique Nanosciences de Provence, Marseille, France

Integrating photonics with advanced computing architectures enables new approaches to information processing.[1] This work investigates three-dimensional (3D) photonic integration with CMOS electronic integrated circuits (ICs) and memristive programming for neuromorphic computing.[2] This photonic platform aims to overcome the energy and latency limitations of conventional electronic communication within neural network computing frameworks, as well as the exponential increase in interconnect with area compared to the linear increase with volume in 3D circuits.[3] The 3D photonic circuits are fully all-optically reconfigurable and controlled using the black-box algorithm Parameter Exploring Policy Gradient (PEPG). Standard PEPG and a memory-inclusive variant are analyzed to assess limitations. This study is carried out through simulations and experimental demonstrations, including wavefront control through random media using a spatial light modulator to reconstruct a target image.

References :

[1] L. Grenouillet, P. Philippe, J. Harduin, N. Olivier, P. Grosse, L. Liu, T. Spuesens, P. Régreny, F. Mandorlo, P. Rojo-Romeo, et al., «Towards Optical Networks-on-Chip Using CMOS Compatible III-V/SOI Technology», in Proc. Solid State Devices and Materials (SSDM) Conf., 2010.

[2] D. Bonnet, T. Hirtzlin, A. Majumdar, T. Dalgaty, E. Esmahotto, V. Meli, N. Castellani, S. Martin, J.-F. Nodin, G. Bourgeois, et al., «Bringing uncertainty quantification to the extreme-edge with memristor-based Bayesian neural networks», Nature Communications, vol. 14, no. 1, p. 7530, 2023.

[3] A. Grabulosa, J. Moughames, X. Porte, and D. Brunner, «Combining one and two photon polymerization for accelerated high performance (3+1)D photonic integration», Nanophotonics, vol. 11, no. 8, pp. 1591–1601, 2022.

Aknowledgement

This work was partially supported by the French RENATECH network and its FEMTO-ST technological facility. ANR-22-PEEL-0010

76

BEP

Spiking nanolasers for all-optical neural networks

Daniel Lizotte, Fabrice Raineri

Institut de Physique de Nice, Université côte d'Azur

Spiking refers to the generation of a signal in the shape of a short pulse with high amplitude, which follows from the activation of an excitable system. Among the different types of excitable systems, the biological neuron stands out for its ability to perform complex computation when connected in a dense network, using only electrico-chemical spikes to transmit information to its neighbors. This behavior is of great interest for applications in artificial neural networks, as it is believed that spike-based communication is responsible for the low energy consumption of a human brain (~20W) [1], setting it apart from digital computers which consume orders of magnitude more power.

Recently, spiking and excitable behavior have been observed in photonic crystal (PhC) nanolasers, when paired with saturable absorption or in systems of coupled nanolasers [2,3]. This new platform enables dense integration on silicon photonics for the first time, thanks to the small form factor (<100 μm²) and low power consumption (<10mW). It has become of great interest to study these devices and propose hardware architectures that could mimic the brain's operation, receiving the benefits from both lower power consumption and analog optical computation. We aim to gain understanding of physical dynamics in the laser and compare it with known models of biological neurons to reproduce their behavior and their interactions in a network.

References :

[1] S. Herculano-Houzel, "Scaling of Brain Metabolism with a Fixed Energy Budget per Neuron: Implications for Neuronal Activity, Plasticity and Evolution," PLOS ONE, vol. 6, no. 3, p. e17514, Mar. 2011, doi: 10.1371/journal.pone.0017514.

[2] G. Madiot et al., "Harnessing coupled nanolasers near exceptional points for directional emission," Science Advances, vol. 10, no. 45, p. eadr8283, Nov. 2024, doi: 10.1126/sciadv.adr8283.

[3] B. Garbin et al., "Reconfigurable photonic neuron," in Integrated Optics: Devices, Materials, and Technologies XXVIII, SPIE, Mar. 2024, p. PC128890H. doi: 10.1117/12.3012122.

Aknowledgement

ANR-22-PEEL-0010

Stabilizing antiferroelectricity in oxide thin films

Krina Parmar^{1,2}, Pauline Dufour¹, Emma Texier², Cécile Carrétéro¹, Xiaoyan Li³, Florian Godel¹, Jirka Hlinka⁴, Brahim Dkhil⁵, Hugo Aramberri⁶, Jorge Íñiguez-González⁶, Stéphane Fusil¹, Alexandre Gloter³, Thomas Maroutian², Vincent Garcia¹

1. Laboratoire Albert Fert, CNRS, Thales, Université Paris-Saclay, 91767 Palaiseau, France
 2. Centre de Nanosciences et de Nanotechnologies, CNRS, Université Paris-Saclay, 91120 Palaiseau, France
 3. Laboratoire de Physique des Solides, CNRS, Université Paris-Saclay, 91405 Orsay, France
 4. Institute of Physics, Academy of Sciences of the Czech Republic, Na Slovance 2, 18221 Praha 8, Czech 11 Republic
 5. Université Paris-Saclay, CentraleSupélec, CNRS, Laboratoire SPMS, 91190 Gif-sur-Yvette, France
 6. Luxembourg Institute of Science and Technology (LIST), L-4362 16 Esch/Alzette, Luxembourg

Antiferroelectrics are characterized by antiparallel dipole ordering, zero net polarization, and a field-induced transition to a ferroelectric phase, producing a double polarization-electric field hysteresis. These properties are highly desirable for high-energy-density storage and neuromorphic devices². Neuromorphic devices rely on the stabilization of antiferroelectricity in ultrathin films. PbZrO₃, the prototypical antiferroelectric, can host complex polar textures³, including ferroelectric and antiferroelectric phases in bulk and ultrathin films⁴. While first-principles calculations suggested tensile strain could stabilize antiferroelectric order at the nanometer scale, there was no experimental demonstration because of the large lattice mismatch with conventional substrates. We demonstrate robust antiferroelectricity in ultrathin PbZrO₃ films epitaxially grown under tensile strain on LaLuO₃ artificial substrates. Electrical measurements reveal sharp double hysteresis loops, while atomic-scale imaging confirms stable antipolar order down to a thickness of 9 nm⁵. In order to obtain an antiferroelectric behavior in thinner films, we explored several strategies including synthetic antiferroelectrics based on ultrathin PbTiO₃ grown under tensile strain or CMOS compatible ZrO₂-based materials. In the first strategy, in-plane domains can be transformed to out-of-plane domains under perpendicular electric field, with an associated resistive switching that could mimic the behavior of neurons.

References :

- [1] Kittel, C. Theory of Antiferroelectric Crystals. *Phys. Rev.* 82, 729–732 (1951).
- [2] M. Bibes, J. Grollier, V. Garcia, N. Locatelli. Neuromimetic network and related production method. Patent FR3074337A1, US11551749B2
- [3] Liu, Y. et al. Translational Boundaries as Incipient Ferroelectric Domains in Antiferroelectric PbZrO₃. *Phys. Rev. Lett.* 130, 216801 (2023).
- [4] Qiao, L. et al. Polarization Evolution in Nanometer-Thick PbZrO₃ Films: Implications for Energy Storage and Pyroelectric Sensors. *ACS Appl. Nano Mater.* 5, 6083–6088 (2022).
- [5] Parmar, K. et al. Establishing a pure antiferroelectric PbZrO₃ phase through tensile epitaxial strain. *Nature Communications* 16, 6536 (2025)

Leakage reduction in FemFET memory by using FTJ-like stack

Lucas Martin Wisniewski¹, Franck Melul¹, Ian O'connor², Jean-Michel Portal¹

1. IM2NP, Department ACSE, Aix Marseille Université, Marseille, France
 2. INL, CNRS, Ecole Centrale de Lyon, Ecully, France

Non-volatile ferroelectric memories such as FTJ, FeRAM, and FeFET have attracted strong interest in recent years for In-Memory Computing applications. Among them, the Ferroelectric-Metal Field-Effect Transistor (FEMFET) architecture integrates a ferroelectric capacitor fabricated in the back-end-of-line and connected in series with the gate of a conventional MOS transistor [1]. This approach enables high endurance, fast read and write operations, and intrinsically non-destructive readout compared to other ferroelectric memory architectures [2].

However, FEMFET devices suffer from severe retention limitations, typically on the order of tens of seconds [3], significantly lower than FeFET or FeRAM. These limitations mainly originate from leakage currents through the ferroelectric capacitor [3]. In order to mitigate this leakage current, we propose to use an FTJ-like stack (MIFM) instead of a FeCAP-like stack (MFM) on the gate of the transistor. To evaluate benefits and drawbacks of this solution, we provide a comparison between both architectures. In results, even if the supplementary insulator layer lightly degrades ferroelectric properties, it allows ten times better endurance and retention. Thus, this represents a new milestone in FemFET development.

References :

- [1] Ni, K., et al. «SoC logic compatible multi-bit FeMFET weight cell for neuromorphic applications.» 2018 IEEE International Electron Devices Meeting (IEDM). IEEE, 2018.
- [2] Lederer, Maximilian, and Thomas Kämpfe. «Synaptic devices based on ferroelectric hafnium oxide: Recent advances, challenges, and future perspectives.» *Applied Physics Letters* 126.13 (2025).
- [3] Hwang, Junghyeon, et al. «The Effect of Ferroelectric/Dielectric Capacitance Ratio on Short-Term Retention Characteristics of MFMIS FeFET.» *IEEE Journal of the Electron Devices Society* (2024).

DTCO Framework for Design Space Exploration of Ferroelectric Logic Circuits

Sara Manna, Cédric Marchand, Damien Deleruyelle, Alberto Bosio, Ian O'Connor

Ecole Centrale de Lyon, INSA Lyon, CNRS, Université Claude Bernard Lyon 1, CPE Lyon, INL, UMR5270, 69130 Ecully, France

Intensive research efforts are underway to overcome the Von-Neumann bottleneck in traditional computing architectures, primarily manifested in limitations of throughput and energy efficiency. Among the promising alternatives under investigation are various Logic-in-memory (LiM) approaches, such as non-volatile logic circuits, which aim to bridge the gap between logic and memory units.

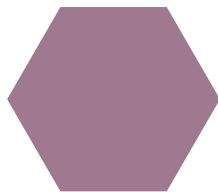
In this context, we explore non-volatile logic circuit design based on the Ferroelectric Field Effect Transistor (FeFET) technology, which is particularly attractive for weight-stationary hardware architectures, such as CNNs. The operating principle of these circuits relies on the threshold voltage shift of the FeFET: depending on the polarization state of the ferroelectric layer, the threshold voltage can be either increased or decreased. Consequently, logic functionality can be achieved by using the non-volatile ferroelectric polarization state as one data input and the applied gate voltage as a second data input.

This approach not only enables non-volatile logic design but also allows the implementation of compact logic gates with fewer transistors compared to conventional CMOS counterparts. However, designing and evaluating such circuits remains challenging. Therefore, we have developed a Design Technology Co-Optimization (DTCO) framework to assess the performance of such circuits under varying device parameters, programming voltages and timing conditions.



La première édition des journées scientifiques en 2023 - Poitiers





Thématique

Les actions transverses

CHOOSE

CEA-Leti | SPINTEC | INL

CHOOSE vise à développer une solution de co-optimisation technologie, circuit intégré et système. Il s'agit d'une approche originale intégrant toute la chaîne de valeur de la conception depuis les modèles des technologies jusqu'au benchmarking applicatif, en prenant en compte les outils de conception/synthèse et de simulation de circuits et d'architectures, les données des processus de fabrication, les aspects logiciels, compilateurs. Les études porteront sur les architectures d'accélérateurs de calcul utilisant des paradigmes avancés tels que le calcul approximé, vectoriel ou encore stochastique. CHOOSE permettra de projeter les développements technologiques du nano-composant unitaire sur la conception et les performances de circuits et d'architectures complexes pour les applications avancées.



ADICT

CRHEA | IEMN | Lab. A. Fert | SPINTEC | CEA-Leti

L'objectif de cette action concertée transverse est d'adresser les verrous qui bloquent jusqu'à présent l'intégration des matériaux bidimensionnels (Matériaux 2D) dans la filière électronique. Ces matériaux 2D n'ont pas été adoptés jusqu'à présent par une filière industrielle malgré les performances remarquables au niveau des composants individuels. **Nous proposons de montrer qu'il est possible d'obtenir des matériaux 2D monocristallins sur de grandes surfaces (taille du substrat), de pouvoir former des empilements d'hétérostructures complexes** soit par croissance in situ, soit par report par collage avec contrôle de l'angle d'empilement et d'intégrer ces matériaux sur une plateforme silicium. En s'appuyant sur le développement avancé des matériaux et des technologies de report, nous ferons la démonstration de composants à base de matériaux 2D qui pourront répondre aux enjeux de certains des projets ciblés du PEPR Électronique.

PAC

RENATECH | CEA-Leti

La R&D en laboratoire conduit à des PoC trop rarement déployées en milieu réel. En effet le packaging est le chaînon manquant. Les laboratoires développent des expertises et investissent, avec trop peu d'interactions avec toute la communauté. Enfin, le Packaging est souvent perçu plus comme une problématique d'ingénierie que scientifique.

Pour lever ces obstacles l'AC-PAC :

- **coordonnera les moyens/compétences pour optimiser l'usage des ressources, formaliser l'expression collective des besoins. Cette coordination perdurera au-delà du PEPR.**
- **coordonnera des développements spécifiques, et lèvera des verrous technologiques du PEPR Électronique, ou d'autres PEPRs.**
- **anticipera des besoins émergents.**
- **associera les moyens académiques (CNRS, Universités) et préindustriels (CEA-Leti).**

80

CHOOSE

A system–technology co-optimization methodology for near-memory computing systems

Hichem Benamara¹, Rosario Pronsato², Antoine Cauquil², Lorenzo Ciampolini¹, Maha Kooli¹, Pascal Vivet³, and Ian O'Connor²

1. LFIM, LIST/DSCIN, CEA, Grenoble, France

2. INL, CNRS, Ecole Centrale de Lyon, UMR5270, F-69130 Ecully

3. LIST/DSCIN, CEA, Grenoble, France

Conventional microprocessor-based computing systems struggle to cope with the energy, power, and performance constraints imposed by processing- and data-intensive applications such as artificial intelligence. To address this problem, there are many alternatives, both in terms of technology and architecture. In particular, Near-memory (NMC) or in-memory (IMC) computing systems [1].

For such a solution, the design space spans the entire hierarchy of computing abstraction levels. From technology, through design and architecture, to application, making exploration highly complex. To address this challenge. We need a solution for exploring the design space that links the technological and system levels from the earliest stages of the design flow, this is known as System–Technology Co–Optimization (STCO).

In this work we present our STCO approach that consists of a multi-level exploration workflow for evaluating NMC systems across all abstraction levels. The workflow integrates several key tools: a SystemC-based simulator for system-level modeling; TLM Power3 [2], which is a library for estimating static and dynamic energy of IPs across different technologies; and a DTCO framework, which provides low-level circuit and technology information to refine SystemC models of Non-volatile memories and IMC devices. The goal of the workflow is to enable designers to obtain performance, area, and energy metrics from a unified environment, and then determining the optimal solutions using a Python-based exploration cockpit.

References :

[1] W. Sun et al., «A Survey of Computing-in-Memory Processor: From Circuit to Application,» in IEEE Open Journal of the Solid-State Circuits Society, vol. 4, pp. 25–42, 2024, doi: 10.1109/OJSSCS.2023.3328290.

[2] D. Greaves and M. Yasin, «TLM POWER3: Power estimation methodology for SystemC TLM 2.0,» Proceeding of the 2012 Forum on Specification and Design Languages, Vienna, Austria, 2012, pp. 106–111.

81

CHOOSE

Emerging methodologies for design–technology co-optimisation for in-memory computing

Rosario Pronsato¹, Hichem Benamara², Antoine Cauquil¹, Lorenzo Ciampolini², Maha Kooli², Pascal Vivet³, Ian O'Connor¹

1. INL, CNRS, Ecole Centrale de Lyon, UMR5270, F-69130 Ecully, France

2. LFIM, LIST/DSCIN, CEA, Grenoble, France

3. LIST/DSCIN, CEA, Grenoble, France

With the growing demand for artificial intelligence applications, systems based on the von Neumann principle face a major bottleneck, related to the huge amount of required data movement and the associated energy and latency costs. To mitigate these limitations, memory-centric computing architectures have emerged, in which computational tasks are executed directly within or close to memory arrays. While this paradigm enables great gains in efficiency [1], it also introduces design trade-offs involving sizing, technology, and performance metrics.

Exploring this multi-dimensional design space using electric simulations alone rapidly becomes computationally expensive, especially when iterative optimization is used.

To address this challenge, we investigate a data-driven design exploration framework in which surrogate models are employed to approximate the behavior of resource-intensive simulations. By learning the relationships between a set of design parameters and performance objectives, such models enable fast evaluation of candidate designs and facilitate large-scale exploration and optimization.

The proposed approach is integrated into a Python-based design platform that allows systematic sampling of the design space, model training and optimization using genetic algorithms. Ultimately, this work aims to provide a scalable and extensible environment for decision making while doing design exploration of architectures that use new emerging technologies.

References :

[1] W. Sun et al., «A Survey of Computing-in-Memory Processor: From Circuit to Application,» in IEEE Open Journal of the Solid-State Circuits Society, vol. 4, pp. 25–42, 2024, doi: 10.1109/OJSSCS.2023.3328290.

82

CHOOSE

Scalable, energy-efficient SOT-MRAM crossbars for edge machine learning: design and evaluation

Aymen Romdhane¹, Bruno Lovison-Franco², Jonathan Miquel¹, David Novo², Lorena Anghel¹, Pascal Nouet², Kamal Danouchi¹, Guillaume Prenat¹, Pascal Benoit²

1. UGA/CNRS/CEA - SPINTEC Grenoble, France

2. LIRMM, University of Montpellier, CNRS - Montpellier, France

Binary Neural Networks (BNNs) [1] are well suited to analog In-Memory Computing (IMC), as their MAC operations can be efficiently implemented using XNOR-based computation in SOT-MRAM crossbars. However, conventional high-precision ADCs are energy-hungry and introduce significant latency, limiting IMC scalability [2]. This work proposes a flexible and scalable SOT-MRAM-based IMC architecture that exploits device resistance [3] characteristics and a time-to-digital conversion (TDC) scheme. By dynamically tuning ADC precision while accounting for process variations, the proposed design improves throughput by up to 2.5× and energy efficiency by up to 3.3×, with less than 0.5% accuracy loss on MNIST. Scalability analysis across multiple crossbar sizes shows a 0.6× reduction in MAC energy from 64×64 to 256×256 arrays, achieving up to 2.5 TOPS throughput and 224 TOPS/W. The architecture maintains competitive accuracy on CIFAR-10 and Keyword Spotting benchmarks, and includes digital post-processing overheads to provide a realistic end-to-end performance evaluation.

References :

- [1] Courbariaux, Matthieu, et al. «Binarized neural networks: Training deep neural networks with weights and activations constrained to+ 1 or-1.» arXiv preprint arXiv:1602.02830 (2016).
- [2] Aguirre, Fernando, et al. «Hardware implementation of memristor-based artificial neural networks.» Nature communications 15.1 (2024): 1974.
- [3] Doevenspeck, J., et al. «SOT-MRAM based analog in-memory computing for DNN inference.» 2020 IEEE Symposium on VLSI Technology. IEEE, 2020.

Acknowledgement
ANR-22-PEEL-0013

83

CHOOSE

Improving energy efficiency in AI through In-memory computing integration

Théo Dupuis, Damien Querlioz

C2N, CNRS, Université Paris-Saclay, Palaiseau, France

L'intelligence artificielle (IA) a révolutionné de nombreux domaines, mais sa mise en œuvre est associée à une consommation énergétique considérable. Si le calcul en mémoire, utilisant des composants innovants tels que les memristors et la MRAM, a démontré un fort potentiel quant à la réduction de la consommation énergétique, son intégration dans des systèmes programmables pose des défis majeurs. Les mouvements de données importants entre le processeur et la mémoire génère un goulot d'étranglement pouvant contribuer à une perte du bénéfice énergétique en limitant l'efficacité réel du matériel. Cette problématique est particulièrement prononcée lors de la phase d'apprentissage des modèles d'IA, qui nécessite d'importants mouvements de données, ainsi qu'une grande flexibilité des systèmes programmables. Ce projet vise à développer des architectures hybrides combinant calcul en mémoire et systèmes programmables basés sur l'architecture RISC-V. Un effort important d'optimisation de cette interface par l'emploi d'algorithmes d'apprentissage locaux, réduisant ainsi le goulot d'étranglement, ainsi que l'emploi de méthodes rigoureuses d'évaluation de la consommation, ont pour objectif de démontrer la faisabilité de l'apprentissage sur puce pour un faible coup énergétique.

References :

- [1] K.-E. Harabi et al., 'A memristor-based Bayesian machine', Nature Electronics, Jan. 2023.
- [2] G. Hinton, 'The Forward-Forward Algorithm: Some Preliminary Investigations', arXiv [cs.LG], 2022.
- [3] B. Imbert et al., 'Forward-Forward Learning Exploiting Low-Voltage Reset of RRAM', in 2024 IEEE International Electron Devices Meeting (IEDM), 2024, pp. 1-4.
- [4] F. Jebali et al., 'Powering AI at the edge: A robust, memristor-based binarized neural network with near-memory computing and miniaturized solar cell', Nature Communications, vol. 15, no. 1, p. 741, Jan. 2024.

Acknowledgement
ANR-22-PEEL-0013

Large scale fabrication of RF transistors and switches based on WSe_2

J. Fadel¹, G. Verdierre², M. Jamet², P. Troussel², L. Le Van-Jodin², B. Reig², N. Chapuis¹, M. Abou Daher¹, X. Wallart¹, H. Happy¹, E. Pallecchi¹

1. IEMN, Université de Lille, France
2. CEA Leti, Université de Grenoble Alpes, France

In the framework of the ADICT project, the partner IEMN-CARBON aims to produce components based on large scale 2D materials grown by PEPR partners. The objective is to extract the electrical properties of such materials and to demonstrate their potential for high-frequency analogue electronics applications. The first components to be explored are RF transistors and RF switches [1].

First, we focus on fabricating RF transistor based on WSe_2 material grown at IEMN by MBE directly on a GaP substrate [2], thereby eliminating the need for a transfer step. The fabrication process has been optimized, including a systematic investigation of various contact metals to enhance device performance. Two samples with different WSe_2 thicknesses were investigated to assess thickness-dependent effects. In addition, a statistical electrical characterization was performed on more than 50 devices per sample, including transistors and TLM structures, in order to evaluate device-to-device variability and process reproducibility.

A second ongoing study is dedicated to the development of a technological process for the fabrication of RF switches based on materials provided by our partners at CEA-Leti. The material used are WSe_2 and $PtSe_2$ grown by molecular beam epitaxy (MBE) at CEA [3], capped with a gold layer, and subsequently transferred onto a 2x2 cm silicon substrate. Electrical characterization, including DC and RF measurements, will be carried out to assess switching performance and device reliability.

References :

- [1] Myungsoo Kim et al 2022 Nat. Electron. 5 367–373
- [2] Niels Chapuis et al 2024 2D Mater. 11 035031
- [3] Céline Vergnaud et al 2020 Nanotechnology 31 255602

Aknowledgement
ANR-22-PEEL-0011

Large area epitaxial growth and transfer of 2D material for vertical and lateral architectures

G. Verdierre¹, C. Jegou¹, R. Sharma¹, I. de Moraes¹, L. Melo Costa², O. Renault², F. Bonelli¹, D. Jalabert³, H. Okuno³, A. Marty¹, M. Jamet¹

1. Université Grenoble Alpes, CEA, CNRS, IRIG-SPINTEC, 38000 Grenoble, France
2. Université Grenoble Alpes, CEA-LETI, 38000 Grenoble, France
3. Université Grenoble Alpes, CEA, IRIG-MEM, 38000 Grenoble, France

The emergence of memristors has driven the development of energy-efficient electronic devices, while terahertz technologies offer strong potential for high-data-rate wireless communications. Addressing the challenges of high-frequency operation and continued device scaling requires compact vertical architectures. Two-dimensional materials provide a compelling platform in this context, as their properties remain robust down to the atomic monolayer, enabling low switching voltages, high cutoff frequencies, and scalable device implementations, including horizontal architectures. The development of such architectures relies on the ability to grow wafer-scale 2D materials with sufficient quality.

Here, we report the optimization and characterization (K-PEEM, XRD, XPS ...) of large-area growth of 2D transition metal dichalcogenides (TMDCs) for both vertical memristor applications (WSe_2 [1], $PtSe_2$, $HfSe_2$, $MoTe_2$, In_2Se_3) and horizontal architectures (>3 ML $PtSe_2$). These materials are subsequently transferred onto pre-patterned substrates with planar electrodes and fabricated into vertical devices, including memristors and RF switches [2], as well as horizontal devices such as Hall bars and transmission line models (TLMs). Preliminary results on the performance of these devices are also presented.

References :

- [1] C. Vergnaud et al., Nanotechnology, vol. 31, no. 25, p. 255 602, Apr. 2020.
- [2] C. Ligaud et al., 2D Materials, vol. 11, no. 4, p. 045 002, Jul. 2024.

Aknowledgement
ANR-22-PEEL-0011

86

ADICT

2D ferromagnet engineering by pulse Laser deposition for 2D-magnetic tunnel junctions

J. Daniel¹, F. Brunnett¹, H. Wei¹, C. Carretero¹, F. Godel¹, J. Perrin¹, S. Vergara¹, V. Zlatko¹, E. Carré², A. Vecchiola¹, J. Peiro¹, F. Fossard², J.-S. Merot², A. Loiseau², S. M.-M. Dubois³, J.-C. Charlier³, F. Petroff¹, M.-B. Martin¹, B. Dlubak¹, P. Seneor¹

1. Laboratoire Albert Fert, CNRS, Thales, Université Paris-Saclay, Palaiseau, France
 2. Laboratoire d'Etude des Microstructures- ONERA, France
 3. Institute of Condensed Matter and Nanosciences (IMCN), Belgium

Magnetic Tunnel Junctions (MTJs), at the core of Magnetic Random-Access Memories (MRAMs), are now expected to be further exploited for post-CMOS unconventional electronics strategies (spin-logics, stochastic, neuromorphic, quantum computing...). In this direction, 2D materials are highly promising for spintronics devices thanks to the new potential of exploitation they offer to tailor the spin polarization [1,2,3]. Along this direction, the discovery of a new class of 2D materials, 2D ferromagnets, has emerged as highly promising, paving the way to gate-controllable 2D magnetic tunnel junctions (2D-MTJ). However, growing efficient room temperature 2D ferromagnets remains a clear challenge. Here we introduce a large-scale growth by pulsed laser deposition (PLD) of room temperature 2D ferromagnets (more specifically Fe_2GeTe_2), towards their integration into 2D-MTJs. We will highlight novel in-situ PLD based processes allowing the growth at CMOS compatible temperatures and the heterostacking of different 2D materials[4] towards integration into tailored 2D spin heterostructures.

References :

- [1] M. Piquemal, et al., Journal of Physics D: Applied Physics 50, 203002 (2017);
- [2] Hyunsoo Yang, Sergio O. Valenzuela, Mairbek Chshiev, et al., Nature 606, 663 (2022).
- [3] V. Zlatko, et al., ACS Nano 13, 4468-14476 (2019), H. Wei, et al., Adv. Mat 37, 2506140 (2025)
- [4] H. Wei et al., Adv. Mat Interfaces 11, 2400409 (2024)

Acknowledgement

This work benefits from a France 2030 government grant PEPR Electronique "ADICT" managed by the French National Research Agency (ANR-22-PEEL-00011).

87

ADICT

Growth of MoS_2 on Sapphire Substrates by Molecular Beam Epitaxy

Z. Bouyid¹, M.T. Dau, I. Florea, J. Brault, S. Vézian, A. Michon, P. Boucaud, M. Al Khalfioui

Université Côte d'Azur, CNRS, CRHEA, Valbonne, 06560, France

Since the synthesis of graphene in 2004 [1], interest in two-dimensional (2D) materials has significantly increased, particularly in transition metal dichalcogenides (TMDs) such as molybdenum disulfide (MoS_2). These materials offer exceptional electronic, mechanical, and optical properties at the atomic scale, and their bandgap is tunable depending on the number of layers [2], making them highly suitable for advanced electronic, and optoelectronic devices. However, synthesizing high-quality 2D materials on an industrial scale remains a challenge. Although Chemical Vapor Deposition (CVD) and Pulsed Laser Deposition (PLD) offer more scalable alternatives, they encounter issues related to thickness uniformity and purity control. In this context, Molecular Beam Epitaxy (MBE) has emerged as a promising technique for the growth of TMDs (such as MoS_2), thanks to its precise control over deposition parameters and the ability to monitor growth in situ using techniques such as Reflection High-Energy Electron Diffraction (RHEED). In this work, we investigate the growth of two-dimensional MoS_2 layers by gas-assisted MBE, using H_2S as the sulfur precursor and MoO_3 as the molybdenum source, under growth conditions pushed toward the upper pressure limits of the MBE environment. This approach places the growth regime at the frontier between MBE and chemical vapor deposition (CVD), enabling enhanced chalcogen reactivity while preserving the advantages of epitaxial control. MoS_2 layers were grown on crystalline sapphire substrates, chosen for their chemical stability and their relevance as insulating platforms for electronic devices.

Our study demonstrates the growth of MoS_2 layers on sapphire substrates using MBE. Morphological characterization performed by Atomic Force Microscopy (AFM) revealed the formation of well-defined triangular MoS_2 domains on the sapphire surface. Raman spectroscopy analysis of the E'_{2g} and A'_{1g} vibrational modes exhibited distinct peak separations, confirming the presence of monolayer, bilayer, and trilayer MoS_2 . High-Resolution Scanning Transmission Electron Microscopy (HR-STEM) was employed to investigate the structural quality and the interface between the MoS_2 layers and the sapphire substrate.

Overall, this work establishes a controlled growth platform for high-quality MoS_2 layers, paving the way toward their integration into field-effect transistor (FET) devices.

References :

- [1] Novoselov K, et al. Electric field effect in atomically thin carbon films. Science 2004, 06 (5696), 666-669.
- [2] Splendiani A, et al. Emerging Photoluminescence in Monolayer MoS_2 . Nano Letters 2010, 10(4), 1271-1275

Acknowledgement

This work was partly supported by the NANOFUTUR project handled by ANR in the framework of Programme d'Investissement d'Avenir (ANR-21-ESRE-0012), by the ANR through PEPR Electronique, "ADICT" (ANR-22-PEEL-0011) and the "MoirePlusPlus" (ANR-23-CE09-033) project.

88

ADICT

Transfer and orientation of 2D materials

Basile Roux¹, Quentin Frisson¹, Lucie Le-van Jodin², Adrien Michon², Ahmed El Alouani², Paul Brunet¹

1. University Grenoble Alpes, CEA, Leti, F-38000 Grenoble, France
2. CNRS-CRHEA, Rue Bernard Gregory, 06560 Valbonne, France

Stacking 2 layers of two-dimensional material (2D) with a controlled angle opens the way to fascinating phenomena and a new research field called twistronics. For instance, with the stacking of 2 layers of 2D, it is possible to change the bandgap, the absorption, the permittivity and the electron mobility.^{1,2} However, this implies several critical steps such as the transfer of the first layer and the transfer and precise orientation of a second layer onto the first one.

In this study, we stacked two 2D materials with different bonding energy to their growth substrate: MoS₂ grown by ALD³ on 100 nm thick SiO₂ wafer on Si and graphene grown on SiC⁴.

The transfer of MoS₂ is rather easy using a classical wet method, while the transfer of graphene on SiC is really challenging due to its strong bonding energy with the growth substrate.⁵ The process development of MoS₂ stacking is the first step to prepare for the graphene stacking process.

We report here a way to transfer and achieve the right orientation of 2 MoS₂ layers. We succeeded to stack two layers and orienting them with an angle of 45°. This allows us to obtain a first protocol to stack two 2D layers. For graphene on SiC, we are developing the transfer process for one layer. We have succeeded in transferring high-quality Graphene from 6H-SiC but not from 4H-SiC. The transfer of graphene induces mechanical defects such as few cracks, but the quality of the graphene is preserved. Different approaches are being pursued to reduce the number of cracks across the 1 cm².

Physico-chemical characterizations of the different transfers are analyzed by optical microscopy, Raman spectroscopy, AFM, SEM, and photoluminescence to evaluate the properties, and see how the transfer influences 2D pristine properties.

In the future, electrical characterization will be performed and twisted layers of transferred graphene will be evaluated using a well-controlled micrometric rotor to control the angle to as close as 1°.

References :

- [1] Cao, Y.; Fatemi, V.; Fang, S.; Watanabe, K.; Taniguchi, T.; Kaxiras, E.; Jarillo-Herrero, P. *Nature* 2018, 556 (7699).
- [2] Liao, M.; Wei, Z.; Du, L.; Wang, Q.; Tang, J.; Yu, H.; Wu, F.; Zhao, J.; Xu, X.; Han, B.; Liu, K.; Gao, P.; Polcar, T.; Sun, Z.; Shi, D.; Yang, R.; Zhang, G. *Nat. Commun.* 2020, 11 (1), 2153.
- [3] Cadot, S.; Renault, O.; Frégnaux, M.; Rouchon, D.; Nolot, E.; Szeto, K.; Thieuleux, C.; Veyre, L.; Okuno, H.; Martin, F.; Quadrelli, E. A. *Nanoscale* 2017, 9 (2), 538–546.
- [4] Mastropasqua, C.; El Alouani, A.; Paillet, M.; Portail, M.; Koudia, M.; Abel, M.; Cordier, Y.; Jouault, B.; Berbezier, I.; Juillaquet, S.; Michon, A. *Appl.* 2025, 9 (1), 32.
- [5] Cheliotis, I.; Zergioti, I. *2D Mater.* 2024, 11 (2), 22004.

Acknowledgement

This work was supported by the the PEPR Electronique through the ADICT project (ANR-22-PEEL-0011).

89

PAC

Re-Métallisation et micro billage sur puces unitaires

Maman Borah¹, P Sabon², D Henry³, H Granier⁴, S. Charlot⁵

1. PTA-LTM-CNRS : Plateforme Technologie en Amont du Laboratoire des Technologies de la Microélectronique
2. SPINTEC-CNRS : Laboratoire Spintronique et Technologie des Composants
3. CEA-Leti : Laboratoire d'électronique et des technologies de l'information
4. LAAS-CNRS, Université de Toulouse, CNRS, Toulouse, France
5. LAAS-CNRS, Université de Toulouse, CNRS, Toulouse, France

La miniaturisation des composants microélectroniques augmente la densité des interconnexions et exige des solutions de packaging avancé, notamment en matière de qualité et de fiabilité des interfaces métalliques [1]. Ce projet porte sur deux étapes critiques du packaging: la remétallisation et le microbillage sur puces unitaires. Ces besoins ont été identifiés au sein de l'Action Concertée Packaging (AC-PAC) du PEPR Électronique et sont issus des solutions nécessaires à divers acteurs industriels et académiques. À cet effet, nous allons identifier les procédés de métallisation et de microbillage existant sur les différentes plateformes académiques nationales (CNRS et CEA) et compatibles avec les cahiers des charges. Nous réaliserons le design des composants (puce diode, IGBT et Mosfet) ainsi que les véhicules tests pour la fabrication des masques. Ce projet portera essentiellement sur la mise en oeuvre de procédés d'électrodéposition (ECD) pour la remétallisation de cuivre épais (8µm) sur puce unitaire, sur le microbillage de divers alliages, ainsi que sur le développement d'un procédé de croissance électrolytique d'indium pour les pas allant jusqu'à 7,5µm. Des étapes de caractérisation et de test électrique valideront la fiabilité du packaging. Des essais réalisés au LAAS-CNRS, dans le cadre du projet Vertigo, ont montré la faisabilité de la remétallisation sur puce nue avec un dépôt de 10 µm d'épaisseur de cuivre, bien que des verrous subsistent sur l'homogénéité du dépôt et sur le réaligement lithographique. Ces travaux se poursuivent à la PTA (LMT/SPINTEC-CNRS) et sont en collaboration avec le CEA-Leti, le LAAS-CNRS pour les procédés de microfabrication, le LP3-CNRS pour le procédé LIFT [2] et le Laplace pour les tests et caractérisations. Ce projet d'une durée de 24 mois se terminera en octobre 2027.

References :

- [1] Jean-Luc DIOT, <<Packaging des circuits intégrés >>, Techniques de l'ingénieur, Grenoble, France, 2024
- [2] Serra & Piqué, Laser-Induced Forward Transfer: Fundamentals and Applications, Weinheim, 2019

Acknowledgement

Ces travaux sont soutenus par l'Action Concertée du PEPR Électronique ANR-22-PEEL-0012 PAC, le LAAS-CNRS/RENATECH et l'Equipex + Nanofutur ANR-21-ESRE-0012

90

PAC

Fiabilisation d'un procédé d'hybridation de puces optiques & magnétiques

Léopold Boudier^{1,2}, Samuel Charlot^{1,2}, Hugues Granier^{1,2}, Antoine Monmayrant^{1,2}, Olivier Gautheir-Lafaye^{1,2}

1. CNRS-LAAS, 7 avenue du colonel Roche, F-31400 Toulouse, France
2. Univ de Toulouse, LAAS, F-31400 Toulouse, France

Les sources d'atomes ultra-froids ($T < 100 \text{ mK}$), basées sur des condensats de Bose-Einstein, présentent un intérêt majeur pour les futures générations de capteurs quantiques, notamment pour les applications de type interférométrie atomique. Dans ce cadre, la miniaturisation et la simplification de ce type de sources pour en favoriser l'embarquabilité motive de nombreux travaux : puces atomiques intégrant de forts gradients de champs d'une part [1], systèmes de pièges magnéto-optiques à réseaux (GMOT) d'autre part [2]. Nous avons récemment montré que la combinaison de ces deux approches permet d'obtenir des sources d'atomes ultra-froids présentant un flux d'atomes froids important tout en garantissant une structure robuste, compacte, et économe en énergie [3]. Cependant, la réalisation de ces sources repose sur l'hybridation d'un réseau de diffraction sur une puce magnétique elle-même hybridée sur une embase active, l'ensemble devant répondre à un cahier des charges (thermique, compatibilité ultra-vide...) exigeant. L'objectif du projet est de fiabiliser cette étape cruciale d'hybridation pour sécuriser les futures études reposant sur ce type de puces. Nous présentons ici les différentes étapes du procédé initial de fabrication et d'hybridation des puces magnéto-optiques. Nous nous concentrerons sur les étapes d'amincissement du réseau de diffraction ainsi que sur les étapes de collages tout en garantissant la planéité du réseau et limitant les contraintes internes au substrat. Finalement, nous discuterons de méthodes alternatives afin de garantir la reproductibilité de ce procédé.

References :

- [1] J. Reichel, Atom Chips, 1st ed. Weinheim: John Wiley & Sons, Incorporated, 2011.
[2] M. Vangeleyn, P. F. Griffin, E. Riis, et A. S. Arnold, Opt. Lett. Vol 35 Issue 20 Pp 3453-3455, oct. 2010, doi: 10.1364/OL.35.003453.
[3] R. Calviac et al, Phys.Rev.Appl., vol. 23, p.L01100, janv. 2025, doi:10.1103/PhysRevApplied.23.L011001.

Aknowledgement

Ces travaux sont soutenus par l'Action concertée du PEPR électronique ANR-22-PEEL-0012 PAC. Ces travaux sont soutenus par la plateforme de micro et nanotechnologies du LAAS-CNRS, membre du réseau Renatech. Ces travaux bénéficient du soutien de l'Equipex+ Nanofutur ANR-21-ESRE-0012.

91

PAC

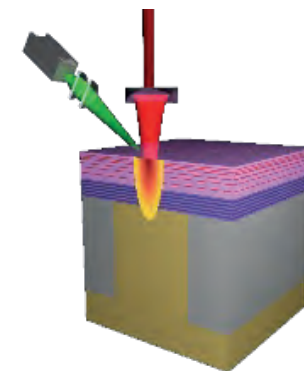
Packaging thermique avancé des $\frac{1}{2}$ VeCSEL GaAs pour une émission monofréquence haute puissance

A. Harouri¹, F. Bouamrane², D. Bourrier³, A. Garnache⁴, D. Henry⁵, C. Feautrier⁵, D. Mermin⁵, L. Leroy¹, G. Beaudoin¹, K. Pantzas¹, I. Sagnes¹

1. C2N, CNRS, Université Paris Saclay, Palaiseau, France
2. LAF, Univ Paris Saclay, CNRS, Thales, F-91767 Palaiseau, France
3. LAAS, Univ Toulouse, CNRS, LAAS CNRS, UPS, Toulouse, France
4. IES, Univ Montpellier, CNRS, UMR5214, F-34000 Montpellier, France
5. CEA-Leti, Univ. Grenoble-Alpes, CEA, LETI, F-38000 Grenoble, France

Les performances des $\frac{1}{2}$ VECSELS sous fort pompage optique sont fondamentalement limitées par l'impédance thermique à l'interface puce-boîtier [1], ce qui a un impact direct sur l'efficacité optique, la stabilité de la longueur d'onde et la puissance de sortie du laser. Nous présentons une approche de packaging thermique intégré pour les $\frac{1}{2}$ VECSEL GaAs fonctionnant dans la gamme spectrale 800-1100 nm, dans laquelle un dissipateur thermique métallique est intégré à proximité immédiate du réflecteur de Bragg par couplage d'une gravure sèche et i) d'une croissance électrolytique de cuivre et ii) d'une sérigraphie de pâtes à base de particules métalliques.

L'influence de la géométrie du dissipateur thermique, du diamètre de l'ouverture et du matériau métallique est étudiée de manière systématique, en tenant compte du compromis entre la stabilité mécanique, la compatibilité des processus et l'efficacité de l'extraction de la chaleur. Les mesures de résistance thermique révèlent une forte dépendance à la conception du dissipateur thermique.



References :

- [1] M. Devautour et al. IEEE Journ. of Selected Topics in Quantum Electronics, VOL. 19, No. 4 (2013).

Aknowledgement

ANR-22-PEEL-0012 (PAC) et ANR-22-PEEL-0015 (RENATECH)

92

PAC

Exploitation de la technologie FLICE* pour le développement d'une « filière verre » pour le packaging

Aziliz Lecomte¹, David Bourrier¹, Samuel Charlot¹, Hugues Granier¹

¹. LAAS-CNRS, CNRS UPR 8001, Université de Toulouse, Toulouse, France

Le verre représente un matériau de choix pour les applications de packaging grâce à ses propriétés remarquables : isolation thermique et électrique, transparence sans autofluorescence, faible expansion thermique et résistance mécanique élevée, entre autres. La technologie FLICE*, également appelée SLE (Selective Laser Etching), constitue aujourd'hui l'unique approche permettant une véritable structuration tridimensionnelle de la silice fondue, avec de très hauts rapports de forme, de l'échelle micrométrique à centimétrique. Ce procédé en deux étapes combine l'irradiation par laser femtoseconde, qui induit des modifications structurales localisées, avec une gravure chimique sélective au KOH offrant un facteur de sélectivité supérieure à 100:1 [1].

Le développement de procédés SLE sur l'équipement Nanofactory de FEMTIKA ouvre la voie à une filière technologique verre innovante pour le packaging. Parmi les applications visées figurent la fabrication d'interposeurs en verre permettant l'interconnexion de composants électroniques avec des propriétés diélectriques optimales, la réalisation de vias traversants (TGV - Through Glass Vias) qui peuvent ensuite être remplis par voie électrochimique pour assurer une connexion électrique verticale, ainsi que le développement de supports microstructurés pour l'alignement et le couplage précis de fibres optiques avec le substrat, essentiel pour les applications en photonique intégrée. Une autre possibilité de l'équipement concerne la soudure verre-verre à température ambiante en augmentant la puissance du laser, ce qui permettrait d'obtenir des capots transparents pour des applications aux (bio) MEMS, électronique organique, capteurs en milieu liquide, ou des composants sensibles à la chaleur.

Ainsi, l'établissement de cette « filière verre » promet d'élargir significativement les horizons d'innovation technologique en packaging dans les domaines de la photonique, l'électronique de puissance, les MEMS ou encore les (bio)capteurs.

*FLICE: Femto-Laser Irradiation followed by Chemical Etching

References :

[1] Butkutė A, Jonušauskas L. 3D Manufacturing of Glass Microstructures Using Femtosecond Laser. *Micromachines*. 2021; 12(5):499. <https://doi.org/10.3390/mi12050499>

Acknowledgement

Ces travaux sont soutenus par l'Action concertée du PEPR électronique ANR-22-PEEL-0012 PAC, par la plateforme de micro et nanotechnologies du LAAS-CNRS, membre du réseau Renatech, et par l'Equipex+ Nanofutur ANR-21-ESRE-0012.

93

PAC

Micro-transfer printing development + process development and scaling of micro-transfer printing for heterogeneous integration

Huiru Ren, Yannis Billiet, Jean-Louis Leclercq, Radoslaw Mazurczyk, Pierre Cremillieu, Christian Seassal, Céline Chevalier

INL, Ecole Centrale de Lyon, INSA Lyon, CNRS, 69130 Ecully, France

Micro-transfer printing (μ TP) is an enabling technology for heterogeneous integration, offering high precision, low-temperature processing, and strong material compatibility for advanced photonic and optoelectronic systems [1-2]. In this work, we demonstrate μ TP-enabled integration of an interband cascade laser (ICL) onto silicon (Si) and silicon-germanium (SiGe) platforms, overcoming key limitations of conventional integration methods [3].

Building upon this foundation, we report recent progress in μ TP process development, focusing on scalability, material expansion, and transfer accuracy. A key advancement is the successful extension of μ TP from localized, small-area transfer to large-area and large-format integration, which is essential for practical device manufacturing. The effects of transfer parameters and stamp mechanics on yield and alignment accuracy during large-area transfer are investigated. In addition, micro-transfer printing of indium phosphide (InP) materials is experimentally demonstrated, highlighting the capability of μ TP for integrating III-V compound semiconductors. To better meet application requirements, μ TP of target materials with varying thicknesses is also explored, providing enhanced flexibility in device design.

Furthermore, continued efforts are devoted to improving transfer precision and reliability for both single-device and high-density, massive-transfer processes. Enhanced alignment accuracy and yield are achieved through systematic process optimization. These results demonstrate the robustness and scalability of μ TP and underline its strong potential for heterogeneous integration.

References :

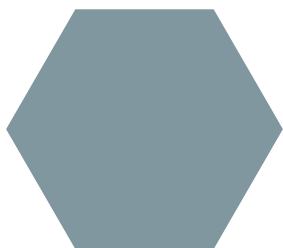
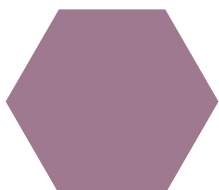
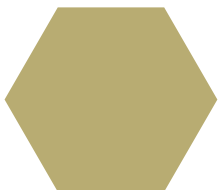
- [1] Corbett, Brian, et al. «Transfer print techniques for heterogeneous integration of photonic components.» *Progress in Quantum Electronics* 52 (2017): 1-17.
 [2] Roelkens, Gunther, et al. «Micro-transfer printing for heterogeneous Si photonic integrated circuits.» *IEEE Journal of selected topics in quantum electronics* 29.3: Photon. Elec. Co-Inte. And Adv. Trans. Print. (2022) : 1-14.
 [3] Billiet, Yannis, et al. «Intégration par Micro-Transfer-Printing de source ICL sur plateforme photonique Si/SiGe.» *Journées Nationales sur les Technologies Emergentes en Micro-Nanofabrication*. 2024.

Acknowledgement

Ces travaux sont soutenus par l'Action concertée du PEPR électronique ANR-22-PEEL-0012 PAC, par la plateforme This work was supported by the AC-PAC of the PEPR Electronique and the France 2030 programme, managed by the Agence Nationale de la Recherche under the reference ANR-22-PEEL-0012 (PAC electronic PEPR) and ANR-22-PEEL-0005 (OFCCO project). We also acknowledge the support from the Renatech and RENATECH (+) national microfabrication networks.

GAGNANTE

Les investissements



PFNC-CEA

CEA-Leti | SPINTEC | INL

La plate-forme de nanocaractérisation PFNC regroupe plusieurs laboratoires de haut niveau qui associent leurs connaissances en travaillant sur des équipements communs. Leur rang mondial garantit des activités de premier plan en recherche et développement avec les objectifs suivants :

- Enrichir la connaissance, le savoir-faire et l'expertise dans les analyses de nanocaractérisation,
- Favoriser le développement de nouveaux outils et équipements d'analyse structurale ou physico-chimique des nanostructures et des dispositifs,
- Constituer des programmes et des projets communs entre la recherche fondamentale, la recherche appliquée, et les industriels dans les domaines des nanosciences et des nanotechnologies.

RENATECH-CNRS

CRHEA | IEMN | Lab. A. Fert | SPINTEC | CEA-Leti

Renatech est le réseau académique français des équipements de pointe dans le domaine des micro et nanotechnologies piloté par le CNRS.

Son objectif est de développer, maintenir et fournir une infrastructure compétitive pour la recherche et la R&D en micro et nanofabrication en France pour les clients académiques ou industriels.

Renatech est le partenaire privilégié pour les projets technologiques. Les centrales de fabrication sont réparties sur tout le territoire français afin de garantir la proximité nécessaire à la réalisation des projets.

C'est un écosystème innovant et riche de compétences qui permet de bénéficier de services spécifiquement conçus pour l'accompagnement tout au long des développements technologiques.

94

PFNC

Atom probe tomography specimen preparation on FIB Helios 5 FX

Maryna Dryhailo^{1,2}, Isabelle Mouton², Théo Monniez¹, Adeline Grenier¹, Frédéric De Geuser²

1. Université Grenoble Alpes, CEA, Leti, F-38000 Grenoble, France.
2. Université Grenoble Alpes, Grenoble INP, SIMaP, F-38000 Grenoble, France

Atom probe tomography (APT) is a state-of-the-art technique that provides information about nature and 3D spatial distribution of species inside the layer of interest. APT specimen is prepared in the form of a sharp needle, often utilizing electropolishing. However, the latter is not suitable for semiconducting materials due to their poor conductive properties. As a good alternative, focused ion beam (FIB) is used for APT specimen preparation [1,2]. In this work, Thermo Fisher Scientific FIB Helios 5 FX was used for fabrication of Si-based specimen with hyperdoped region of interest. The final tips were then analysed using CAMECA LEAP 6000 APT. Additional advancement in the preparation protocol allowed for high APT data reproducibility, quality, and yield.

References :

- [1] Prosa and D. J. Larson. *Microscopy and Microanalysis*, 23, 194–209 (2017).
[2] Prosa et al. *Microscopy and Microanalysis*, 25, 425–437 (2019).

Aknowledgement

This work, carried out on the Platform for Nanocharacterisation (PFNC), was supported by the “Recherche Technologique de Base” and «France 2030 – ANR-22-PEEL-0014» programs of the French National Research Agency (ANR)

95

PFNC

Large area epitaxial growth and ARPES microscopy by kPEEM of 2D materials

G. Verdierre^{1,*}, O. Renault², C. Jégo¹, R. Sharma¹, I. de Moraes¹, L. De Melo Costa², F. Bonelli¹, D. Jalabert³, H. Okuno³, A. Marty¹, M. Jamet¹

1. Université Grenoble Alpes, CEA, CNRS, IRIG-SPINTEC, 38000 Grenoble, France
2. Université Grenoble-Alpes, CEA, Leti, F-38000 Grenoble, France.
3. Université Grenoble-Alpes, CEA, IRIG-MEM, 38000 Grenoble, France

Two-dimensional (2D) materials provide a compelling platform in the context of energy-efficient electronic devices [1], as their properties remain robust down to the atomic monolayer, enabling low switching voltages, high cutoff frequencies, and scalable device implementations, including horizontal architectures. The development of such architectures relies on the ability to grow wafer-scale 2D materials with sufficient quality and characterize them with state-of-the-art lab-scale techniques. Here, we report the optimization and characterization using micro-ARPES in a momentum photoemission electron microscope (kPEEM), of large-area growth of 2D transition metal dichalcogenides (TMDCs) for vertical memristor applications (WSe₂ [2], PtSe₂, PtSe₂-MoS₂ [3], HfSe₂) and horizontal architectures (>3 ML PtSe₂). The perfect control of the analysis area for band structure measurements allows to analyze sequentially up to four samples for accelerating material screening. Examples from recent studies on 1-7 ML HfSe₂ will be shown.

References :

- [1] C. Ligaud et al, *2D Materials* 11 (4)4, 045 002 (2024).
[2] C. Vergnaud et al, *Nanotechnology* 31 (25), 255 602 (2020).
[3] K. Abdukayumov et al, *Phys. Rev. Lett.* 135, 016702 (2025).

Aknowledgement

This work, carried out on the Platform for Nanocharacterisation (PFNC), was supported by the “Recherche Technologique de Base” and «France 2030 – ANR-22-PEEL-0014» programs of the French National Research Agency (ANR).

96

RENATECH

Cavity enhanced continuous source optical flux monitoring

R. Rousseau¹, C. Botella¹, J. Morville², L. Berguiga¹, M. Bounab¹, C. Furgeaud¹, R. Bachelet¹, G. Saint-Girons¹

1. INL-UMR5270/CNRS, Ecole Centrale de Lyon, 36 avenue Guy de Collongue 69134 Ecully cedex, France
2. ILM-UMR5306/CNRS, UCBL, 10 rue Ada Byron 69622 Villeurbanne cedex, France

Thin film deposition by MBE is usually realised under the assumption that the material fluxes are constant within the deposition time. While it may be an acceptable assumption for some materials, it is not for others. In particular for oxide materials, the presence of oxygen in the MBE reactor causes the oxidation of the metals and therefore a variation of the emitted fluxes¹. Regular re calibrations of the different fluxes are required, which is a tedious task and a source of uncertainty. Although numerous instrumental techniques are used to tackle this issue², there is a lack of a direct flux measurement technique that is both sensitive, selective and applicable in real-time. Optical flux monitoring is one of the promising techniques³ and has been already turned into commercial products⁴. However, they cannot be operated at very low growth rate as the atomic absorption is too weak. By implementing an optical cavity within our MBE reactor, we were able to strongly increase the sensitivity of our OFM sensor⁵. In this contribution, we will detail the principle of operation of this sensor and the limitations to overcome to make it a practical powerful lab instrument.

- [1] Y. S. Kim, N. Bansal, C. Chaparro, H. Gross, and S. Oh, "Sr flux stability against oxidation in oxide-molecular-beam-epitaxy environment: Flux, geometry, and pressure dependence," *J. Vac. Sci. Technol. A* 28(2), 271–276 (2010)
[2] L. L. Chang, L. Esaki, W. E. Howard, and R. Ludeke, "The growth of a GaAs-GaAlAs superlattice," *J. Vac. Sci. Technol.* 10(1), 11–16 (1973)
[3] Y. Du, T. C. Droubay, A. V. Liyu, G. Li, and S. A. Chambers, "Self-corrected sensors based on atomic absorption spectroscopy for atom flux measurements in molecular beam epitaxy," *Appl. Phys. Lett.* 104, 163110 (2014)
[4] <https://k-space.com/product/ksa-ace/>
[5] Rousseau, R., Botella, C., Morville, J., Bounab, M., Berguiga, L., Furgeaud, C., ... & Saint-Girons, G. (2024). Broadband cavity-enhanced optical flux monitoring. *Journal of Applied Physics*, 136(18).

Aknowledgement
ANR-22-PEEL-0015

97

RENATECH

Structural, chemical and optical characterizations for heterogeneous Integration of Erbium-Doped Crystalline Oxides for Photonic Applications

Ana-Maria Statie¹, Alicia Ruiz-Caridad², Pablo Bedoya-Rios¹, Nathaniel Findling¹, Davide Cammilleri¹, Stefano Pirota¹, Daniele Melati¹, Samson Edmond¹, Guillaume Agnus¹, Delphine Marris-Morini¹, Philippe Lecoeur¹, Carlos Alonso-Ramos¹, Thomas Maroutian¹, Ludovic Largeau¹, Sylvia Matzen¹, Laurent Vivien¹

1. Université Paris-Saclay, CNRS, Centre de Nanosciences et de Nanotechnologies, C2N – Palaiseau, France
2. IREC, Barcelona, Spain

Silicon Nitride (SiN_x) Photonic Technologies provide an extensive range of applications in telecommunications, bio-sensing and quantum technologies [1]. However, the absence of efficient light emission, restricts the integration on small scale chips. In this context, crystalline oxides doped with rare-earth ions have gained interest in photonic development, as the intra-4f transitions [2] owned by the rare-earths facilitate optical amplification at 1530 nm (C-band). Our work focuses, firstly, on the incorporation process of erbium (Er) ions in yttria-stabilised-zirconia (YSZ) matrix [3], observing the transition from dopant to Er-oxide layers (Fig. 1 (a)) using STEM and EDX techniques for understanding the structural and chemical properties of the sample. Secondly after identifying deposition conditions that ensure a dopant regime for the erbium layers, we fabricate samples with constant dopant concentration and perform XRD measurements to evaluate the thin-film quality. Finally, photoluminescence (PL) measurements at room-temperature are conducted to obtain information about the erbium electronic structure, the crystal-field effects and the relation between concentration and quenching mechanism that limit an efficient emission at 1530 nm.

References :

- [1] Xiong, W., Wang, G., Li, J. et al. SiN-based platform toward monolithic integration in photonics and electronics. *J Mater Sci: Mater Electron* 32, 1–18 (2021).
[2] Uvarova et al., "Stimulated-emission cross-sections of Er³⁺ in cubic sesquioxides," *Opt. Mater. Express*, vol. 13, pp. 1385, 2023
[3] Frison et al., *Solid State Ionics* 232, 29–36 (2013).

Aknowledgement
ANR-22-PEEL-0014



PROGRAMME
DE RECHERCHE
ÉLECTRONIQUE



Prix des 10 meilleurs posters

Votez pour vos 2 préférés pour chacune des 5 catégories



Site web du PEPR Électronique

